THESE

présentée à

L'UNIVERSITE de PARIS VI

pour l'obtention

du DOCTORAT de l'UNIVERSITE

Spécialité: Sciences physiques

Mention: Informatique

par M. UNG Vincent

Sujet de la thèse:

- Echanges d'informations dans un système.
- Commande et liaison d'un disque magnétique

Soutenue le 27 Mai 1972 devant la commission

composée de: PRESIDENT M. UEBERSFELD.

Examinateurs Mme. MADAULE.

M. HEBENSTREIT.

M. SUCHARD.

Invités

THESE

présentée à

L'UNIVERSITE de PARIS VI

pour l'obtention

du DOCTORAT de l'UNIVERSITE

Spécialité: Sciences physiques

Mention: Informatique

par M. UNG Vincent

Sujet de la thèse:

- Echanges d'informations dans un système.
- Commande et liaison d'un disque magnétique

Soutenue le Mai 1972 devant la commission

composée de: PRESIDENT M. UEBERSFELD.

Examinateurs Mme. MADAULE.

M. HEBENSTREIT.

M. SUCHARD.

Invités

UNIV.
LEIDEN
BIBL.

Je remercie M. UEBERSFELD, Professeur de l'Electronique à l'Université de PARIS VI d'avoir bien voulu accepter la présidence de mon Jury.

Mes sincères remerciements vont également à Mme MADAULE, Professeur à l'Institut de Programmation, M. J. HEBENSTREIT, Directeur du Centre de Calcul de l'Ecole Supérieure d'Electricité et M. J. SUCHARD, Directeur du laboratoire de l'Institut de Programmation pour leur participation au Jury.

Je remercie M. ARSAC, Directeur de l'Institut de Programmation de m'avoir permis d'effectuer ce travail dans le cadre du laboratoire de l'Institut de Programmation.

J'exprime ma vive reconnaissance à M. J. SUCHARD pour m'avoir donné d'efficaces directives dans cette étude et réalisation.

Je remercie M. Soulignac pour m'avoir aidé à l'élaboration du Software de test de l'ensemble logique réalisé.

Le personnel du laboratoire a contribué aux réalisations pratiques. Je tiens à lui témoigner ma gratitude, particulièrement à Madame DELAVOREILLE, Ingénieur au C.N.R.S. ainsi qu'à Mme FOUQUE, Technicienne au C.N.R.S.

Digitized by the Internet Archive
in 2026

https://archive.org/details/IA41548022_0008

S O M M A I R E

I - INTRODUCTION

II - CONCEPTION DE L'UNITE D'ECHANGE
- A - Définition du système
- B - Objectif de la Conception
- C - Etude des aberrations
- D - Minimisation
- E - Fusion des circuits ne fonctionnant pas simultanément.

III - PROBLEMES DE LIAISON
- A - Choix du câble de transmission
- B - Liaison coupleur - ordinateur
- C - Liaison coupleur - disque

IV - REALISATION DE L'UNITE D'ECHANGE
- A - Interface - Ordinateur
- B - Interface - Disque

V - REALISATION D'UN SIMULATEUR "HARDWARE" DU CANAL 4130
- A - But
- B - Utilisation
- C - Principe de fonctionnement

VI - EXPLOITATION DU DISQUE

VII - CONCLUSION

-:-:-:-:-:-

I- INTRODUCTION

La présente étude a pour but de dégager quelques principes méthologiques de la conception des interfaces de périphériques.

Pour cette étude, nous avons choisi comme support, une mémoire à disque mégnétique MS 300 de SAGEM et l'ordinateur de recherche de l'INSTITUT DE PROGRAMMATION, ELLIOT 4130.

Ce choix a été dicté par des considérations suivantes:

1°) La gestion hardware d'un disque semble avoir un degré de complexité tel que son étude peut être représentative pour un grand nombre de périphériques. De plus le disque n'est pas un organe périphérique passif: il impose le rythme de transfert, ce qui peut exiger deux modes de liaison: une liaison banal pour le transfert, une liaison directe pour les mots de contrôles.

2°) La réalisation de la liaison d'un disque avec l'ordinateur 4130 permet de joindre l'étude à l'utile. En effet, la capacité de stockage de l'information est assez importante, de l'ordre de trois millions de bits, ce qui représente quatre fois la capacité de la mémoire centrale du 4130.

Cette liaison donne alors au 4130 des possibilités supplémentaires qui sont pas négligeables notamment celles de gestion de fichiers et de stockage de programmes.

II- CONCEPTION DE L'UNITE D'ECHANGE

L'adaptation de la mémoire à disque SAGEM à 1'ordinateur 4130 nécessite un ensemble logique appelé "UNITE D'ECHANGE" ou "COUPLEUR".

Cette unité d'échange gère le transfert de 1'information entre le Disque et 1'unité centrale de 1'ordinateur, au reçu des ordres venant de ce dernier. Elle est également synchronisé par des signaux de servitudes du Disque.

Pour sa conception, il nous faut d'abord:

- Bien définir les rôles qu'il doit remplir.
- Fixer les objectifs à atteindre.

Puis au niveau de la construction, il faut:

- Eviter les aberrations dans les circuits logiques.
- minimiser autant que possible les ensembles logiques.
- Etudier les possibilités de la fusion des ensembles logiques qui ne fonctionnent pas simultanément, bien que ces ensembles ne remplissent pas forcément les mêmes fonctions.

A - DEFINITION DU SYSTEME -

Pour le définir, il nécessite d'étroites collaborations avec les utilisateurs pour délimiter objectivement le domaine du Hardware et celui du Software.

Après une étude détaillée des conditions d'utilisations d'un disque magnétique à têtes fixes dans les cinq systèmes conversationnels actuellement en cours de développement à l'Institut, un mode de fonctionnement a pu être défini, compatible avec les politiques de gestion très diverses qui caractérisent ces systèmes. Certains compromis ont évidemment dû être acceptés, notamment sur l'enchaînement entre pistes, mais la solution adopté reste très intéressante tant en souplesse qu'en efficacité.Le disque MS 300 sera organisé par secteurs de 256 mots de 24 bits, à raison de 4 secteurs par piste (128 pistes). Le transfert qui se fera en réalité par caractère de 6 bits par l'intermédiaire 4130 sur un nombre quelconque de caractères inférieur à 4096 (une piste); les seuls contraintes seront que le transfert doit commencer au début d'un secteur.

En écriture, les secteurs incomplets, seront remplis automatiquement par des zéros et complétés par un caractère de contrôle, sanctionnée éventuellement par une interruption de fin d'opération. De toute façon, une erreur détectée sur un secteur quelconque sera immédiatement signalée par un signal ATTENTION. La relecture est permanente et assure une supervision systèmatique de toute piste utilisée.

Le mot d'état comportera deux octets dont un permettra l'étude des procédés de maximalisation du débit d'échange.

B - OBJECTIF DE LA CONCEPTION DU COUPLEUR

L'idée de concevoir un coupleur à caractère universel est séduisant. Mais sur le plan pratique, sa réalisation est impensable vu la diversité du matériel tant en ordinateurs qu'en mémoires à disque.

Du côté d'ordinateur, il faut tenir compte des modes de liaison, de la vitesse d'échange, de la nature des entrées-sorties, de la longueur des mots etc.....

Du côté des disques, leur variété n'est pas moins grande. Bien que le principe d'enregistrement série sur une piste soit identique à tous les disques, l'échange peut se faire par bytes ou par secteur, le débit de l'information est extrèmement variable suivant la vitesse de rotation et la densité d'information des disques. L'existance de différents types de disques (à têtes fixes ou à têtes mobiles) ne pose pas de problème mais l'organisation différente des contrôleurs internes des disques est un important facteur de frein à la réalisation du coupleur universel (mis à part les problèmes de liaison ordinateur).

En conclusion, qui dit universel dit complexité.

En ce qui nous concerne, nous évitons cette idée utopique, mais essayons tout de même de concevoir un coupleur à caractère assez souple sans nous conpromettre dans la complexité. Cette souplesse est au sens de mécano, c'est-à-dire qu'elle consiste à dissocier le coupleur en sous-ensembles aussi indépendants les uns des autres que possibles.

La modification ou le remplacement de certains de ces sous-ensembles permet alors d'adapter le disque à d'autres ordinateurs et l'ordinateur considéré à d'autres périphériques.

Ces sous-ensembles forment deux parties principales:

1- "Interface ordinateur 4130" qui devrait traiter d'une manière générale, les signaux venant de l'ordinateur 4130 et émettre les signaux vers ce dernier en respectant les procédures d'échange et après avoir consulté le périphérique concerné.

Dans ce cas-là, cette interface n'est plus spécialisée et elle aura un caractère polyvalent.

2- "Interface-Disque" qui est l'unité de contrôle du disque mais synchronisée par des signaux de servitude du disque. Par cette synchronisation, cette unité peut alors fonctionner dans une large gamme de fréquence de transfert. Elle sera conçu pour une fréquence nominale de transfert de 1,2 Million de bits par seconde. Elle restera valable jusqu'à une fréquence 1,7 MHz environ. Cette limite supérieure est due à la nécessité de charger de temps en temps le registre de décalage entre deux tops de l'horloge de transfert et également au temps de vérification du caractère de parité. Pour la limite inférieure, il ne semble pas avoir de quelconques contraintes. Dans cet esprit de souplesse, la substitution par un autre disque de caractéristiques voisines pourrait être envisageable, moyennant quelques modifications dans l'interface.

C - Aberrations dans les circuits logiques

Les phénomènes d'aberrations ont pour origine les différences de temps de parcours pour un même signal se propageant sur des voies différentes.

Les organes technologiques ne sont pas parfaits; en effet le temps de commutation n'est jamais nul. De plus il faut prendre en considération le temps de traversée de l'organe et celui de propagation dans les fils de liaison. La somme de ces retards est, certes, très petite mais dans l'électronique rapide où la largeur de certaines impulsions devient comparable au retard, (global) il y a lieu d'envisager de minutieuses précautions. Il est nécessaire d'étudier ces phénomènes qui sont:

- l'aberration statique.
- l'aberration dynamique.
- l'aberration essentielles.

1) Aberration statique:

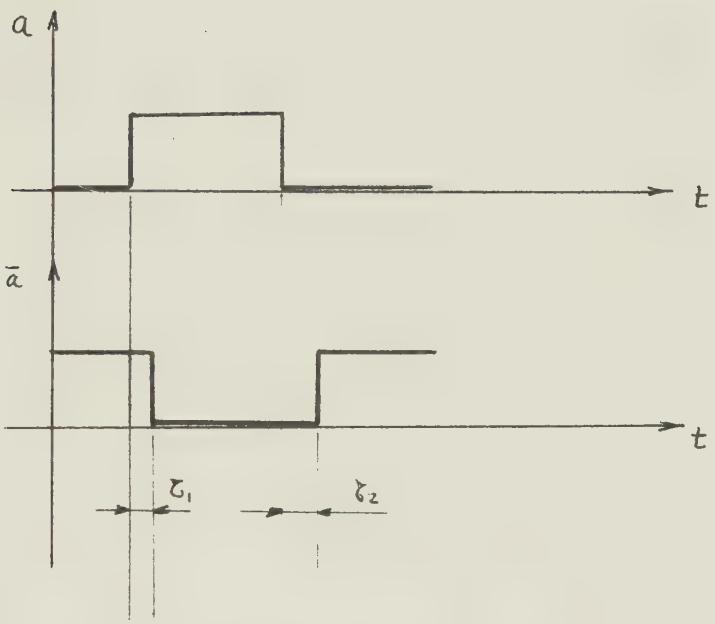
La sortie, qui doit rester la même lors de la commutation d'une des variables primaires, change transitivement de valeur, ce qui peut perturber le circuit commandé par la sortie.

Durant ce régime transitoire, on peut avoir les relations suivantes:

$$a + \bar{a} = 0 \qquad (1)$$

$$a \times \bar{a} = 1 \qquad (2)$$

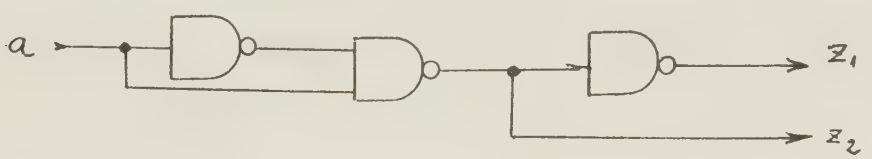
Prenons le cas d'un inverseur:



Durant le temps τ_1 on a $a \times \bar{a} = 1$

" " " τ_2 on a $a + \bar{a} = 0$

Lors du changement de valeur de la variable booléenne a, ce phénomène d'aberration existe dans le montage suivant:

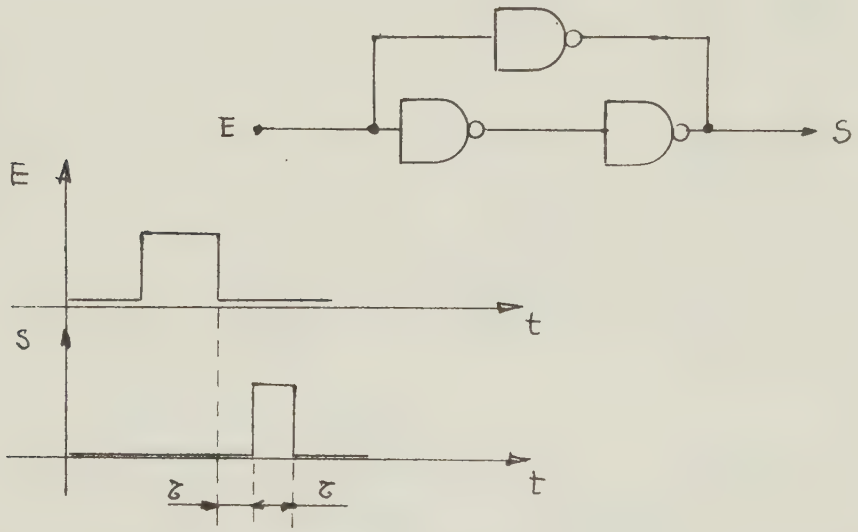


$$Z_1 = a \times \bar{a}$$

$$Z_2 = \bar{a} + a.$$

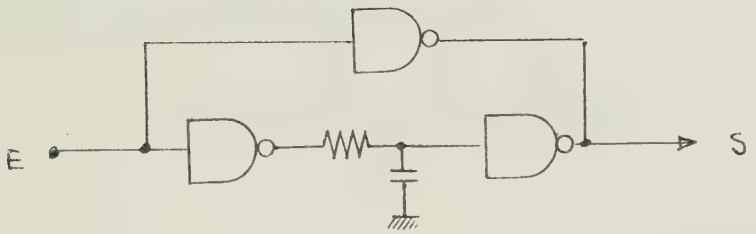
Il faudra donc être prudent lors de la réalisation du circuit. Il est à remarquer que la porte NAND N°2 peut ne pas être sensibilisée par les temps de transition où les relations (1) et (2) sont vraies.

L'aberration statique se produit aussi bien dans les circuits combinatoires que dans les circuits séquentiels. Elle n'est pas forcément un inconvénient mais peut être recherchée à des fins utiles, pour créer un monostable à temps de récupération extrêment court par exemple:

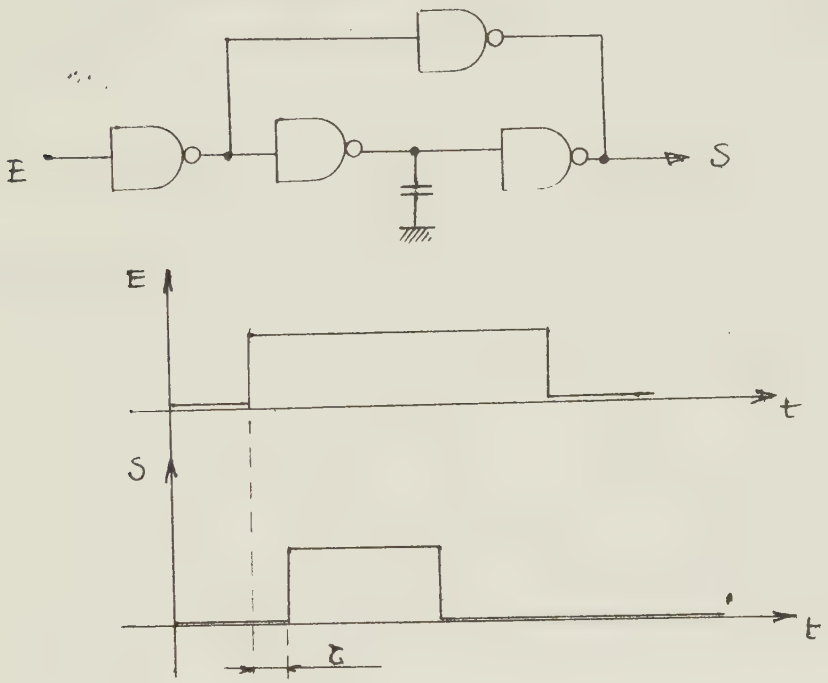


Si les inverseurs étaient identiques, τ correspondrait au temps de retard d'un inverseur.

On pourra exagérer artificiellement cette aberration par introduction d'une constante de retard, ce qui permettra de moduler la largeur de l'impulsion à la sortie S :



Une variante de ce montage permettra de rétrécir la largeur d'une impulsion.



Nous verrons une utilisation dans le coupleur.

2) Aberration dynamique.

La sortie, qui doit changer par suite d'une seule modification d'une variable d'entrée, change 3 fois ou plus, ce qui peut entraîner un mauvais fonctionnement du circuit suivant.
D'une manière plus formaliste, nous dirons qu'il existe un régime transitoire durant lequel se présente à la sortie la séquence 0101 ou 1010.

La cause de cette aberration est encore une différence de parcours pour une variable, qui doit figurer sous ses deux formes , avant d'atteindre le même bloc logique détectant une fonction de sortie ou une fonction d'excitation de variable secondaire.

3) Aberration essentielle.

Elle n'apparait que dans les circuits ayant au moins deux variables secondaires et elle est due aux retards différents dans les fonctions d'excitation des variables secondaires lors de la modification de la variable d'entrée considérée: elle ne concerne que les circuits séquentiels .

De plus cette aberration est un phénomène inhérent à la structure logique du circuit et elle n'a pas de remède en logique.

Il existe la règle d'UNGER qui détecte les risques d'aberration essentielle: mais il faut vérifier que si ce risque conduit ou ne conduit pas cette aberration.

D - Minimisation des circuits logiques.

1) Sur le plan théorique, un ensemble de conditions de fonctionnement se traduit par une fonction logique qui est en général redondante mais qui peut être réduit sous la forme la plus simple par de différentes méthodes (Karnaugh, Mc Cluskey etc.....-.

Lors de la synthèse des circuits séquentiels, on obtient en utilisant les diagrammes de fluence, le résultat sous la forme de table simplifiée. Dans tous les cas, le problème se pose alors de trouver les cirucits logiques qui réalise la fonction désirée;

Plusieurs solutions sont souvent possibles en fonction des circuits utilisés. Le choix des solutions peut être motivé par des considérations suivantes:

- coût de la réalisation.
- Aptitudes technologiques: temps de montée, retard, fan-out etc....
- Simplification de la réalisation: un circuit intégré réalisant des fonctions complexes vaut mieux qu'un assemblage de circuits aux fonctions élémentaires. Là aussi, il ne faut pas perdre de vue la considération de prix des circuits.

2) Sur le plan technique, une fonction logique n'est pas forcément réalisable sous la forme la plus simple. On constate de nombreuses sources de redondance, en raison des problèmes suivants:

- Adaptation entre deux circuits,
- Adaptation d'une ligne de transmission
- Régénération du signal ayant parcouru une certaine distance même parfois de l'ordre d'une dizaine de centimètres.

- circuit d'isolation permettant d'utiliser un signal sans le perturber.
  Nous pouvons citer un exemple: un signal que nous voulons visualiser, risquerait d'être perturbé si ce signal était appliqué directement au circuit de visualisation; il est plutôt préférable d'insérer deux inverseurs en cascade entre le circuit donnant le signal et le circuit de visualisation. Sous l'angle théorique ce montage réalise la fonction identité et parait donc absurbe.

- Les aberrations dont la correction consiste parfois à introduire des termes redondants.

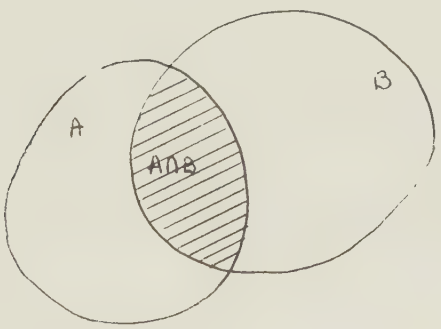
- souci de mise au point et dépannage. Il peut conduire à des solutions non minimales.

E- Fusion des circuits ne fonctionnant pas simultanément

Dans la cas d'un dialogue, nous avons à distinguer le sens du dialogue. Dans le coupleur, l'ensemble des circuits logiques, permettant un sens de communication est en général non identique à celui qui permet la communication dans l'autre sens.

- Soit A, l'ensemble des circuits logiques qui aurait permis la communication dans le sens ordinateur-périphérique.
- Soit B, l'ensemble des circuits logiques qui aurait permis la communication dans le sens inverse.

Il est alors intéressant d'examiner les éléments de A et de B appartenant à l'intersection de A et de B.



L'élément appartenant a A∩B peut être:

- soit un circuit réalisant une fonction logique donnée
- soit un élément logique élémentaire (une porte, une bascule etc..

Sur le plan de la réalisation, plutôt que de construire séparemment les ensembles A et B, il semble plus astucieux de construire AUB.

Mais il se pose alors un problème d'exclusion : quand A est actif, il faut exclure B et inversement. La solution à ce problème consiste à introduire un ensemble C supplémentaire dit ensemble de commande permettant de sélectionner soit A soit B.

Cette méthode que nous allons adopter semblerait élégante et optimale à condition que la réalisation soit plus simple.

Cette méthode n'est pas limité au seul cas présent; elle peut être généralisée à tous les cas où on a à réaliser deux ou plusieurs fonctions logiques qui ne sont pas utilisées en simultanéité.

Exemple: Soit à réaliser un compteur comptant A et un compteur décomptant B ; mais ces compteurs ne fonctionnent pas en même temps. Leur réalisation sera à la base des bascules J-K.

Nous pourrions construire séparemment A et B ou alors appliquer la méthode citée plus haut en réalisant un seul compteur qui soit capable de compter ou de décompter. Mais pour cela, il faudrait un ensemble de commande supplémentaire. Dans ce cas les éléments appartenant à $A \cap B$ seront les bascules J-K de base.

III PROBLEMES DE LIAISON

Ce disque est un organe périphérique rapide exigeant un rythme élevé d'échange d'information. Nous avons à traiter les impulsions dont la durée varie entre une fraction de microseconde à quelques microsecondes.

Le temps de propagation d'une impulsion dans un câble de 10cm est déjà de l'ordre d'une nanoseconde. Si les pertubations dues au temps de propagation et aux capacités parasites ne posent pas de sérieux problèmes aux liaisons internes de l'ensemble coupleur, elles deviennent, avec les fâcheux phénomènes de réflexions, très gênantes quant aux liaisons du coupleur avec le disque et l'ordinateur.

Ces problèmes constituent en fait ceux des lignes de transmissions soumises au régime impulsionnel.

Pour traiter ces problèmes, nous avons à notre disposition, des résultats maintes fois développés des équations des télégraphistes en régime Sinusoïdal. On pourrait alors grâce à l'intégrale de Fourier, résoudre le problème en régime impulsionnel.

Malheureusement dans la pratique, on se heurte à de nombreuses difficultés, notamment à celles des calculs longs et fastidieux des intégrales de Fourier, même après avoir obtenu le spectre du signal.

Ainsi préfèrons-nous aborder ce problème à l'aide du calcul symbolique qui est vraisemblablement mieux adapté pour ce cas-ci, car une impulsion n'est qu'une somme algébrique de deux échelons décalés temporellement.

La réalisation des circuits de transmission doit se soumettre à de différentes contraintes:

- Le choix assez limité des câbles de transmission commercialisés.
- La constitution de l'entrée-sortie de l'ordinateur ou du périphérique, en l'occurence, le disuqe.

- Le coût de la réalisation.

Le cas idéal consiste à:

- Choisir le câble dont l'impédance caractéristique correspond à celle d'entrée de l'organe récepteur.
- fabriquer les circuits de transmission dont l'impédance de sortie correspond également à l'impédance caractéristique du câble. On réalise alors une adaptation parfaite sans les phénomènes de réflexions. Mais ceci demande en contrepartie un prix fort de réalisation;

Prenons, par exemple, le cas de liaison coupleur-ordinateur, l'impédance d'entrée de chaque ligne de l'ordinateur 4130 est de l'ordre de 550 ohms. Or l'impédance des câbles courants ne dépasse guère une centaine d'ohms. Si nous prenons l'exemple du câble coaxial (nous l'étudierons un peu plus loin et plus en détails), l'impédance caractéristique est donnée par la formule:

$$Z_c = \frac{138}{\sqrt{\varepsilon_r}} \log \frac{D}{d}$$

$\varepsilon_r = 2{,}26$: polyéthylène

$\varepsilon_r = 2$: Tapeflon et FEP

d= diamètre du conducteur central

D= diamètre intérieur du blindage.

On en déduit que l'augmentation de Zc est au détriment de la grosseur du câble et du prix de revient. Il faut augmenter considérablement le diamètre D de la gaine extérieure et on ne peut guère diminuer le diamètre d du conducteur central sans risque d'augmenter les pertes ohmiques auxquelles vient s'ajouter l'effet pelliculaire. Il faut envisager un compromis en tout ayant un résultat correct.

A - Choix du câble de transmission.

Pour toute liaison à distance, notre choix s'est porté sur le câble coaxial de 50ohms ou de 75 ohms pour des raisons suivantes:

1. Dans ce câble, le courant de retour dans la pellicule externe ne crée pas de champ magnétique à l'intérieur de l'isolant et le champ magnétique est nul à l'extérieur du câble et à l'intérieur du conducteur central. Il s'agit du résultat de l'application du théorême d'Ampère.

2. On peut espérer l'approche de la condition de Heaviside c'est-à-dire

$$\frac{R}{L} = \frac{G}{C}$$

où R est la résistance/unité de longueur
L l'inductance/ unité de longueur
G la conductance/unité de longueur
C la capacité / unité de longueur

La constante de propagation du câble s'écrit:

$$\beta = \omega\sqrt{Lc}\left[1 + \frac{1}{f}\left(\frac{R}{L\omega} - \frac{G}{C\omega}\right)^2\right]$$

ou encore, en mettant en évidence, les pertes ohmiques α_c et les pertes dielectriques α_d

$$\beta = \omega\sqrt{Lc}\left[1 + \frac{1}{f LC\omega^2}(\alpha_c - \alpha_d)^2\right]$$

On voit qu'il y a intérêt à définir les paramètres R, L, G, C du câble de façon à satisfaire à la condition de Heaviside. Mais la réalisation de cette condition est quasi impossible du fait que les paramètres dépendent de la fréquence et que leurs variations ne suivent pas la même loi.

Il faut se contenter de l'approche de cette condition.
D'autre part, dans la pratique, R et G sont négligeable, ce qui permet tout de même d'écrire que

$$\beta = \omega\sqrt{LC}$$

2.1. Ce résultat va entraîner d'importantes conséquences favorables;

On se rappelle que la vitesse de phase de l'onde est égale à $V_F = \omega/\beta$. Cette expression va devenir une constante qui ne dépend plus de la fréquence.

Conclusion: la ligne n'est plus dispersive.
Ceci est fondamental en régime impulsionnel car si la ligne était dispensive, la vitesse de phase varierait avec la fréquence et un signal non sinusoïdal verrait ses diverses composantes harmoniques se déplacer avec des vitesses différentes de sorte que la fidélité de transmission se trouve fortement affectée.

2.2. Dans la condition citée plus haut, l'impédance caractéristique est réelle et a pour valeur :

$$Z_c = \sqrt{\frac{L}{C}} = \frac{138}{\sqrt{\varepsilon_r}} \log \frac{D}{d}$$

formule que nous avons déjà vue.

On donne pour mémoire les constantes du câble coaxial.
Les abréviations ont les significations suivantes:

f = fréquence
μ = perméabilité magnétique.
σ = conductivité
ε_r = constante dielectrique relative.

a- Résistance en haute fréquence:

- Profondeur de pénétration "Effet de Peau" e

$$e = \frac{1}{2\pi\sqrt{10^{-7}\sigma f}} \quad \text{en MKSA}$$

- Résistance en série:

$$R = \sqrt{\frac{\mu_o \mu_1 f}{\pi \sigma}} \left(\frac{1}{d} + \frac{1}{D} \right) \quad (\Omega/m)$$

b- Capacité linéique:

$$C = \frac{10^{-9} \varepsilon_r}{18 \operatorname{Log} \frac{D}{d}} \quad (F/m)$$

c- Inductance linéique:

$$L = 0{,}2 \cdot 10^{-6} \operatorname{Log} \frac{D}{d} \quad (H/m)$$

d- Affaiblissement: $\alpha = \alpha_c + \alpha_d$

α_c = affaiblissement dû aux pertes dans les conducteurs

α_d = affaiblissement dû aux pertes dans le dielectrique

Dans le cas de la condition d'Heaviside

$$\alpha_c = \alpha_d.$$

$$-\alpha_c = 4S,\ 8.10^{-6} \sqrt{\varepsilon_r f}\ \frac{\frac{1}{d\sqrt{\sigma_{int}}} + \frac{1}{D\sqrt{\sigma_{ext}}}}{\operatorname{Log} \frac{D}{d}} \quad (dB/m)$$

$$-\alpha_d = 9{,}1 \cdot 10^{-8} \sqrt{\varepsilon_r} \ \text{tg} \ \delta \cdot f \quad (\text{dB/m})$$

tg δ étant l'angle de perte du dielectrique.

e- Vitesse de propagation

Elle est constante quelque soit la fréquence

$$V = \frac{\mathcal{C}}{\sqrt{\varepsilon_r}} \qquad \mathcal{C} = \text{vitesse de la lumière} = 3.10^8 \text{ m/s.}$$

quelques valeurs pratiques:

Produits	r	v/c
Polyéthylène plein	2,3	0,66
Tapeflon	2	0,71
Polyéthylène cellulaire	1,55	0,81
Polyéthylène aérée	1,38 à 1,50	0,85 à 0,875

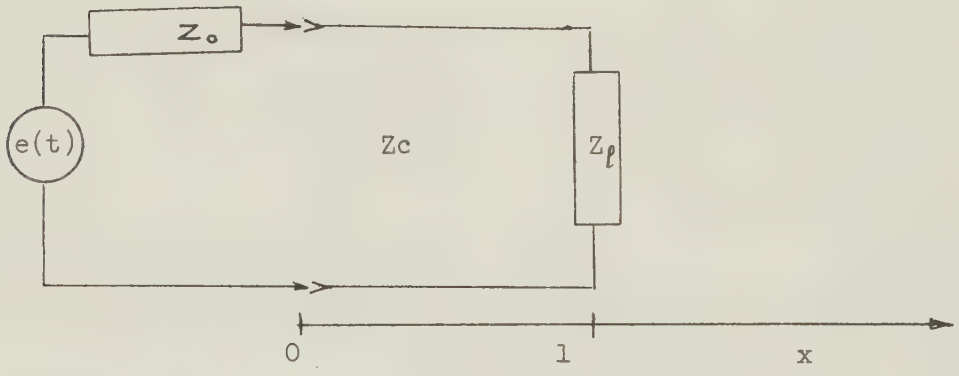
Le câble de 50 ohms portant la référence Kx3 de **FILECA** a un diamètre D = 1,5mm. alors que celui de 75 ohms voit son diamètre D porté à 3,7 mm pour le même dielectrique. On constate que le diamètre D a plus que doublé pour uen augmentation de 50% de l'impédance caractéristique en partant de 50ohms.

B - Liaison coupleur- ordinateur.

On sait maintenant que l'adaptation parfait dans ce cas de liaison présente quelques difficultés et que l'on doit chercher un compromis, en se contentant des câbles coaxiaux de 50 ohms pour sa faible dimension.

Nous nous plaçons dans le cas des réflexions multiples (c'est-à-dire le cas où l'entrée et sortie du câble ne sont pas adaptées). En partant des équations des télégraphistes et en utilisant le calcul symbolique, nous obtiendront les solutions de la ligne (nous nous intéressons au cas de la ligne sans perte car son étude conduit à des résultats plus facile à interprêter. Ces derniers offrent une approximation suffisante dans la pratique).

1. Equations de la ligne sans pertes



Dans ce montage, ce qui nous préoccupe principalement, c'est le comportement de la ligne à ses extrémités(x=0, x=1).

1.1. Tension et courant à l'origine x=0

$$(1)\quad V(0,t)= \frac{Zc}{Zo+Zc}\left[e(t).E(t) + (1+\underline{1}).\sum_{n=1}^{\infty} \Gamma_o^n \Gamma_l^n e^n\, e(t-2n\tau)E(t-2n\tau)\right]$$

E(t) étant . l'échelon unité

$$\begin{cases} 0 & \text{pour } t < 0 \\ 1 & \text{pour } t \geq 0 \end{cases}$$

Γ_0 et Γ_1 sont les coefficients de réflexions à l'origine et à la sortie.

$$\therefore \Gamma_0 = \frac{Z_0 - Z_c}{Z_0 + Z_c} \qquad \text{Avec } |\Gamma_0| \leq 1$$

$$\Gamma_1 = \frac{Z_1 - Z_c}{Z_1 + Z_c} \qquad |\Gamma_\ell| \leq 1$$

τ étant le temps de parcours de la ligne.

$$(2)\quad i(0,t) = \frac{1}{Z_0+Z_c}\left[e(t)\,E(t) + \left(1-\frac{1}{\Gamma_0}\right)\sum_{n=1}^{\infty}\Gamma_0^{\,n}.\,\Gamma_\ell^{\,n}.\,e(t-2n\tau)E(t-2n\tau)\right]$$

1.2. Tension et courant à la sortie

$$(3)\quad v(1,t) = \frac{Z_c}{Z_0+Z_c}\,(1+\Gamma_\ell)\sum_{n=0}^{\infty}\Gamma_0^{\,n}\,\Gamma_\ell^{\,n}\;e\left[t-(2n+1)\tau\right]E\left[t-(2n+1)\tau\right]$$

$$(4)\quad i(1,t) = \frac{1}{Z_0+Z_c}\,(1-\Gamma_\ell)\,.\sum_{n=0}^{\infty}\Gamma_0^{\,n}.\,\Gamma_\ell^{\,n}\;e\left[t-(2n+1)\tau\right].E\left[t-(2n+1)\tau\right]$$

A la lumière de l'étude de ces expressions, nous préférons adopter le cas où la tension croit en marches d'escalier en réponse à un échelon de tension c'est-à-dire il faut que:

$$\Gamma_o \Gamma_\ell > 0$$

Si ce produit était négatif, les expressions considérées deviendraient les séries alternés qui se traduisent dans la pratique par des oscillations.

2. Choix de la résistance de sortie du circuit de transmission.

La résistance Z_1 du récepteur (côté ordinateur) étant supérieure à Zc = 50 ohms du câble, on obtient:

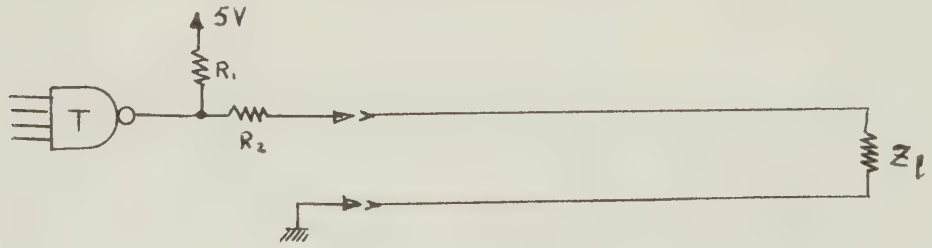
$$\Gamma_1 = \frac{500}{600} = \frac{5}{6}$$

ce qui imposera que Γ_o soit positif pour que le produit

$\Gamma_o \cdot \Gamma_1 > o$

On en déduit que $Zo > Zc$

La réalisation du transmitteur se fait à l'aide de la porte logique intégrée de puissance à collecteur ouvert:



Dans ce montage, l'impédance de sortie change, suivant qu'il s'agit du front de montée ou du front de descente de l'impulsion.

Pour le front de montée (le transistor de sortie du circuit intégré se bloque)

$$Zo_+ = R_1 + R_2 > Zc$$

Pour le front de descente (le transistor de sortie du circuit intégré est saturé)

$$Zo_- = R_2$$

Dans ce dernier cas, nous prenons $Zo_- = Zc$ et la ligne va se décharger dans son impédance itérative à la chute de l'impulsion.

Dans le premier cas, R_1 devrait être plus petite que possible pour que l'amplitude de l'impulsion à l'arrivée de la ligne soit suffisant. Mais nous sommes limités par la dissipation de puissance dans le circuit intégré et par la consommation du courant. Vu le nombre de transmetteurs, la consommation globale du courant risquerait de dépasser la possibilité de la source stabilisée, surtout nous prévoyons la possibilité d'utiliser la même source stabilisée prévue pour alimenter le disque. Finalement nous fixons fixons la valeur de R_1 à 150 ohms, valeur suffisante pour attaquer notre ligne.

Conclusion:

$$Zo_+ = 200 \text{ ohms}$$

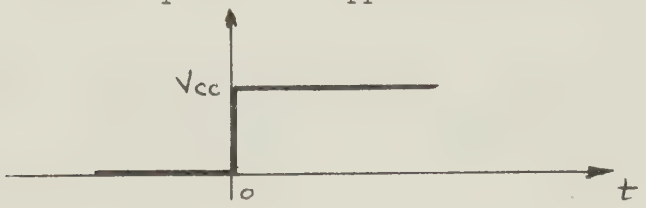
$$Zo_- = 50 \text{ ohms}$$

$$\Gamma_{o+} = \frac{150}{250} = 0{,}6 = \frac{3}{5}$$

$$\Gamma_{o-} = 0$$

$$\Gamma_1 = \frac{5}{6}$$

3. Calculs théoriques sur l'apparition d'un échelon au temps t=o:



V = 5 Volts

$$e(t)\ \frac{Zc}{Zo + Zc} = Vcc.\ E(t)\ .\ \frac{50}{200+50} = E(t)$$

E(t) étant l'échelon unitaire.

$$e(t)\ \frac{1}{Zo + Zc} = \frac{5}{250}\ E(t) = \frac{1}{50}\ E(t)$$

3.1. Entrée de la ligne.

D'après l'expression(1) et les valeurs numériques ci-dessus, nous obtenons

$$V(0,t) = \left[E(t) + \frac{8}{3} \sum_{n=1}^{\infty} \left(\frac{3}{5}\right)^n \left(\frac{5}{6}\right)^n E\left(t - 2_n \tau\right) \right]$$

La valeur finale de cette tension sera:

$$\lim_{t \to \infty} V(0,t) = \frac{Vcc.\ Zc}{Zo + Zc} \left[1 + \left(1 + \frac{1}{\Gamma_o}\right) \sum_{n=1}^{\infty} \Gamma_o^{\,n}\ \Gamma_1^{\,n} \right]$$

Numériquement:

$$\lim_{t \to \infty} V(0,t) = \frac{5.50}{250}\ 1 + \frac{3}{8}.\ \frac{1}{2}.\ \frac{1}{1 - \frac{1}{2}}$$

On obtinet de même $i(1,t)=i(0,t)$ pour $t = +\infty$

4. Courbes d'après les résultats théoriques.

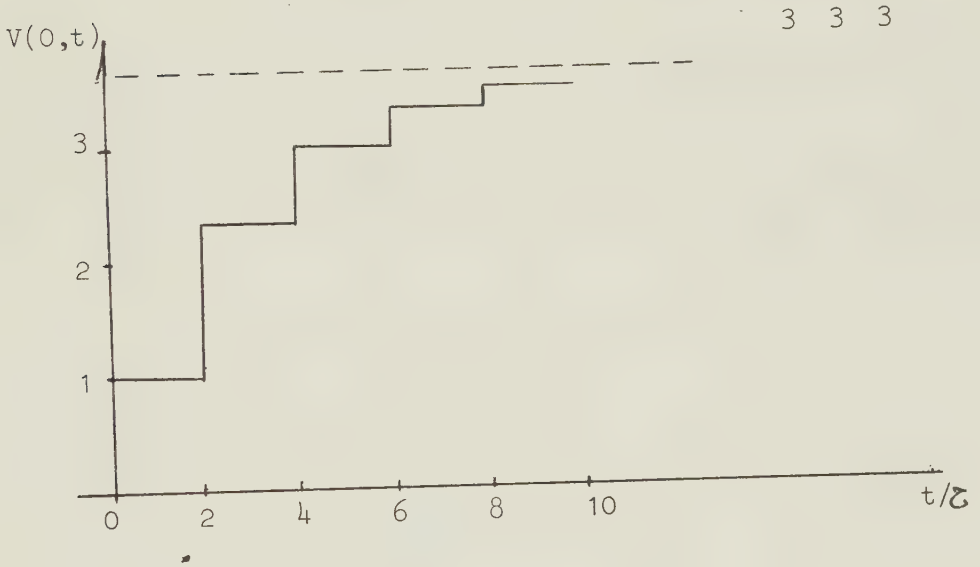
Pour : $V(0,t)$

$$0 \leq t < 2\tau \longrightarrow v(0,t)= 1$$

$$2\tau \leq t < 4\tau \longrightarrow v(0,t)= 1+ \frac{4}{3}$$

$$4\tau \leq t < 6\tau \longrightarrow v(0,t)= 1+ \frac{4}{3}+ \frac{2}{3}$$

$$6\tau \leq t < 8\tau \longrightarrow v(0,t)= 1+ \frac{4}{3}+ \frac{2}{3}+ \frac{1}{3}$$



Pour : $V(1,t)$

$$0 \leq t < \tau \longrightarrow v(1,t)= 0$$

$$\tau \leq t \leq 3\tau \longrightarrow v(1,t)= \frac{11}{6}$$

$$3\tau \leq t < 5\tau \longrightarrow v(1,t)= \frac{11}{6}\left(1+ \frac{1}{2}\right)$$

$$5\tau \leq t < 7\tau \longrightarrow v(1,t)= \frac{11}{6}\left(1+ \frac{1}{2} + \frac{1}{4}\right)$$

$$\lim_{t \to \infty} V(0,t) = 3{,}6 \text{ Volts} .$$

Le courant à l'origine est:

$$i(0,t) = \frac{1}{50}\left[E(t) + (1-\frac{5}{3})\sum_{n=1}^{\infty}(\frac{1}{2})^n E(t-2n\tau)\right]$$

La valeur finale de ce courant sera:

$$\lim_{t \to \infty} i(0,t) = \frac{1}{50}\left[1 - \frac{2}{3}\right] = \frac{1}{150} = 6{,}65\text{mA}.$$

3.2 Sortie de la ligne.

D'après l'expression (3), on obtient:

- la tension à l'arrivée de la ligne :

$$v(1,t) = (1 + \frac{5}{6}) \cdot \sum_{n=o}^{\infty} (\frac{1}{2})^n \; E\,(t-(2n+1)\tau)$$

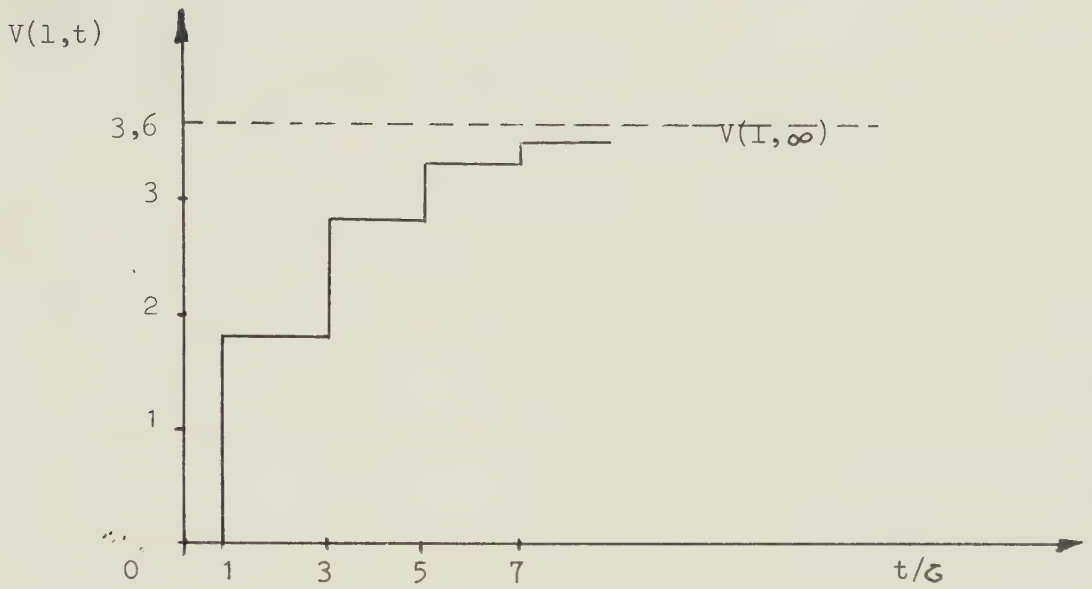
La valeur finale:

$$\lim_{t \to \infty} V(1,t) = \frac{11}{6} \cdot \frac{2}{} = 3{,}6 \text{ Volts}$$

on constate que $V(1,t) = V\,(0,t)$ pour $t \to +\infty$

- le courant à l'arrivée de la ligne :

$$i(1,t) = \frac{V(1,t)}{Z_1} = \frac{11}{6} \times \frac{1}{550} \sum_{n=0}^{\infty} (\frac{1}{2})^n \; E\,(t-(2n+1)\tau)$$



A la sortie, nous constatons que nous atteignons le niveau de plus de 75% de la valeur finale, au bout d'un temps $t = 3\zeta$. Ce niveau est suffisant pour attaquer le circuit d'entrée de l'ordinateur 4130, mais il faut évaluer ζ , temps de parcours du câble de longueur 1, pour montrer que le retard 3ζ n'est pas une source de gêne:

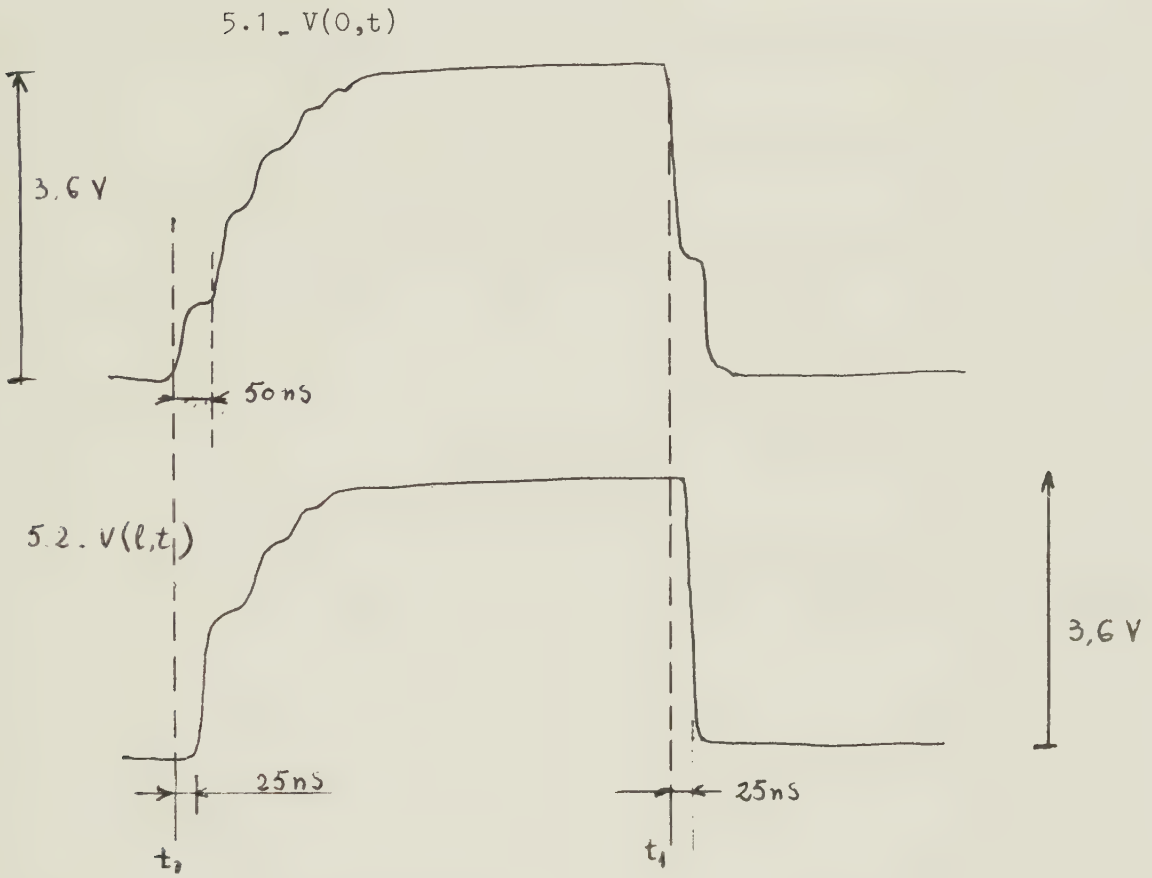
Notre câble coaxial Kx3 a:
- une longueur 1 de l'ordre de 5 mètres
- une constante diélectrique relative $\varepsilon_r = 2,2$

$$\zeta = \frac{\text{longueur du câble } 1}{\text{vitesse de propagation}} = 1.\frac{\sqrt{\varepsilon r}}{c}$$

$\zeta = 1 \times 5\text{nS}$. Avec $1=5\text{m} \Rightarrow \zeta = 25\text{nS}$

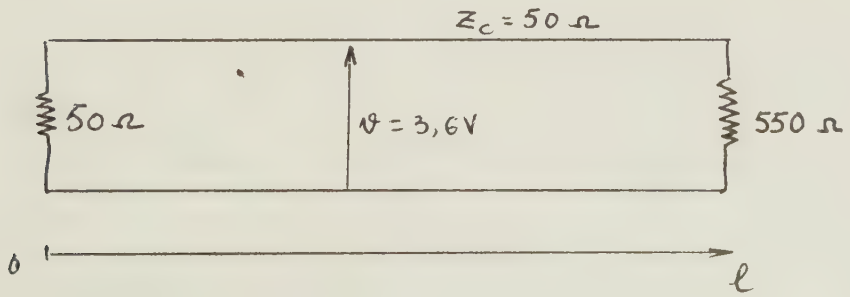
Le retard que nous pouvons évaluer à 75nS n'est pas critique, étant donné que l'échange d'information entre le coupleur et l'ordinateur se fait au rythme de tous les 4,8 μS, et que les impulsions sont suffisamment larges pour permettre à leur amplitude de grimper à un niveau correct.

5. Courbes relevées expérimentalement.



La confrontation des résultats pratiques et théoriques est frappante.

A la chute de l'impulsion, le schéma électrique équivalent est le suivant; au temps $t=t_1$

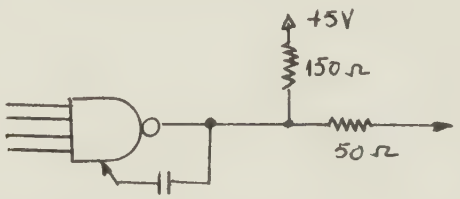


La ligne, étant initialement chargée à 3,6 Volts, va se décharger de part et d'autre de la ligne .

Sur 550Ω, l'onde va se réfléchir vers 50Ω, ce qui explique le palier sur V $(0,t_1)$.

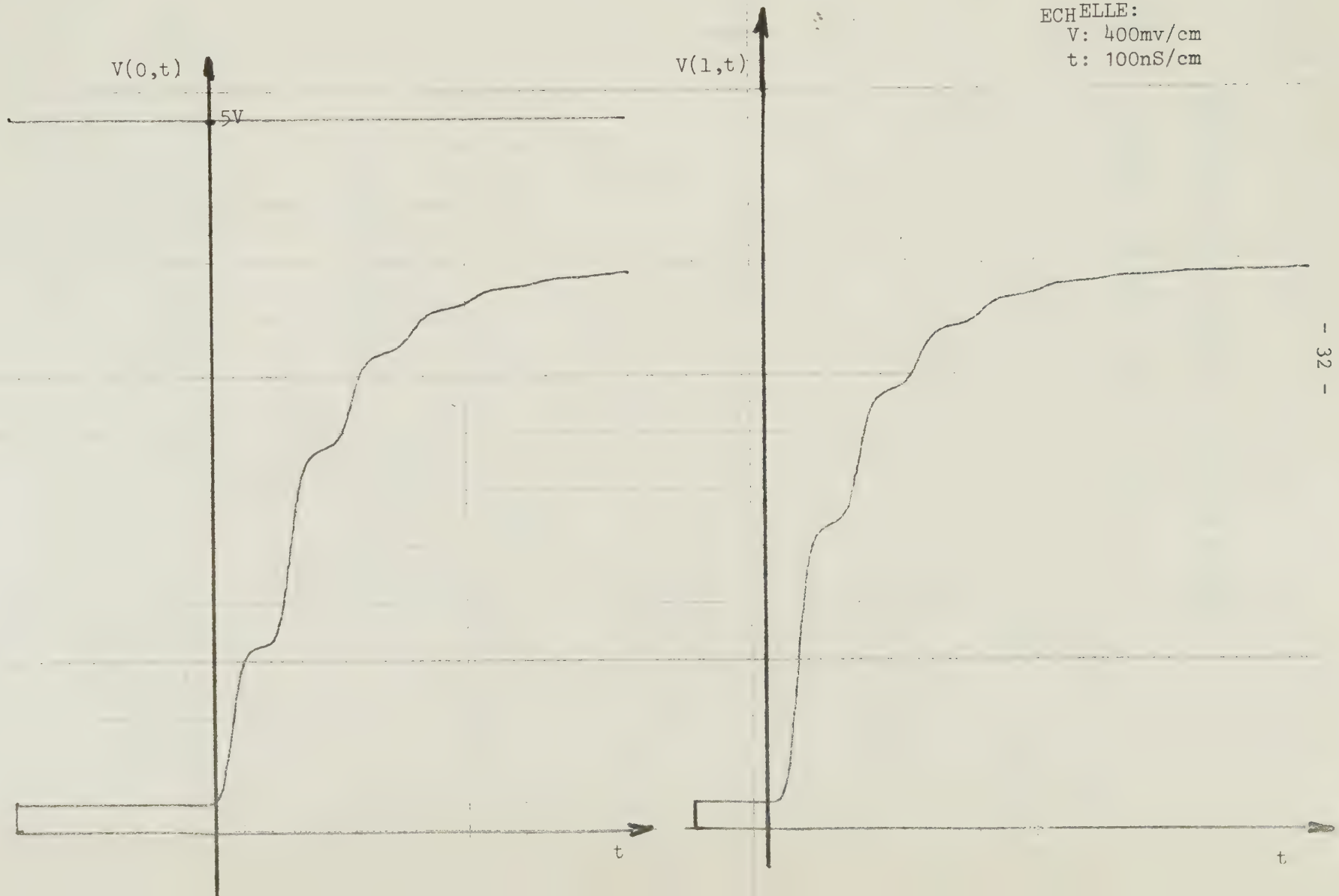
Le front de retombée de V(1,t) est très propre parceque aucune onde ne revient de la charge 50Ω.

Le palier de V$(0,t_1)$ peut être supprimé en ajoutant au montage un condensateur de .10 pF de ralentissement.



6. Courbes relevées avec condensateur de ralentissement

C O U R B E S O B T E N U E S S U R U N E T A B L E T R A C A N T E
A L ' A I D E D ' U N O S C I L L O S C O P E A E C H A N T I L L O N N A G E



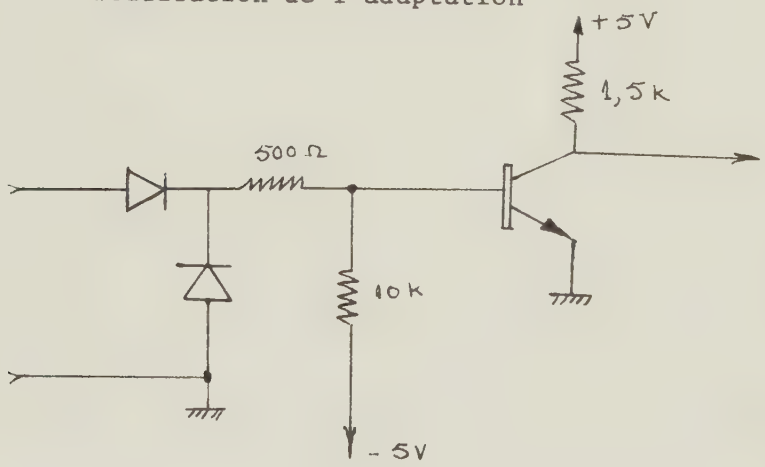
7. Les receveurs de signaux provenant de l'ordinateur.

Pour que le dialogue soit possible, le coupleur doit aussi recevoir les ordres de commandes ou les informations venant du calculateur. Il faut donc un certain nombre de receveurs qui consistent à adapter la ligne et à remettre en forme les signaux reçus.

Nous avons toujours le même principe de transmission à respecter. Seulement, les rôles émission-réception respectifs du coupleur et de l'ordinateur vont être inversés.

Le receveur est constitué par un montage à transistor au lieu d'élément intégré pour les raisons suivants:

- meilleur marge de bruit (fig: 1)
- meilleure dissipation de puissance.
- réalisation de l'adaptation

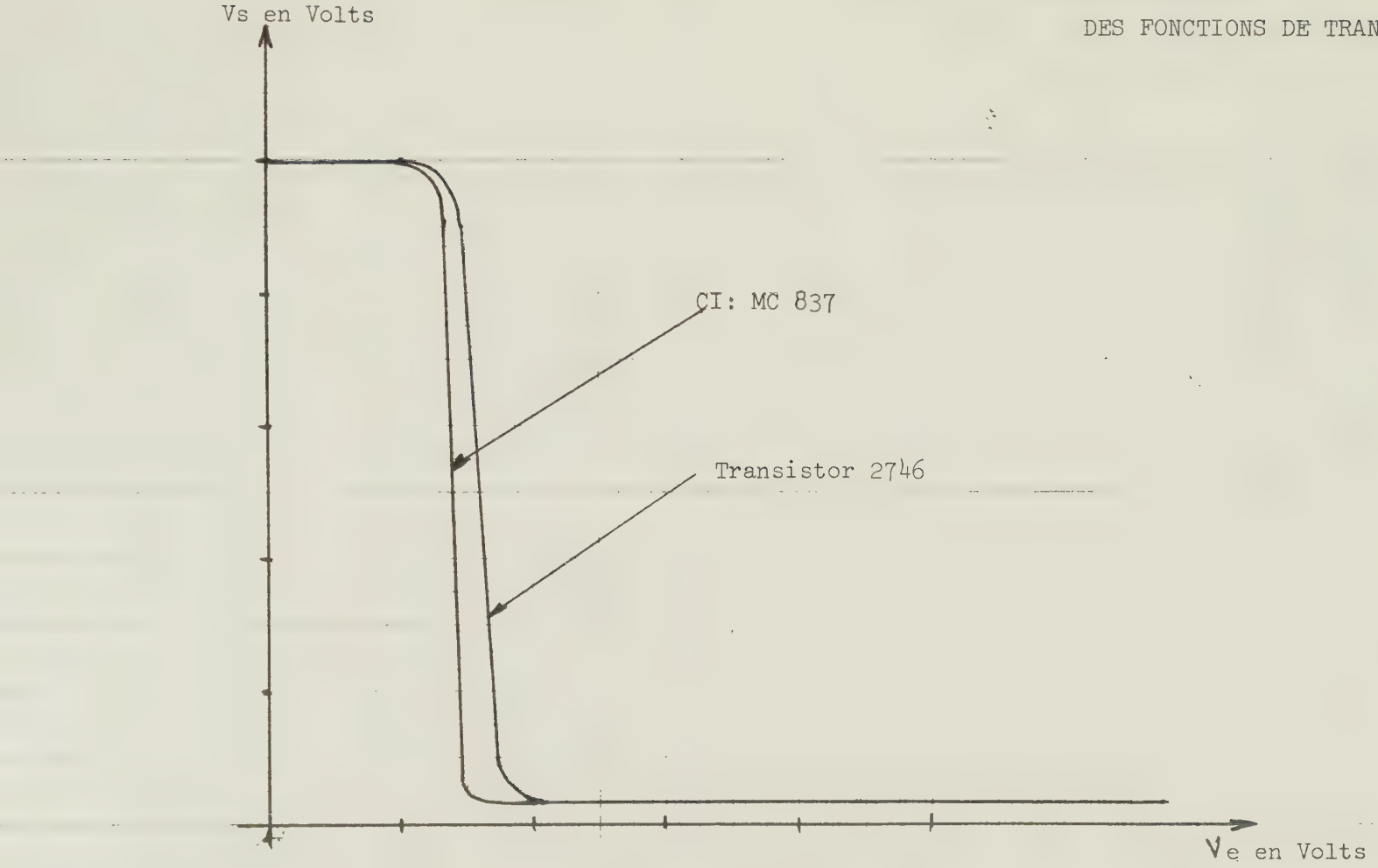


Symbole :

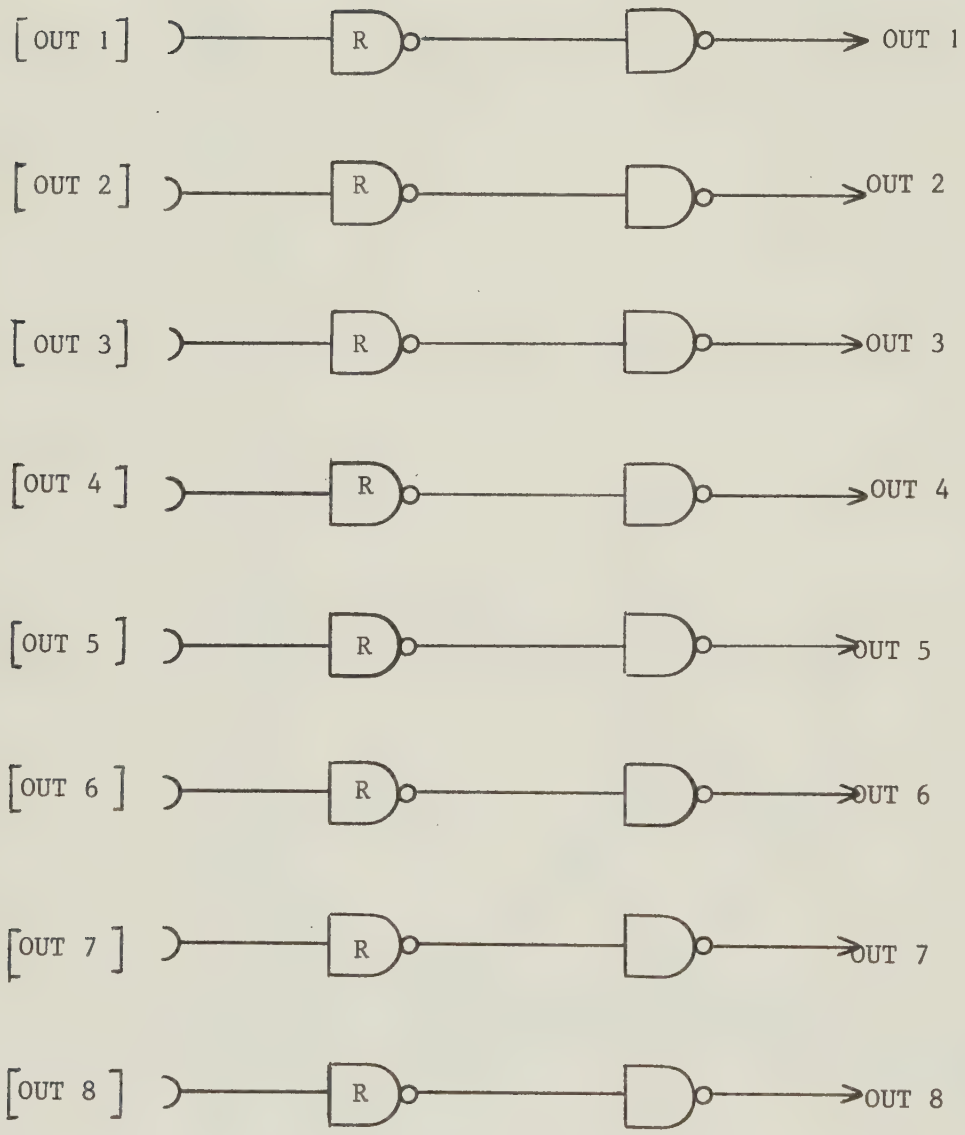
fig :1

COURBES STATIQUES

DES FONCTIONS DE TRANSFERT



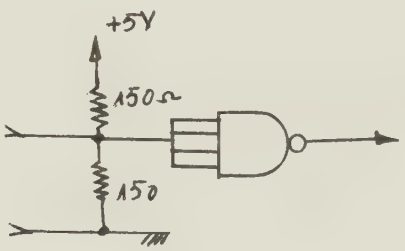
LES RECEVEURS DE L'INFORMATION



C- Liaison coupleur - disque-

1. Circuit d'émission du coupleur

1.1. Ce problème d'émission est grandement facilité par le fait que l'impédance d'entrée du circuit de réception du disque est de 75Ω ohms. Cette valeur si familière est obtenue grâce à un artifice de pont de résistances:

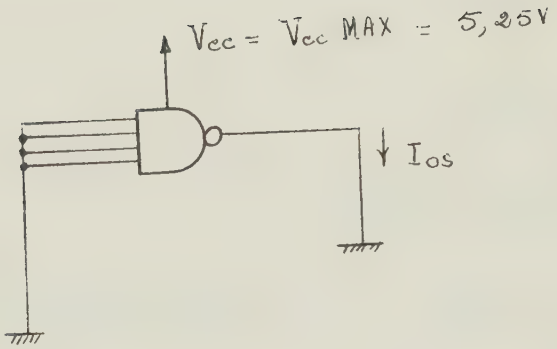


Incontestablement, il faut orienter vers l'utilisation du câble coaxial 75 ohms afin que la ligne soit adaptée à l'arrivée.

En ce qui concerne le circuit d'émission, nous essaierons, autant que possible, d'avoir une adaptation idéale (c'est-à-dire Zo= Zc) Dans ce cas-là, la puissance transmise est maximale puisque la dérivée de l'expression de la puissance absorbée s'annule quand Zo= Zc

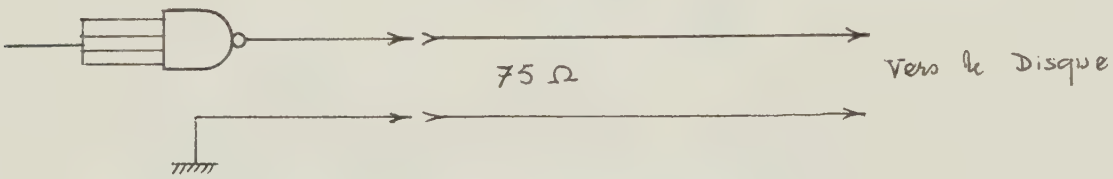
Nous cherchons donc à réaliser le circuit de transmission avec Zo = 75Ω :

Le cirucit intégré TEXAS SN 7440 semble répondre à notre besoin. D'ailleurs cet élément est utilisé comme circuit d'émission dans le disque. Il s'agit d'une porte NAND à quatre entrées. Le test ci-dessous proposé par le constructeur va fournie de très intéressantes indications:



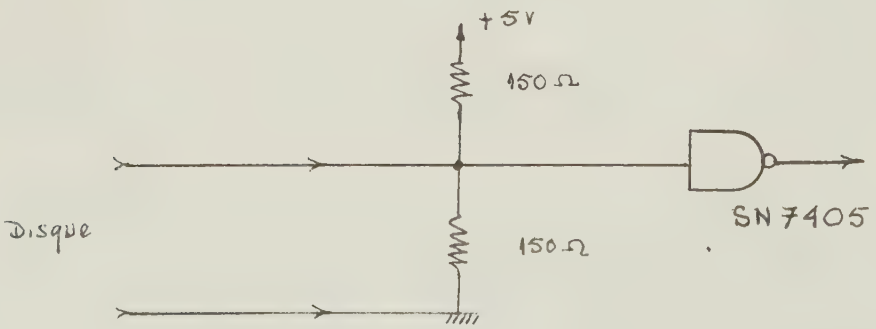
Avec Vcc = 5,25 V, le courant de court-circuit varie entre 40 à 125 mA selon l'échantillon, ce qui donne Zo = 42 à 130 Ω, mais la valeur typique est assez voisine de 75 ohms.

1.2. Réalisation du circuit d'émission:



2. Circuit de réception dans le coupleur.

Il nous suffit de reprendre l'astuce du circuit de réception du disque.

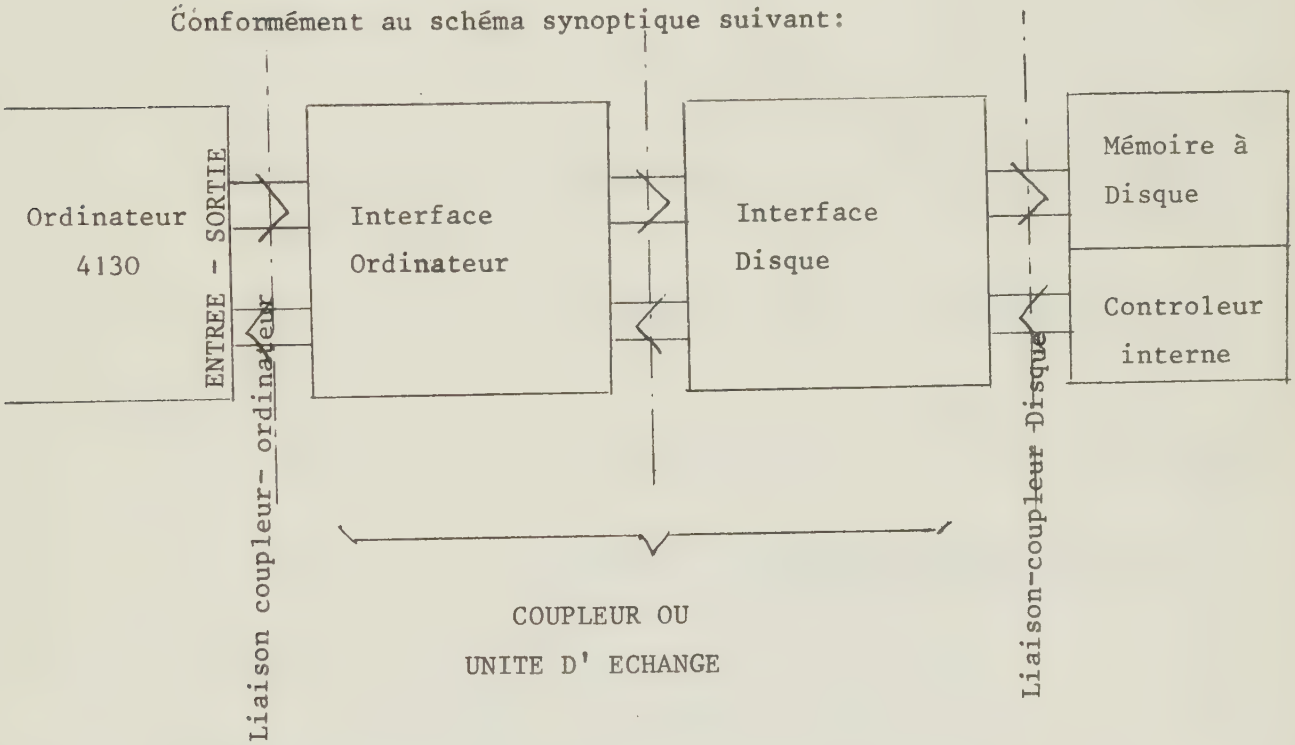


IV Réalisation de l'unité d'échange

Nous avons vu que pour donner un caractère polyvalent au coupleur, nous avons dissocié la conception du coupleur en deux parties:

- Interface - ordinateur-
- Interface - disque

Conformément au schéma synoptique suivant:



A - Interface- ordinateur.

Cette interface connectée au canal multiple (U.T.U) ou au canal simple (P.T.U) de l'ordinateur 4130 doit traiter d'une manière générale les signaux venant de l'ordinateur et répond à ce dernier après avoir consulté le périphérique connecté.

Le canal (U.T.U = Unpacked Repetive Unit) transfert des séries d'information de 8 bits.

Le canal (P.T.U = Packed Repetitive Unit) transfère des caractères de 6 bits, assemblés quatre par quatre pour former des mots ...
Ce mode de transfert travaille en simultanéité avec le déroulement du programme.

1. Description des lignes de l'interface

L'ordinateur communique avec l'interface au moyen de 27 lignes unidirectionnelles, que nous distinguons en deux groupes:

1.1. Signaux reçus par l'interface

- MASK identifie le périphérique que l'on désire entrer en communication; quand son état passe à 1.
- REQUEST initialise chaque transfert de l'information.
- CONTROL indique que l'information à être transférée est un mot de contrôle ou d'état (si CONTROL est vrai) ou une donnée (si CONTROL est faux)
- OUTPUT est vrai quand il s'agit d'une sortie, sinon c'est une entrée.

- 8 lignes DATA OUT (1 à 8) servent de sortie de l'information.
- END indique que l'information à être transférée est la dernière.
- RESET initialise l'équipement extérieur.

1.2. Signaux émis vers l'ordinateur.

- RESPONSE est la réponse de l'interface quand cette dernière a reçu les signaux MASK et REQUEST et que le périphérique concerné accepte le transfert. (donnée ou contrôle)

- COMPLETE est émise quand l'interface a détecté la fin d'une opération de transfert pour le canal.

- 8 lignes DATA IN (1 à 8) sont des lignes d'entrée de l'information

- VALID est vrai quand tout est normal.

- INTERRUPT indique la fin d'une opération de transfert ou que le périphérique est prêt pour engager immédiatement une opération de transfert.

- ATTENTION prévient l'unité centrale qu'il y a mauvaise condition d'opération.

2. Mécanisme d'échange.

Pour chacune des échanges, il est nécessaire qu'il y ait un dialogue entre l'ordinateur et le périphérique.

A chaque interface, est attribué une ligne d'adresse; c'est la ligne MASK qui est donc particulière à chaque périphérique. Puis le

dialogue se fait sous forme de demandes et de réponses. La demande, c'est le signal REQUEST tandis que la réponse est sous l'une des formes: RESPONSE ou $\overline{\text{VALID}}$.

Après avoir sélectionné un périphérique par sa ligne MASK, l'ordinateur présente un REQUEST. Avant de répondre, l'interface du périphérique sélectionné doit procéder de la manière suivante:

- Déclencher un cycle de chaîne de temps (timming) permettant à chaque fonction de l'interface de s'exécuter en temps voulu.
- Vérifier la validité de la demande
- Décoder les signaux OUTPUT, CONTROL et END pour déterminer des commandes particulières.
- Elaborer éventuellement le signal ATTENTION ou le signal INTERRUPT.

2.1. Chaîne de temps (fig 1)

Au reçu du signal REQUEST, l'interface vérifie immédiatement s'il n'y a pas de demande d'attente (Signal WAIT dont la signification sera explicitée plus loin).
Dès que WAIT est faux, l'interface déclenche une séquence d'impulsions (fig 2):

- STROBE YES sert à préparer la réponse.
- PT 1 permet de marquer un temps mort avant de générer ME*
- ME*, combiné avec OK, sert à valider la sortie de l'information.
- PT 2, temps retard permettant la stabilisation de la bascule
- GATE OK génère la réponse OK.

La fonction de chaque signal apparaît plus clairement dans la logique de validité et le décodage des signaux.

CHAINE DES TEMPS (fig 1)

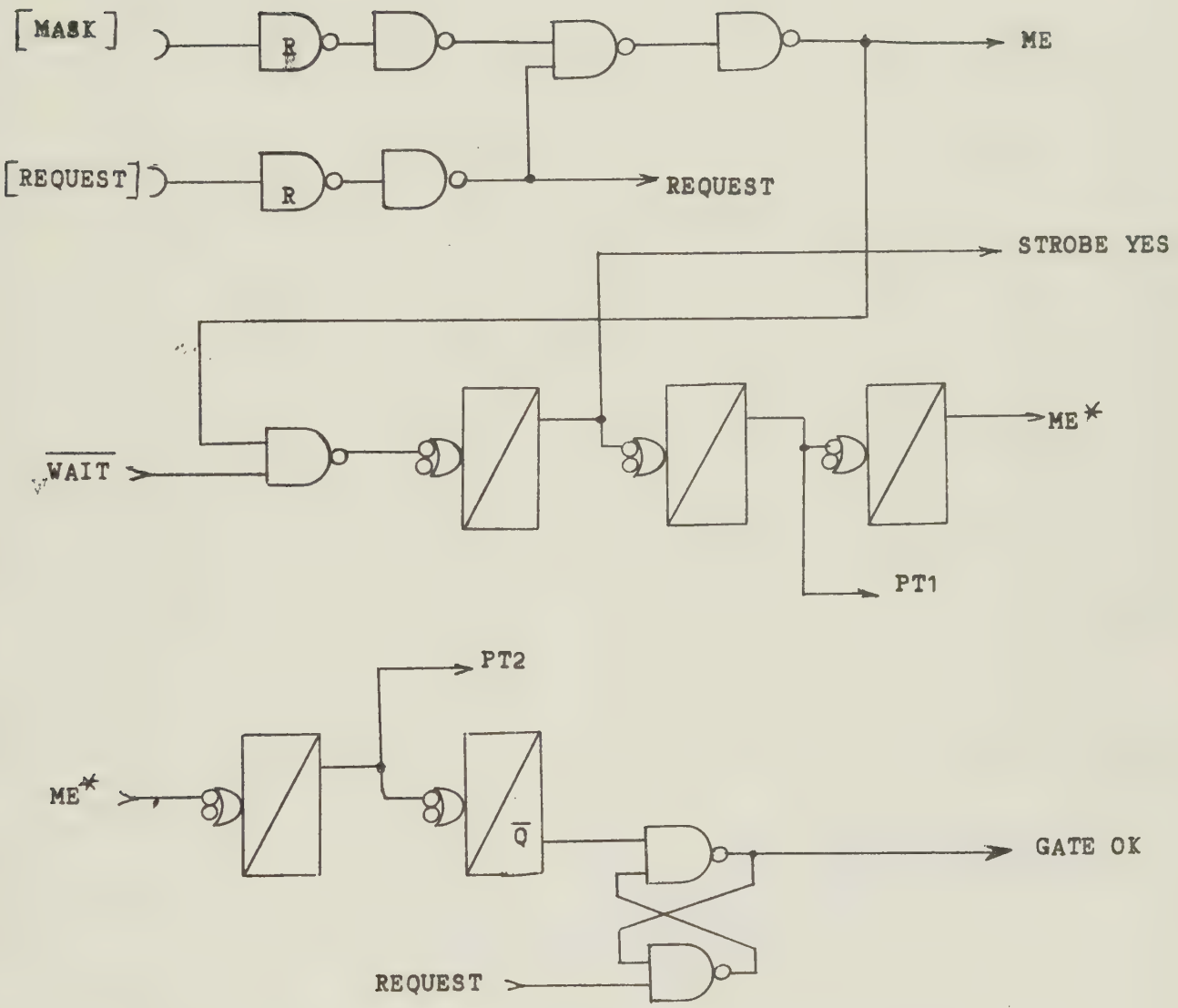
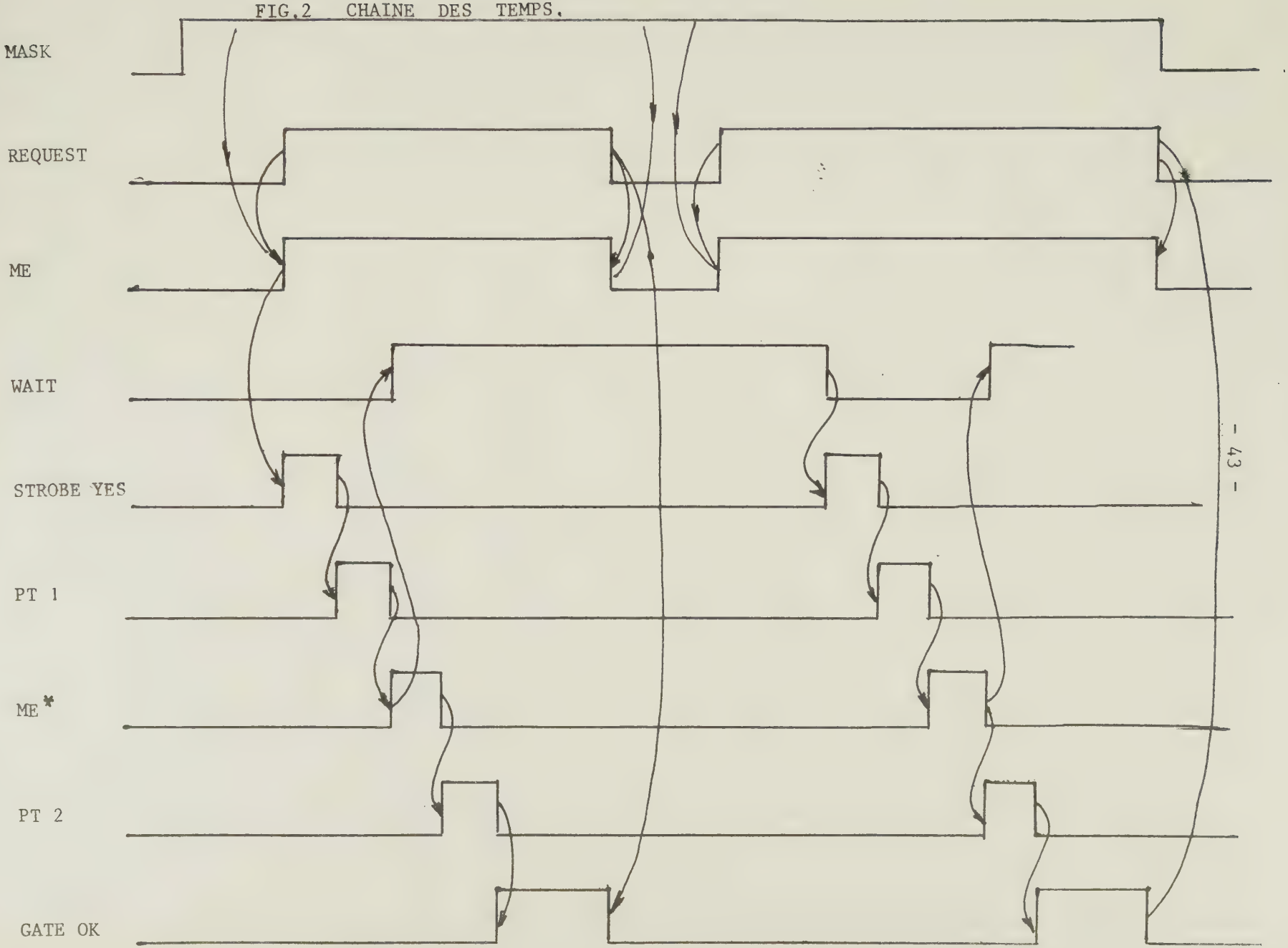
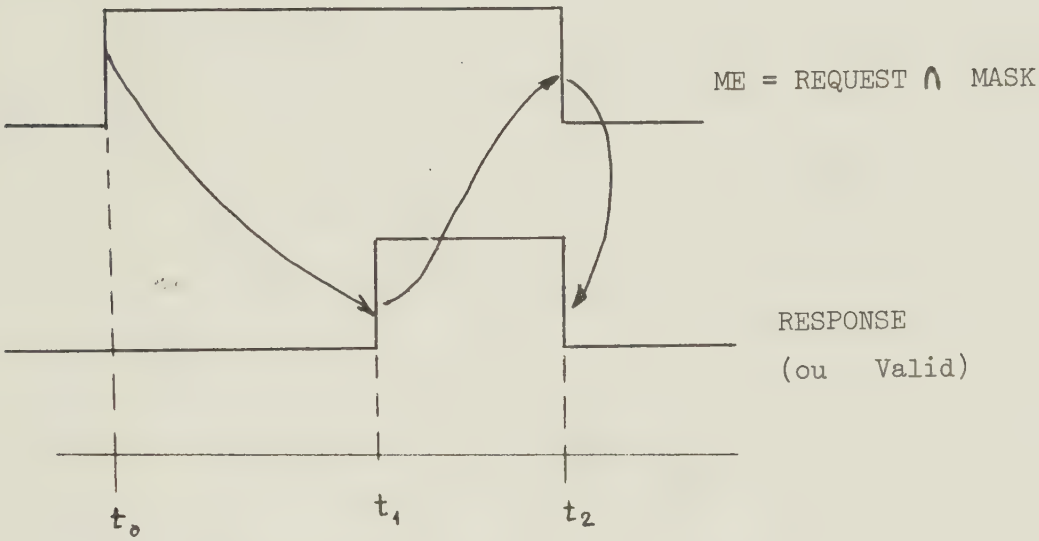


FIG.2 CHAINE DES TEMPS.



Le diagramme des temps de la figure 2 peut se résumer d'une manière plus simple. (Il s'agit d'un échange d'état entre REQUEST et RESPONSE).



- Durant (t_1-t_o), l'interface prépare sa réponse
- A partir de t_1, l'interface envoie sa réponse qui peut être RESPONSE ou $\overline{\text{VALID}}$.
- Au temps t_2, l'unité centrale a pris déjà pris en compte de cette réponse et REQUEST chute. A partir de ce moment, le signal RESPONSE ou $\overline{\text{VALID}}$, qui n'a plus de raison de persister, devrait devenir faux.

2.2. Logique de validité (fig 3)

On sait maintenant que le signal STROBE YES doit préparer la réponse qui pourrait être favorable ou non:

Ce signal positionne la bascule OK dans l'état vrai si YES est vrai c'est-à-dire que le périphérique peut accepter la demande de sortie de l'imformation (CONTROL ou DATA OUT). La bascule OK est dans l'état si l'un des cas de non validité se présente. Les cas de non validité sont extrêmement variés selon le périphérique.
Pour le coupleur-disque, nous avons les cas suivants:

- ATTENTION due à l'erreur de lecture
- BOURRAGE
- Demande de sortie de contrôle
  alors que le transfert est en cours:
  $\text{CONTROL OUT} \cap \text{BUSY} = 1$

- Tendance d'écriture alors que le disque est positionné en lecture et inversement:
  $(\text{ECR} \oplus \text{OUTPUT}) \cap \overline{\text{CONTROL}}$
- RESET MANAEL.

2.2.1. L'équation logique de YES. Elle s'écrit:

$$\overline{\text{YES}} = \left[(\text{ECR} \oplus \text{OUTPUT}) \cap \overline{\text{CONTROL}}\right] \cup \text{ATTENTION} \cup \text{BOURRAGE} \cup (\text{CONTROLOUT} \cap \text{BUSY})$$

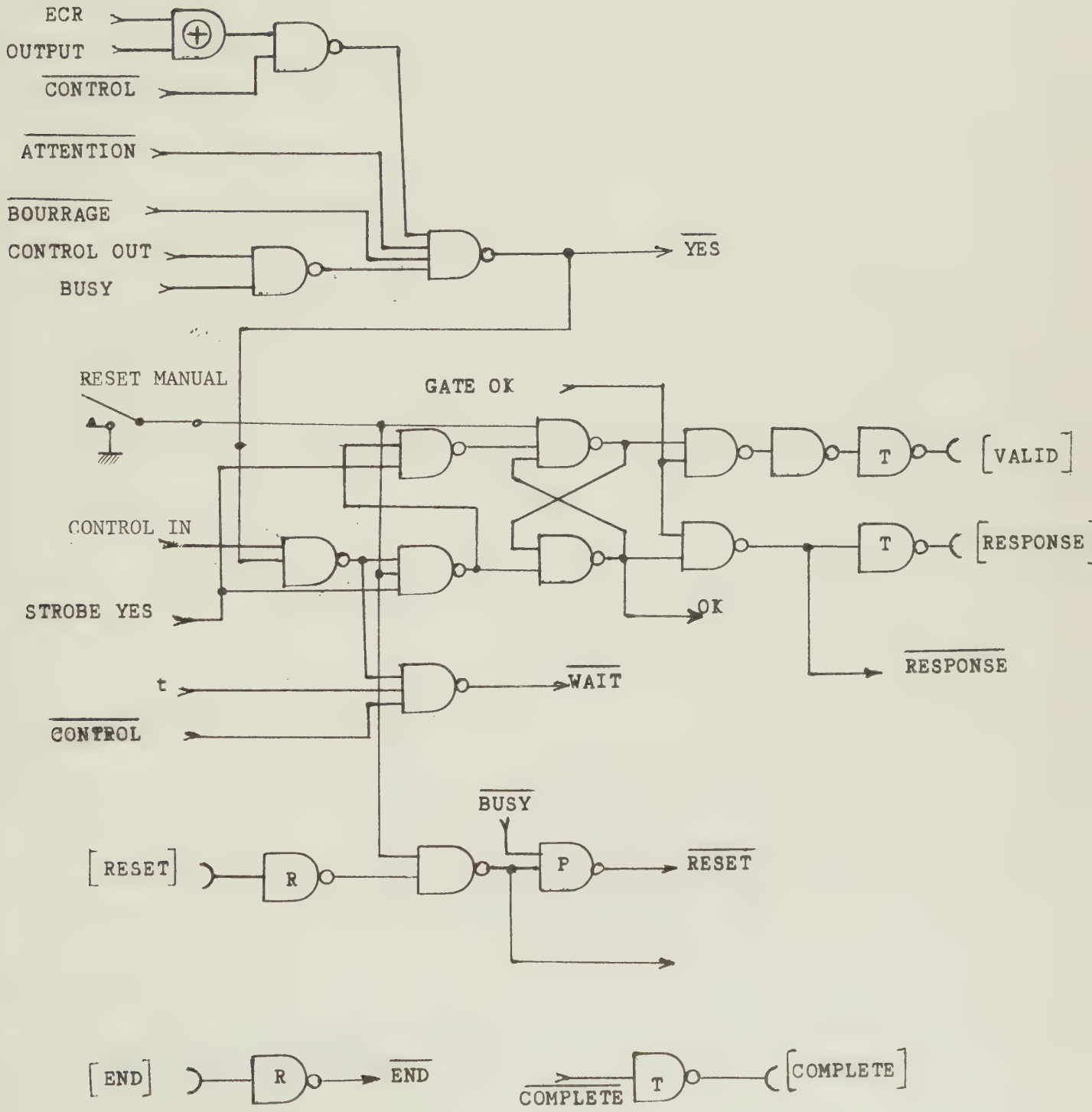
On se rappelle encore une fois que YES est une expression en fonction du périphérique.

2.2.2. La réponse . Elle peut être $\overline{\text{VALID}}$ ou RESPONSE avec:

$$\text{RESPONSE} = \text{OK} \cap (\text{GATE OK})$$
$$\text{VALID} = \overline{\text{OK}} \cap (\text{GATE OK})$$

On répond toujours par la RESPONSE en cas de demande d'entrée mot d'état.

LOGIQUE DE VALIDITE (fig. 3)



2.2.3. L'élaboration du signal WAIT

Le signal WAIT permet de bloquer le démarrage du cycle de chaine de temps, WAIT est vrai quand le périphérique requiert une attente par le signal t, et qu'il n'est pas dans l'état de non validité et en même temps qu'il ne s'agit pas d'un contrôle, (entrée ou sortie)

$$\overline{WAIT} = t \cap \overline{CONTROL} \cap (CONTROL\ IN + YES)$$

2.2.4. Initialisation

RESET. Dans le cas du disque, le RESET est automatiquement interdit au cours d'un transfert et n'est pris en compte qu'après le transfert. On admet la durée du RESET provoqué par un opérateur humain est bien supérieure au temps de transfert qui ne dépasse pas 40 ms - (20 ms de temps d'accès maximal. + 20 ms de durée maximale de transfert).

$$RESET = (GENERAL\ RESET + MANUAL\ RESET) \cap \overline{BUSY}$$

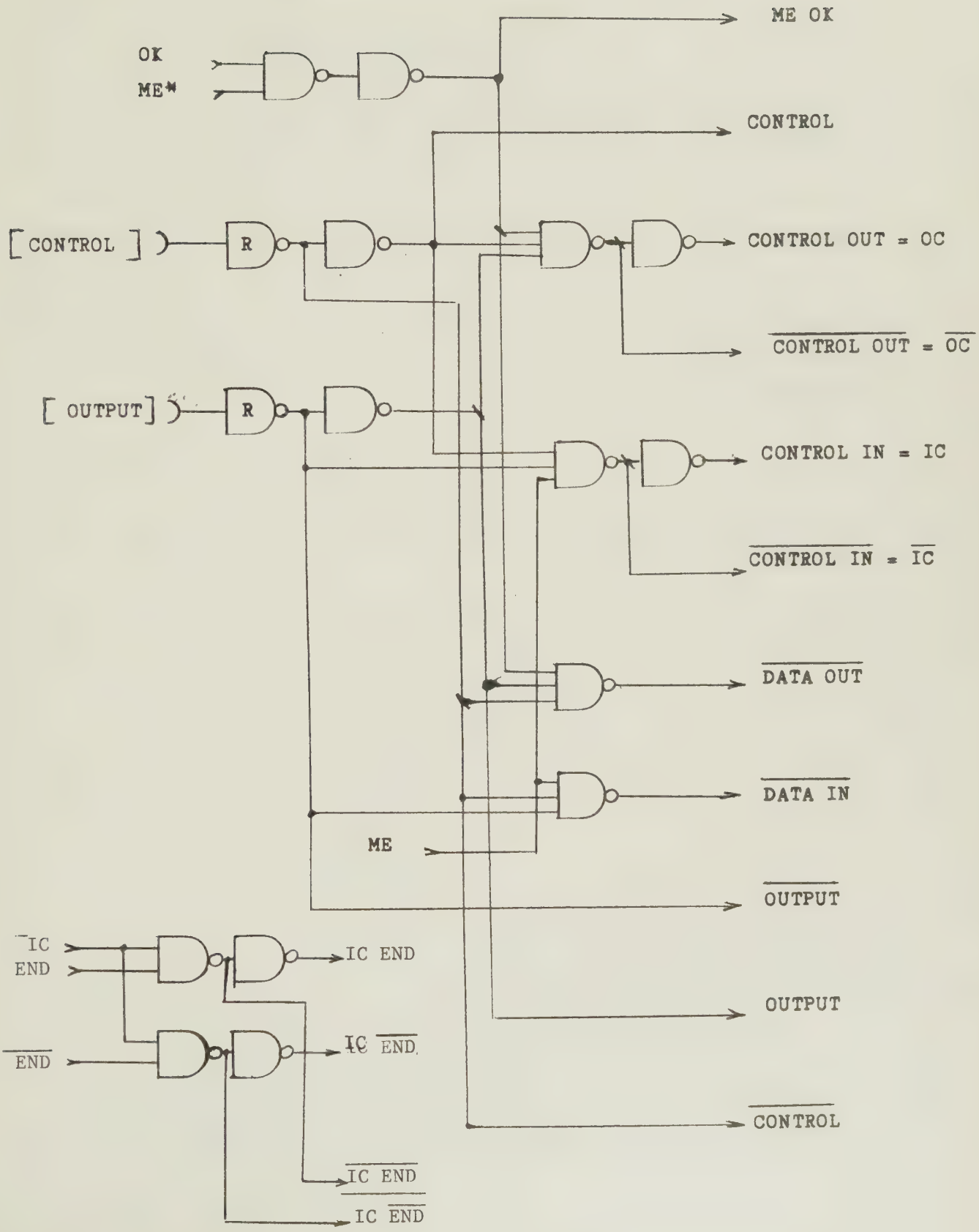
2.3. Décodage des signaux (fig 4)

Suivant l'état des lignes OUTPUT et CONTROL nous obtenons une des fonctions suivantes:

OUTPUT	CONTROL	FONCTION
0	0	Entrée de donnée
0	1	Entrée de mot d'état
1	0	Sortie de donnée
1	1	Sortie de commande

Une sortie n'est pas forcément codée. C'est le cas où il y a une non validité qui entraîne OK = 0

DECODAGE DES SIGNAUX (fig. 4)



2.3.1. Sortie de commandes

L'envoi d'un mot de commande est d'abord décodé à partir des lignes OUTPUT et CONTROL puis validité ou non par ME.OK =$\overrightarrow{ME} \cap$ OK suivant que OK est vrai ou faux.

OC = CONTROL OUT = CONTROL $\cap$ OUTPUT $\cap$ ME.OK

Pour gérer certains périphériques, il faut quelques fois plusieurs mots de commande.

Le dernier mot de commande sera accompagné par le signal END.

(CONTROL OUT) $\cap$ END = OC.END

Pour lancer un transfert avec le disque, il faut deux octet de commande.

Le 1er Mot de commande, OC. $\overline{\text{END}}$ définit le numéro de la piste.

Le deuxième mot de commande OC.END définit, lui:

- Interruption autorisée ou non
- Vérification d'écriture ou non
- Mode: Ecriture ou lecture,
- Nombre du secteur de départ.

2.3.2. Sortie de donnée

Pour un transfert de donnée, le 4130 présente MASK, REQUEST, OUTPUT qui sont en état vrai et CONTROL qui lui, en état faux. En même temps, les lignes OUT 1 à OUT 8 sont placées dans une certaine configuration.

Pour l'interface, il y a deux considérations à prendre:

a) Elle peut accepter cette demande de transfert. En guise de réponse, elle envoie RESPONSE et VALID. La sortie de donnée DATA OUT est décodé à partir de $\overline{\text{CONTROL}}$ et OUTPUT , puis validé par ME.OK =$\overrightarrow{ME} \cap$ OK

DATA OUT = $\overline{\text{CONTROL}} \cap$ OUTPUT $\cap$ ME.OK

Ce signal indique que les données sont présentes sur les lignes OUT 1 à OUT 8 et que l'on peut les prendre en compte. Le dernier transfert sera demandé avec le signal END.

b) Elle ne peut accepter cette demande de transfert à cause d'une invalidité. Dans ce cas-là OK=0 et DATA OUT =0

La réponse au 4130 sera $\overline{\text{RESPONSE}}$ et $\overline{\text{VALID}}$

2.3.3. Demande d'un mot d'état

La demande de mot d'état est toujours acceptée par l'interface, ce qui est normal.

Lorsqu'il y a défaut de transfert, c'est surtout en ce moment-là que nous avons besoin de connaitre l'état du périphérique.

Cette demande est immédiatement transmise à l'apparition de MASK et REQUEST c'est-à-dire ME:

CONTROL IN = I.C. = ME $\cap$ CONTROL $\cap$ $\overline{\text{OUT PUT}}$

Sur certains périphériques, une seule demande de mot d'état ne suffit pas à nous renseigner complètement. Il peut y avoir donc plusieurs demandes de mot d'état. La dernière sera accompagnée par le signal END.

Pour le disque, il y a deux mots d'état, le premier nous renseigne sur l'état dynamique du disque. Le deuxième sur son état statique. Nous préciserons ces mots d'état dans "Interface-disque".

2.3.4. Entrée de donnée

A chaque demande d'entrée de donnée, le 4130 présente MASK, REQUEST, $\overline{\text{CONTROL}}$ et $\overline{\text{OUTPUT}}$. Si l'interface n'était pas prêt à fournir de l'information, le signal WAIT serait vrai, ce qui empêche le démar-

rage du cycle de la chaîne de temps.Mais le 4130 doit attendre jusqu'à ce qu'il obtient la réponse. Si cette réponse était favorable, les lignes IN1 à IN8 seraient échantillonnées par REQUEST ∩ RESPONSE.

L'équation logique de la demande d'entrée de donnée (DATA IN) sera:

$$\text{DATA IN} = \overline{\text{CONTROL}} \cap \overline{\text{OUTPUT}} \cap \text{ME}$$

Dans le transfert répétitif, la dernière demande de donnée sera accompagnée par le signal END.

DATA IN . END.

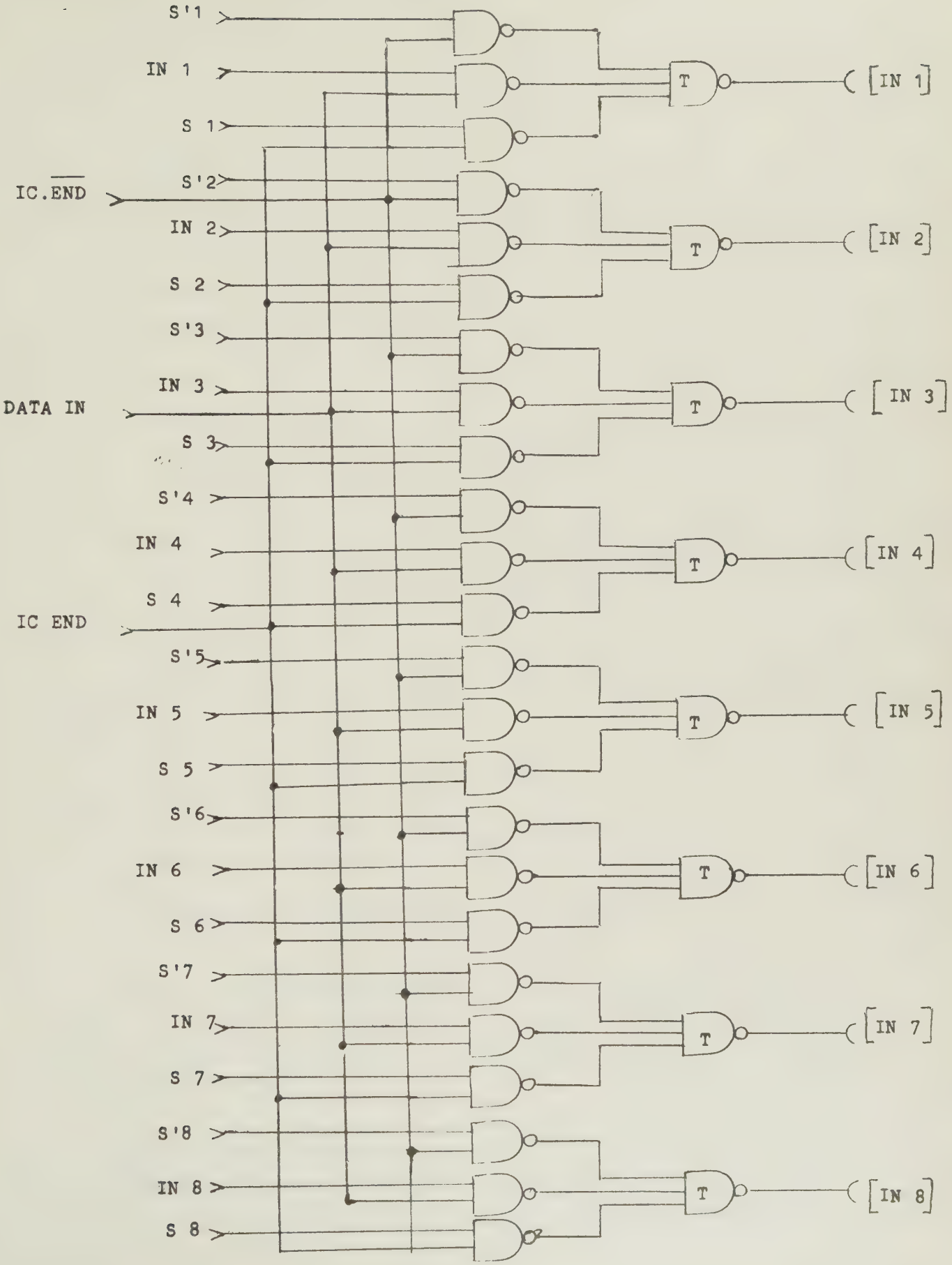
2.4. Multiplexage des informations destinées à l'ordinateur. (fig.5)

Les informations destinées à l'ordinateur sont des mots d'état ou données. Donc il est nécessaire de sélectionner l'une des informations.

Dans le cas du disque, nous avons deux mots d'état et une information de donnée. Le multiplexeur permet alors de sélectionner une des informations

- IC.$\overline{\text{END}}$ envoie le 1er mot d'état
- IC.END le 2ème mot d'état
- DATA IN la donnée.

MULTIPLEXEUR (fig 5)



2.5. ATTENTION et INTERRUPT. (fig 6)

Selon l'état des lignes OUT 1 et OUT 2, le signal OC. END positionne la bascule nommée IINH dans un certain état autorisant ou interdisant les interruptions.

La commande de cette bascule est définie dans le tableau ci-dessous:

IINH

Bit 1	Bit 2	Fonction
0	0	sans effet.
1	0	interruptions interdites
0	1	interruption autorisées
1	1	indéterminé

Ce choix est fixé dans un souci de standariser cette commande, pour tous les périphériques. Nous pouvons attribuer à 'INTERRUPT" les significations suivantes:

- comme signal indiquant que le périphérique est prêt pour le transfert de données.
- comme signal indiquant la fin d'une opération de transfert de données.

ce signal a pour équation:

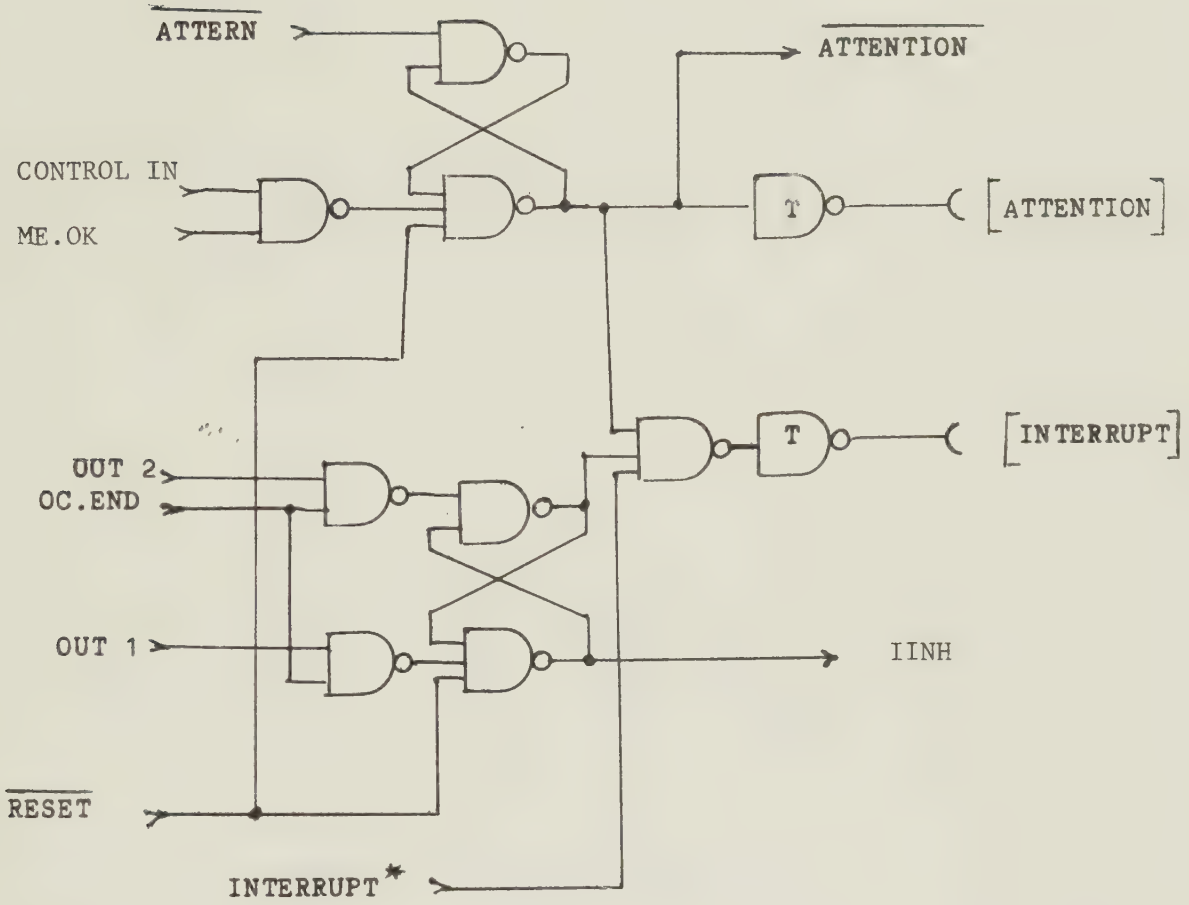
$$\text{INTERRUPT} = \overline{\text{ATTENTION}} \cap \overline{\text{IINH}} \cap \text{INTERRUPT}^*$$

Quand le périphérique génère une interruption INTERRUPT*, cette dernière ne parvient au 4130 que s'il n'y a pas de "ATTENTION" et que la bascule IINH est dans un état tel que les interruptions sont autorisées c'est-à-dire IINH =0

Quant au signal ATTENTION, il est généré par une bascule mise à 1 par $\overline{\text{ATTERN}}$, signal venant du périphérique qui requiert une attention. Cette bascule est remise à zéro par CONTROL IN $\cap$ ME.OK ou RESET.

ATTENTION - INTERRUPT

(fig. 6)



B- INTERFACE-DISQUE

Le rôle de cette partie du coupleur consiste à assurer le contrôle des transferts entre le disque et l'ordinateur 4130 par l'intermédiaire de l'interface-ordinateur 4130.

Elle doit remplir les fonctions suivantes:

- Transformation série-parallèle de l'information lue ou transformation parallèle-série de l'information à écrire (Registre à Décalage).
- stockage de l'information.
- Multiplexage des informations.
- Adressage: numéro de piste, numéro de secteur de début, nombre de secteurs à transférer.
- Cadencement des opérations de transfert.
- détection des erreurs.
- Mise à jour du mot d'état.
- Interruption de fin de transfert.

Pour faciliter l'étude de la synthèse, nous allons décrire brièvement la théorie du fonctionnement du disque.

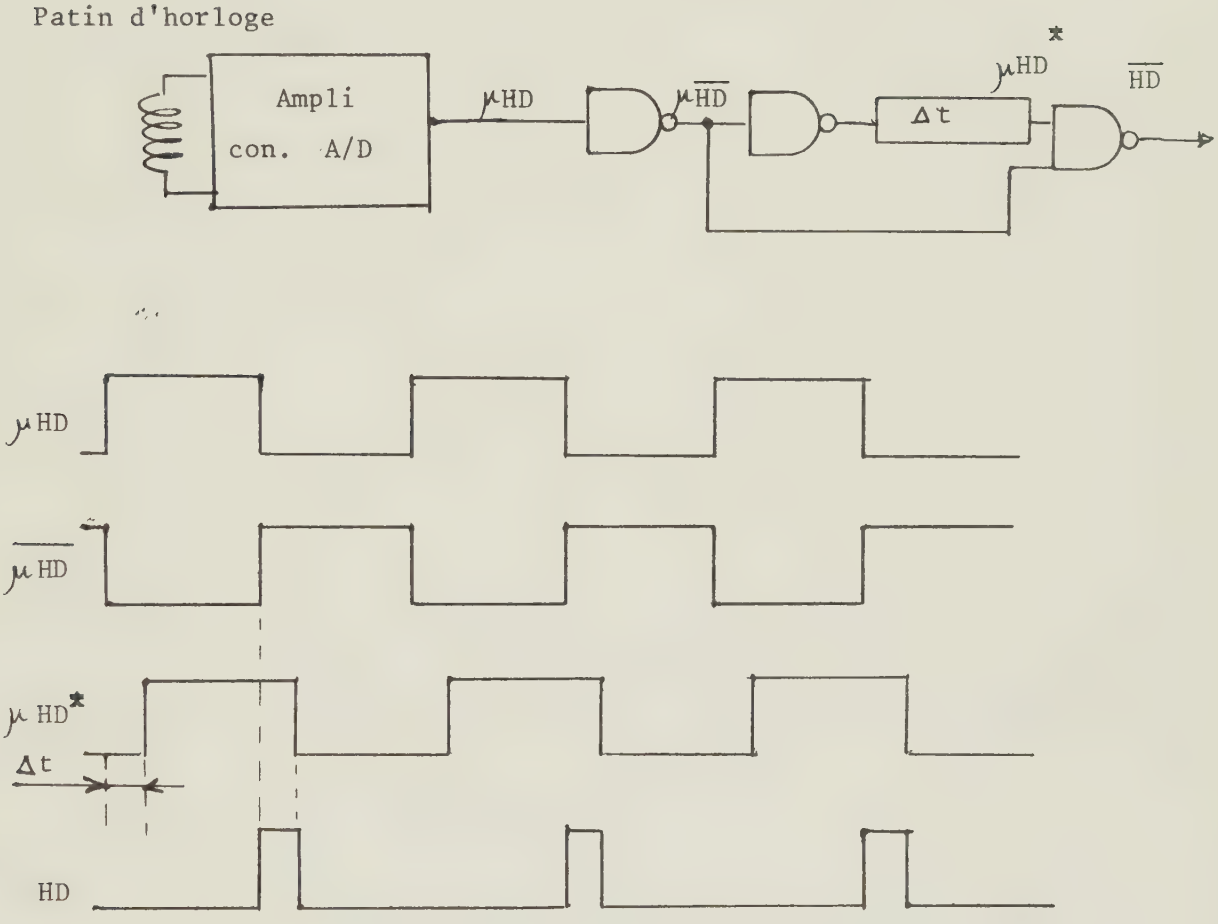
1- Théorie de fonctionnement

1-1- Pistes de servitude

1-1-1- Piste horloge disque

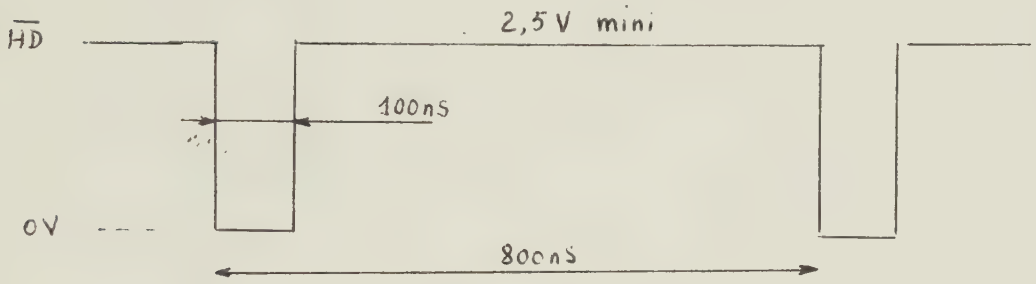
Cette horloge (notée HD) définit les différents bits de l'information; elle contient un nombre d'impulsions égal au produit de la durée d'une révolution disque (20ms) par la fréquence de travail.

Schéma de Principe de HD.



Ce nombre total d'impulsions doit correspondre à la somme des bits utiles et des bits de garde.

L'inverse de ce signal noté $\overline{HD}$ est retransmis vers l'utilisateur et possède les caractéristiques suivantes:

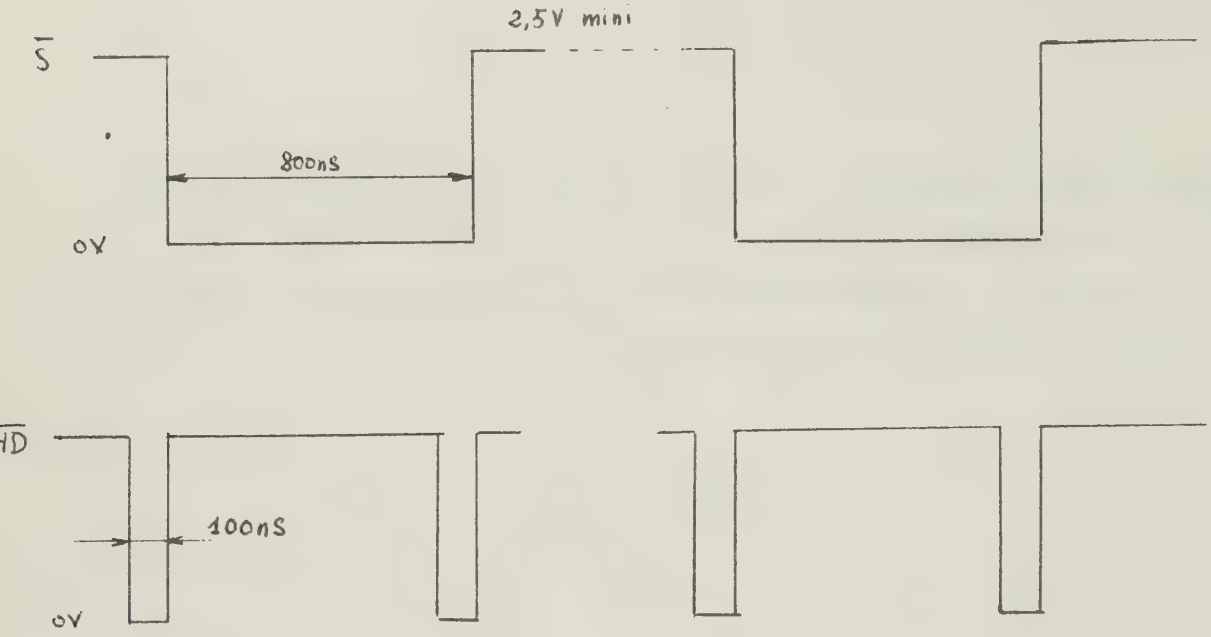


A partir du signal HD on élabore également les deux signaux d'horloge HDE (horloge disque écriture) et HE (horloge écriture déphasée d'une demie-période par rapport à HDE) qui permettent l'écriture des informations.

1-1-2- Piste synchronisation secteur

Le secteur correspond à la longueur d'un mot. (au sens du disque). Un certain nombre d'impulsions, permettant de repérer les différents emplacements est inscrit sur cette piste et définit ainsi le début de chaque secteur.

Le signal envoyé à l'utilisateur noté $\overline{S}$ a la configuration suivante:

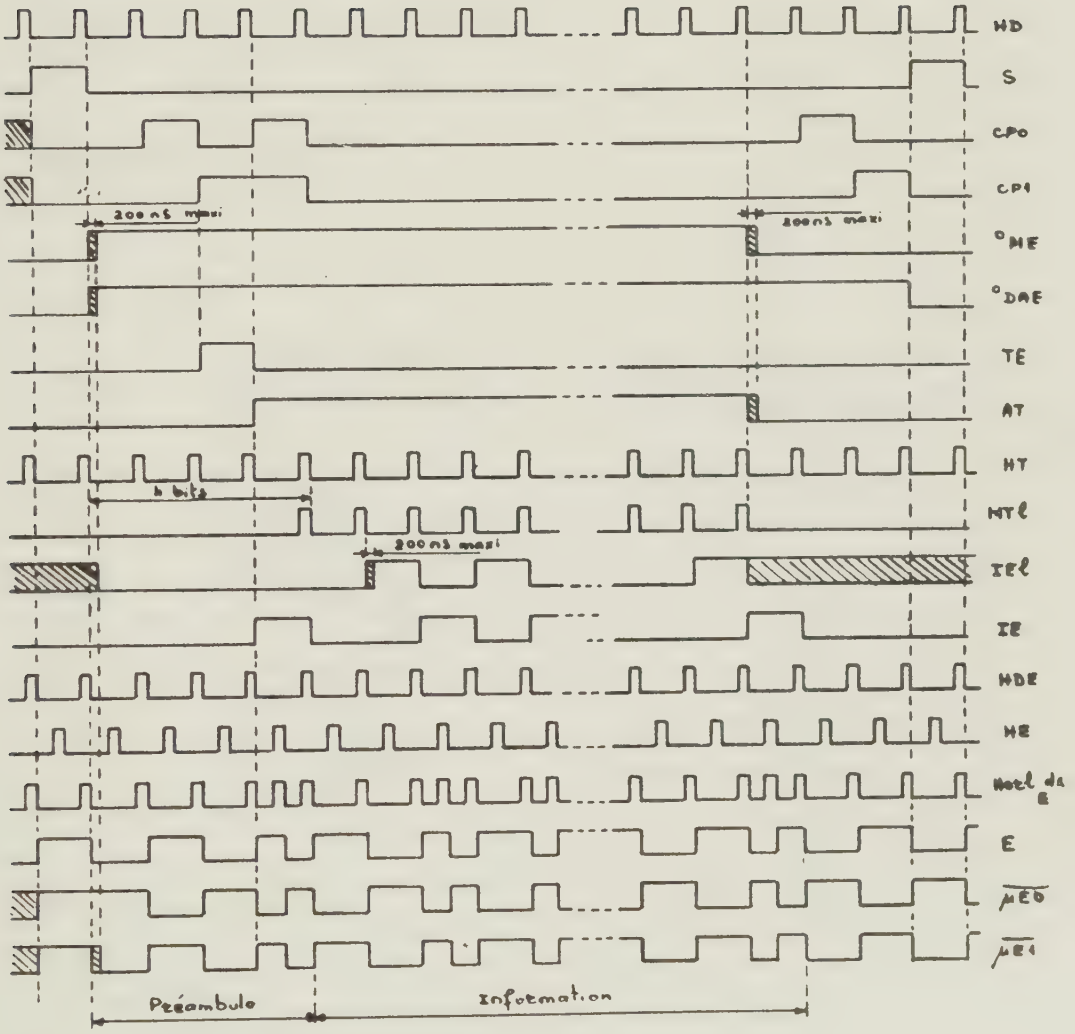


1-1-3- Piste un tour -

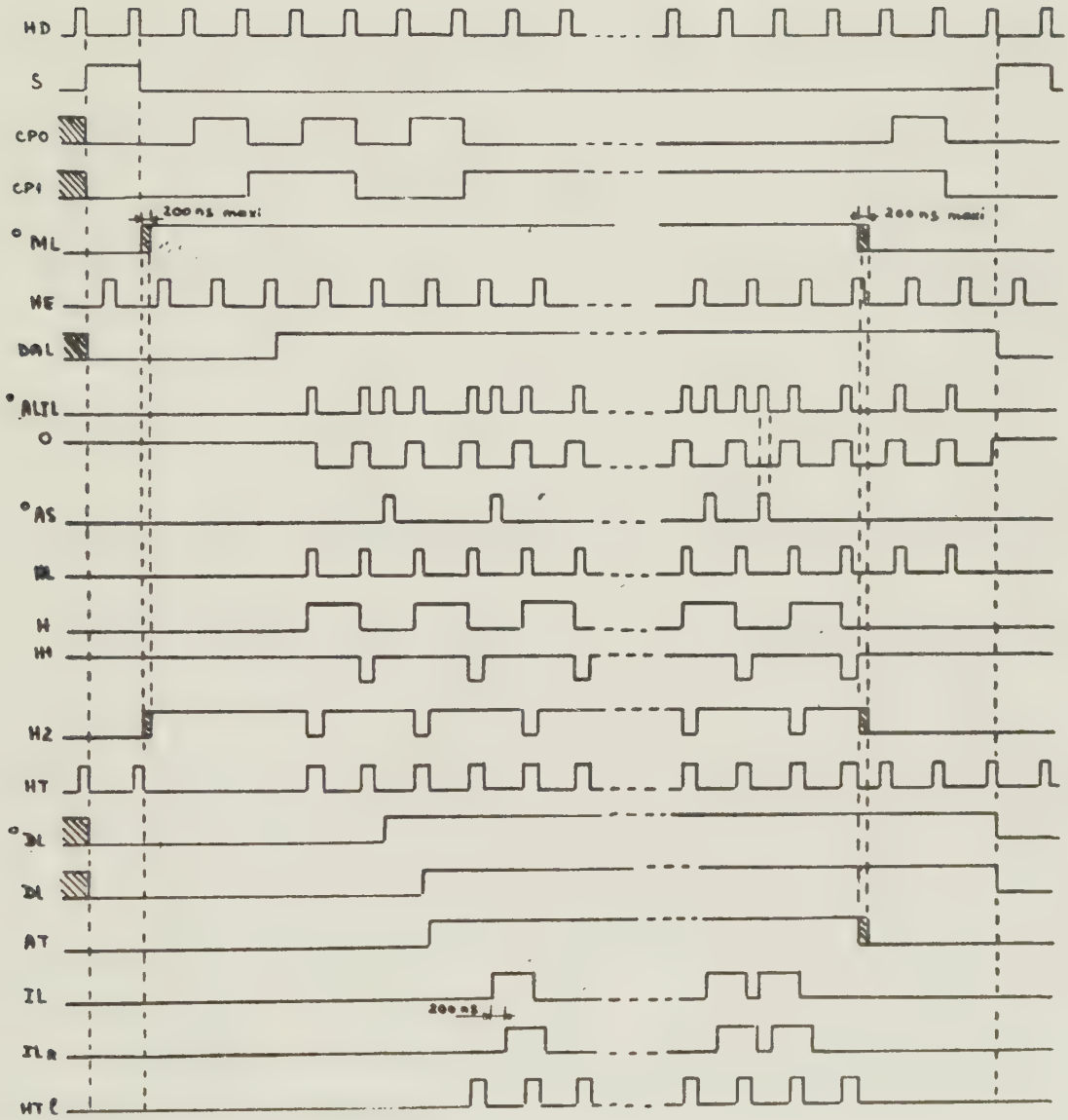
Une seule impulsion est enregistrée sur cette piste. Elle permet d'obtenir une référence tour lors de la rotation du disque.

Dans le cas de notre disque, ce signal est en phase avec le signal S.

CONTROLEUR MOT ECRITURE (fig. 1)



CONTROLEUR MOT LECTURE (Fig. 2)



1-2- Principe d'écriture et de lecture

1-2-1- Principe d'écriture

L'information E à écrire sur ce disque est fonction du signal à mémoriser fourni par l'utilisateur.

Lorsque le signal à écrire est un zéro, la logique d'écriture délivre sur la tête utilisée un courant dont le sens est inversé pour chaque impulsion d'horloge HDE. Lorsque le signal à écrire est un 1, la logique d'écriture délivre sur la tête correspondant au signal HDE et pour chaque impulsion correspondant au signal HE. Comme HE est déphasé d'une demi-période par rapport à HDE, on obtient ainsi une commutation du courant d'écriture à fréquence double de celle obtenue lorsque l'on écrit un 0.

1-2-2- Principe de lecture.

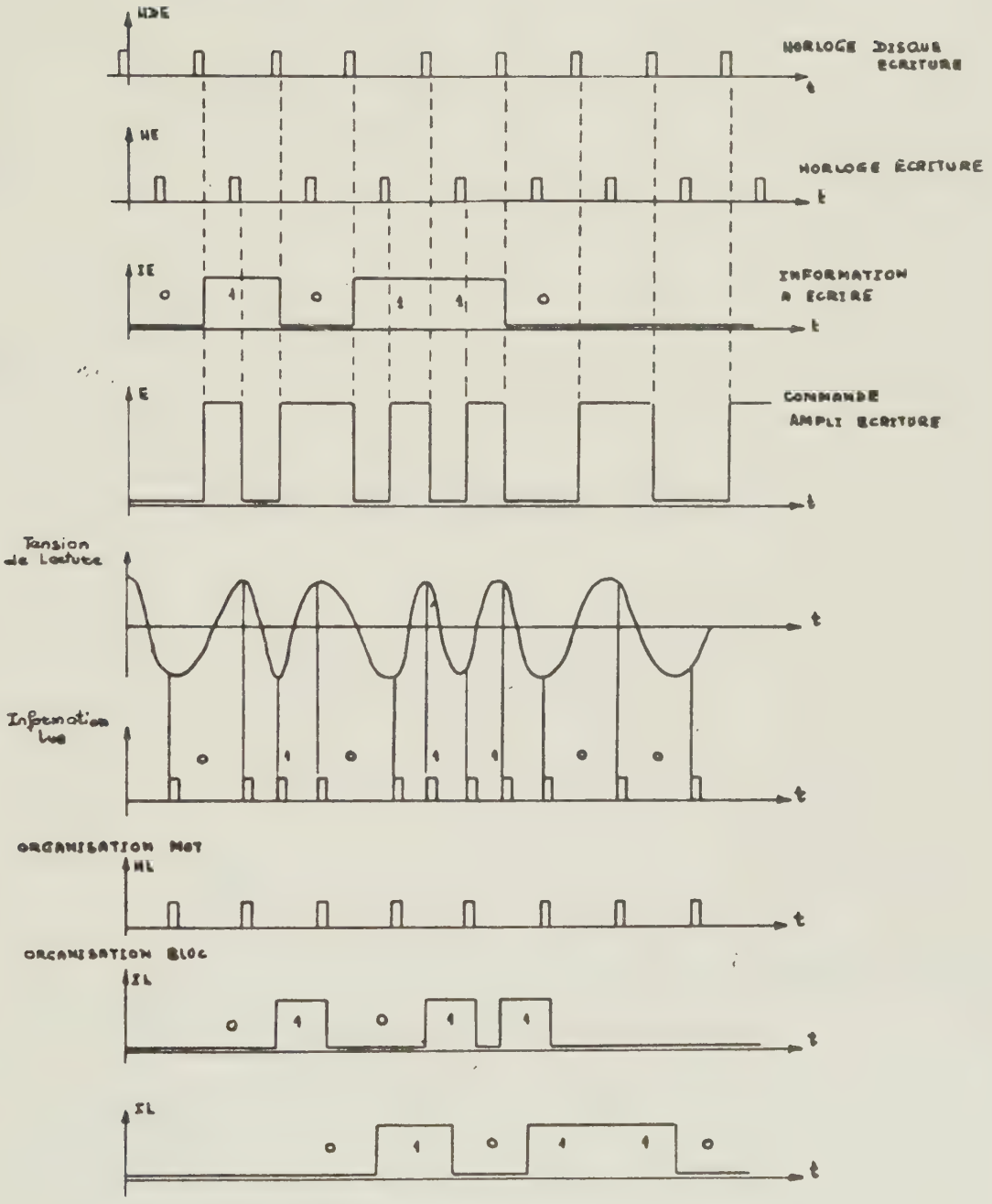
Lors d'une opération de lecture, le signal issu de la tête est amplifié par l'ensemble du préamplificateur et de l'amplificateur de lecture.

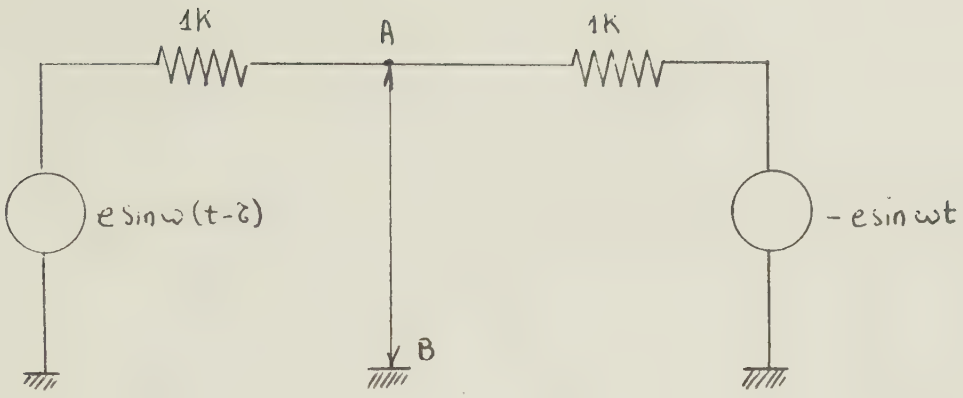
On élabore ainsi une impulsion pour chaque crête détectée (Signal ALIL); on détecte ensuite les crêtes du signal qui correspondent à l'horloge de base (ce qui fournit l'horloge lue HL) par l'intermédiaire du circuit de détection propre à la technique de codage utilisée. La présence d'impulsions supplémentaires entre deux impulsions de base détermine alors la présence de 1. Pour le problème de détecter tous les pics ou crêtes de tension, on utilise le principe qui consiste à obtenir une dérivation du signal, en effet après dérivation, la détection d'un pic revient à détecter le passage à zéro du signal.

Le système le mieux adapté dans ce cas est un amplificateur différentiel à courant constant où est connectée, entre les collecteurs une ligne à retard .

Nous considérons son schéma équivalent:

PRINCIPE ECRITURE . LECTURE DES INFORMATION





$$V_{AB} = \frac{e \sin \omega(t-\tau)}{2} - \frac{e \sin \omega t}{2}$$

$$V_{AB} = \frac{e}{2} \sin (wt - w\tau) - \sin \omega t$$

finalement:

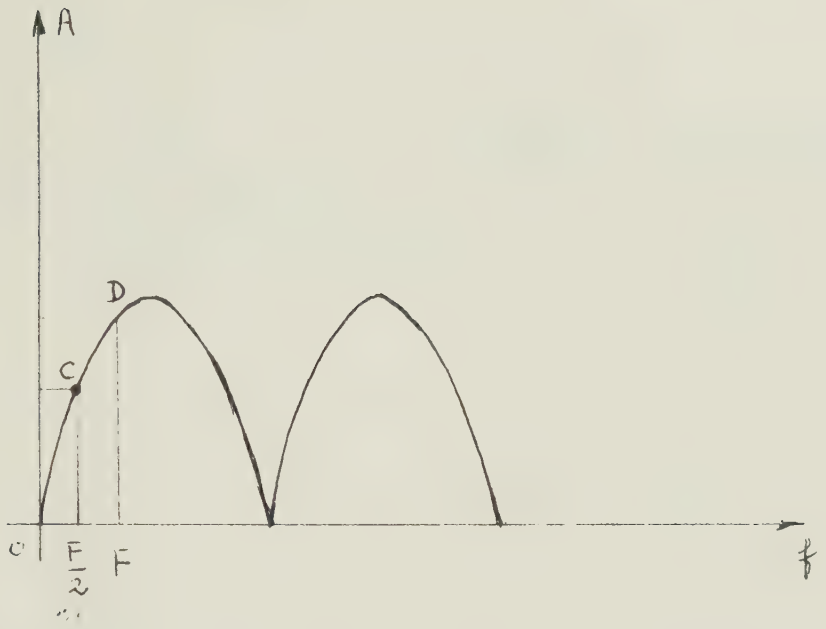
$$V_{AB} = e \sin \left(-\frac{\omega\tau}{2}\right) . \cos \omega \left(t - \frac{\tau}{2} \right)$$

Remarques:

- $\sin \left(-\frac{\omega\tau}{2}\right)$ est une constante pour une fréquence considérée

- V_{AB} est fonction de $\cos\omega t$, on obtient bien la dérivée du signal. Le retard $\frac{\tau}{2}$ est constant.

considérons la courbe de réponse d'un tel dispositif en fonction de la fréquence.



A la fréquence F/2 (fréquence des "0") on obtient l'amplitude C et à la fréquence F (fréquence des "1") on obtient l'amplitude D.

1-3- Horloge transfert (HT)

L'horloge est transmise à l'utilisateur durant les bits utiles de l'information afin de permettre au coupleur d'échantillonner le signal dans les deux sens de transfert.

1-4- Signaux DP, SU, ZP,

Le signal DP (disque prêt) indique que la vitesse de rotation du disque et les tensions sont correctes.

Le signal SU (selection unité) permet de regrouper plusieurs mémoires à un coupleur.

A chaque touche implantée sur la face avant du chassis correspond un signal de protection ZP0 à ZP7. Chaque touche enfoncée autorise l'écriture sur un groupe de 32 têtes.

1-5- Circuits de sélectuon des têtes.

L'adresse piste est envoyée au contrôleur-disque par l'intermédiaire du coupleur. Cette adresse se présente sous forme binaire pure et transite par 7 fils APO à AP6

1-6- Organisation de l'information.

Dans le cas d'organisation-mot, l'information est mémorisée sur le disque en mots de longueur courte, ce qui oblige à réduire au minimum l'espace intermots afin de ne pas perdre trop de capacité de mémoire. Toute opération de transfert doit respecter son chronogramme correspondant.
(fig 1 pour opération écriture)
(fig 2 pour opération lecture)

2 - Synthèse des ensembles logiques constituant "INTERFACE-DISQUE"

En appliquant la méthode de fusion des circuits, on doit, au niveau de la synthèse, avoir une vue précise de l'ensemble des modes de fonctionnement: Ecriture et Lecture , afin d'affecter un double emploi à un grand nombre de circuits, l'emploi étant obtenu à l'aide des commandes.

2-1- Circuits d'interface au niveau de la liaison avec le disque(fig3)

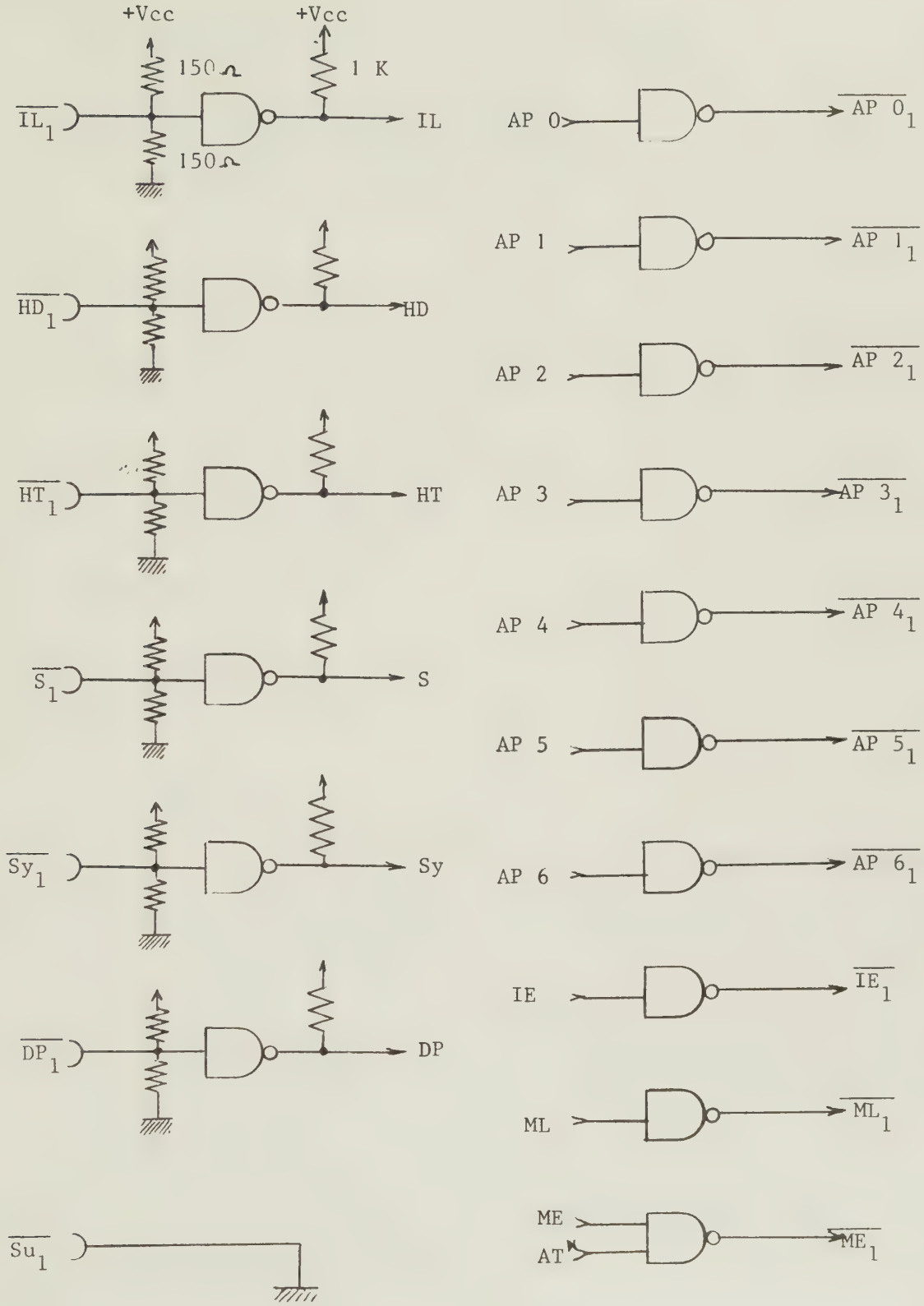
Ce sont les circuits d'adaptation des lignes de liaison, dont le problème a été traité dans le chapitre III, en particulier paragraphe C.

Nous distinguons deux groupes de signaux; ceux émis vers le disque et ceux reçus du disque:

2-1-1- Signaux émis-

- APo, AP_1 ...., AP_6 représentent l'adresse piste sous forme binaire qui seront décodés dans la matrice " Sélection têtes" du contrôleur interne du disque.

LIAISON : DISQUE- UNITE D'ECHANGE (fig 3)



- I_E représente l'information binaire à écrire.

- ML sélectionne le mode de LECTURE.
- ME sélectionne le mode ECRITURE mais à condition que l'autorisation de transfert AT ✱ soit donnée.

2-1-2- Signaux reçus

- I_L est information lue prise en compte par chaque impulsion de l'horloge de Transfert HT

- HD = horloge-disque.
- HT, = horloge de transfert.
- S = Synchro secteur.
- Sy = Synchro-tour.

- DP = Disque prêt
- SU = SELECTION unité

2-2- Séquenceur

Il est formé de compteurs constituant un référentiel sur lequel nous nous rapportons pour connaître à tout moment la position de la tête magnétique sur une piste considérée, c'est aussi un référentiel temporel (par exemple, compteur de Tours)

Plus précisément, selon l'organisation que nous avons défini dans le chapitre II, paragraphe A, Le transfert avec l'ordinateur se fait par caractère de 6 bits et un secteur contient 1024 caractères + un caractère de parité), il nous faut donc:

- Un compteur six bits.
- Un compteur de secteur par rapport au synchro tour Sy.
- Un compteur de synchros tours.

2-2-1- Compteur six bits

Ce compteur servira à identifier les caractères de six bits. Chaque passage à un état donné indique qu'il y a eu transfert d'un caractère avec le Disque quelque soit le sens de transfert.

Il sera réalisé à l'aide de trois bascules. La méthode que nous utilisions est la suivante:

nous posons A, B, et C, les états des bascules et nous nous donnons un tableau de phase qui soit facile à décoder. Ce tableau est le suivant:

N° Impulsion	Etat avant impulsion			Etat après impulsion		
	A	B	C	A	B	C
1	0	0	0	1	0	0
2	1	0	0	1	1	0
3	1	1	0	1	1	1
4	1	1	1	0	1	1
5	0	1	1	0	0	1
6	0	0	1	0	0	0

Ce qui donne les diagrammes de Karnangh.

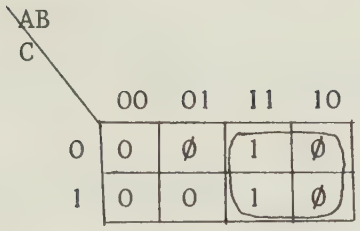
T_A

C \ AB	00	01	11	10
0	1	Ø	1	1
1	0	0	0	Ø

$T_A = \overline{C}$

La bascule A passe à l'état "1" si $\overline{C}$, et à l'état "0" si C.

T_B

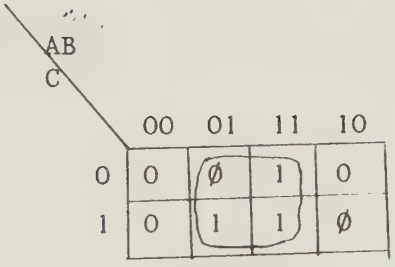


C \ AB	00	01	11	10
0	0	Ø	1	Ø
1	0	0	1	Ø

$T_B = A$

La bascule B passe à l'état "1" si A, et à l'état "0" si $\overline{A}$

T_C



C \ AB	00	01	11	10
0	0	Ø	1	0
1	0	1	1	Ø

$T_C = B$

La Bascule C passe à l'état "1" si B, et à l'état "0" si $\overline{B}$

La bascule synchrone du type MC 860 semble répondre à notre besoin. Nous réalisons le compteur de la fig 4 , compte tenu de table de vérité de cette bascule :

t_n		$t_n + 1$
S_1	C_2	Q
0	0	U
1	0	0
0	1	1
1	1	Q_u

S_D	C_D	Q	$\overline{Q}$
1	1	NC	NC
0	1	1	0
0	0	0	1
0	0	1	1

L'impulsion de sortie C_6 devrait être décodée à partir de l'état 001. Or comme l'état 101 n'existe pas, il suffira que C_6 soit égal à:

$$C_6 = \overline{B}.\ C.\ HT$$

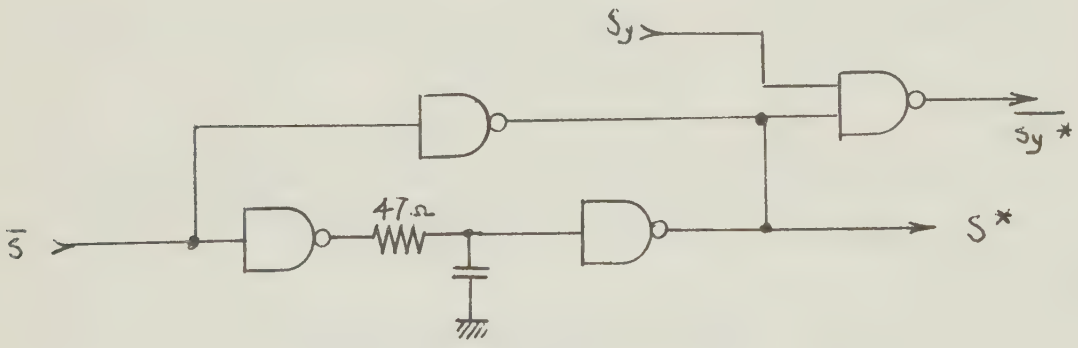
2.2.2. Compteur de nombre de secteurs.

Sa consultation permet alors de lancer le transfert à partir d'un secteur déterminé.

Etant donné qu'il y a quatre secteurs par piste, ce compteur comportera quatre états.

L'initialisation de ce compteur devrait être faite par le top synchro tour Sy. Malheureusement, des difficultés se présentent: le disque qui est notre disposition donne les signaux S et Sy en phase; nous ne pouvons donc pas faire du comptage en même temps que sa remise à zéro. Pour contourner cet obstacle, nous avons trouvé un remède qui consiste à faire le découpage des signaux afin de les déphaser.

Le circuit réalisé est le suivant:



(Voir le diagramme de temps de la figure 5)

$$Sy^{*} = S^{*}\ .\ Sy$$

Sy^{*} initialise le compteur.

S^{**} est l'horloge de comptage. Le comptage a lieu à chaque transition de chute de l'impulsion S^{**}.

Nous réalisons ce compteur avec les mêmes bascules MC 860. (fig 4)
Nous nous donnons le diagramme de fluence:

N° Secteur	Etat avant l'impulsion		Etat après l'impulsion	
	A	B	A	B
1	0	0	1	0
2	1	0	0	1
3	0	1	1	1
4	1	1	0	0

TA

AB	00	0I	II	IO
	(1)	(1)	0	0

$TA = \overline{A}$

La bascule A passe à l'état "1" si $\overline{A}$ et à l'état "0" si A

TB

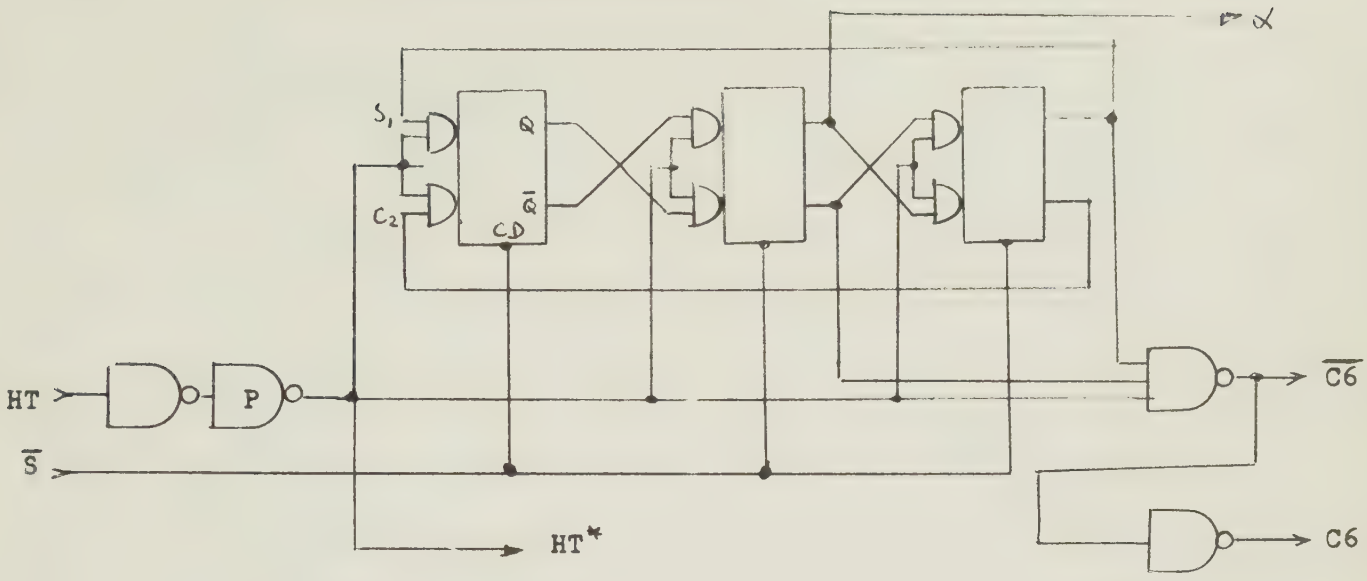
AB	00	0I	II	IO
	0	(1)	0	(1)

$TB = \overline{AB} + \overline{AB} = A + B$

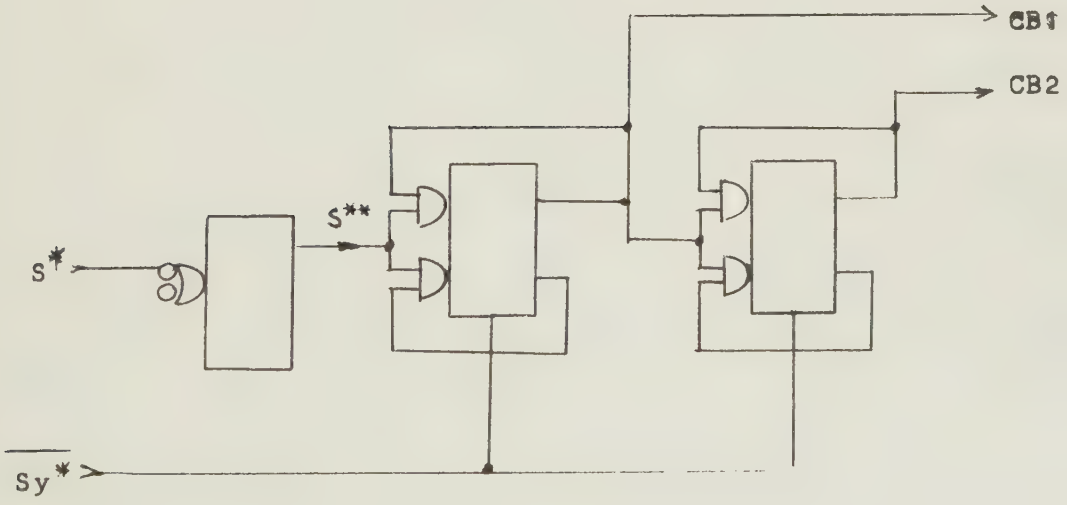
La bascule B passe à l'état "1" si $A \neq B$ et à l'état "0" si A=B.

(fig 4)

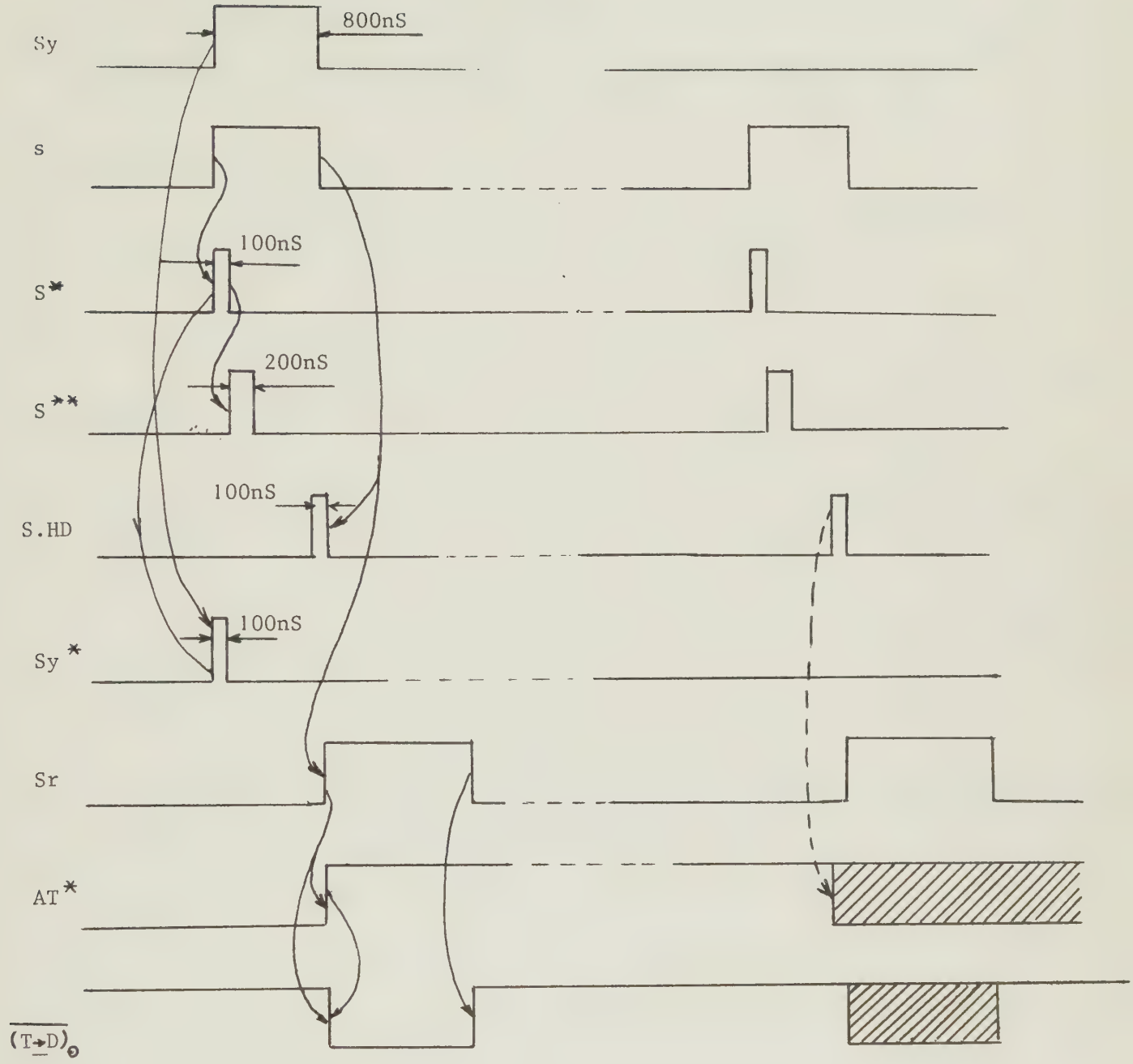
COMPTEUR SIX BITS



COMPTEUR DE SECTEURS



CHAINE DES TEMPS (fig 5)



2.2.3. Compteur de caractères (fig 6)

C'est un compteur binaire de 1024 caractères. Il comporte dix bascules. La transition d'état "1" à l'état "0" de la dernière bascule indique la fin de transfert du 1024ème caractère, donc bientôt la fin d'un secteur.

2.2.4. Compteur de tours : (fig 6)

Ce compteur s'incrémentant tous en 20ms, espace de deux tops-tours Sy, peut servir de l'horloge "temps réel" pour le programmeur.

2.3. Selecteur de mode: Lecture ou Ecriture (fig 7)

Il s'agit d'une bascule R.S. Elle est positionnée à l'état d'écriture ECR, par la commande OC.END conditionnée par la ligne OUT 4 à l'état vrai.

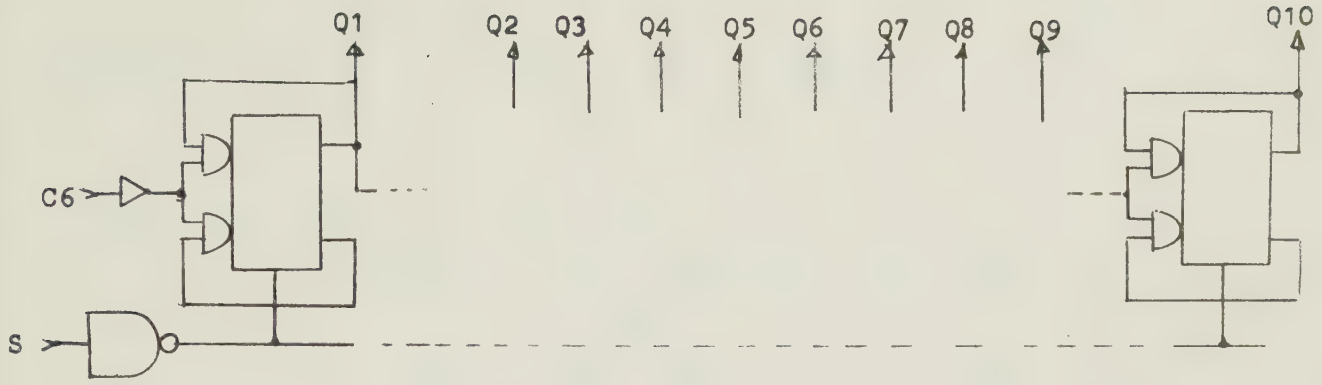
Lors de la mise sous tension du Disque et avant que ce dernier soit prêt, c'est-à-dire que DP est faux, la bascule ECR est initialisée à l'état de lecture. A la fin de chaque transfert, elle est également remise à cet état $\overline{ECR}$. Donc cette bascule est normalement en état de lecture.

L'état de cette bascule ne commande le Disque qu'à travers un filtrage constitué par deux bascules dynamiques du type MC850 qui génèrent les signaux ME ou ML conformément aux chronogrammes.

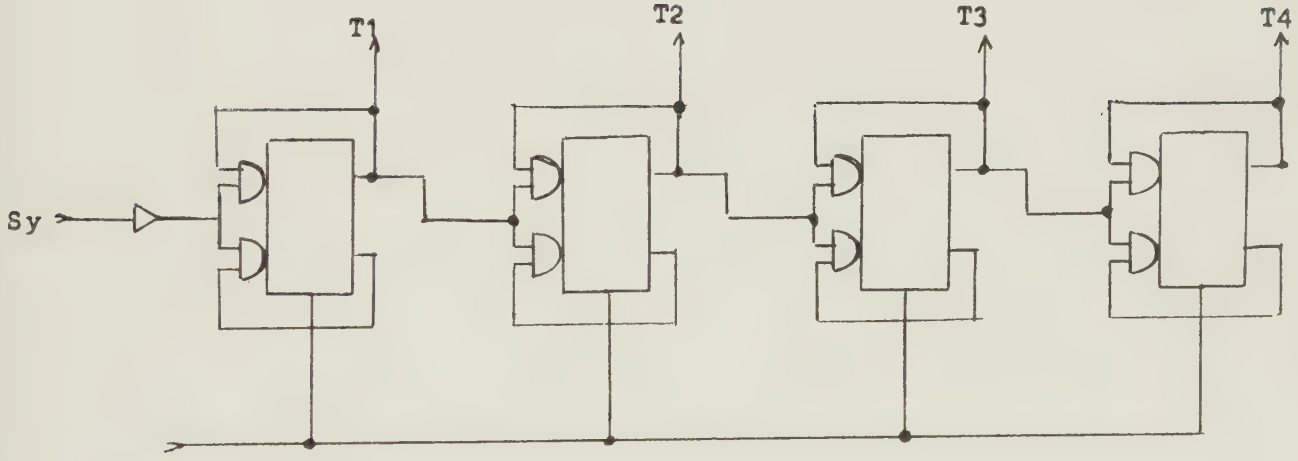
L'opération de transfert. Il y a exclusion mutuelle entre ME et ML.

- ML positionne le Disque en mode de lecture
- ME subit un deuxième barrage qu'est le signal AT^*. Le signal qui parvient au Disque est en réalité $ME_1 = AT^* \ ME$.

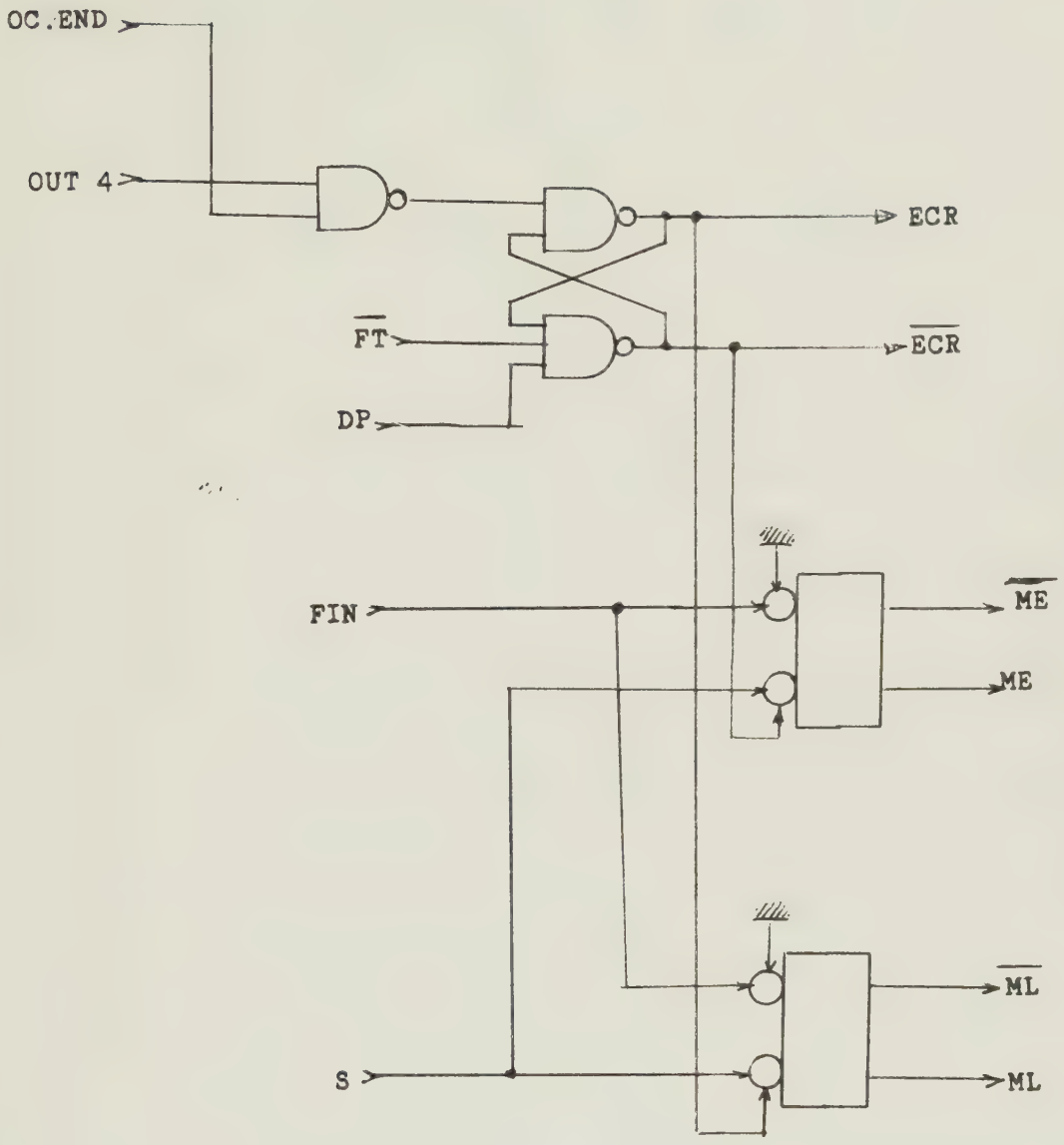
COMPTEUR DE CARACTERES (fig 6)



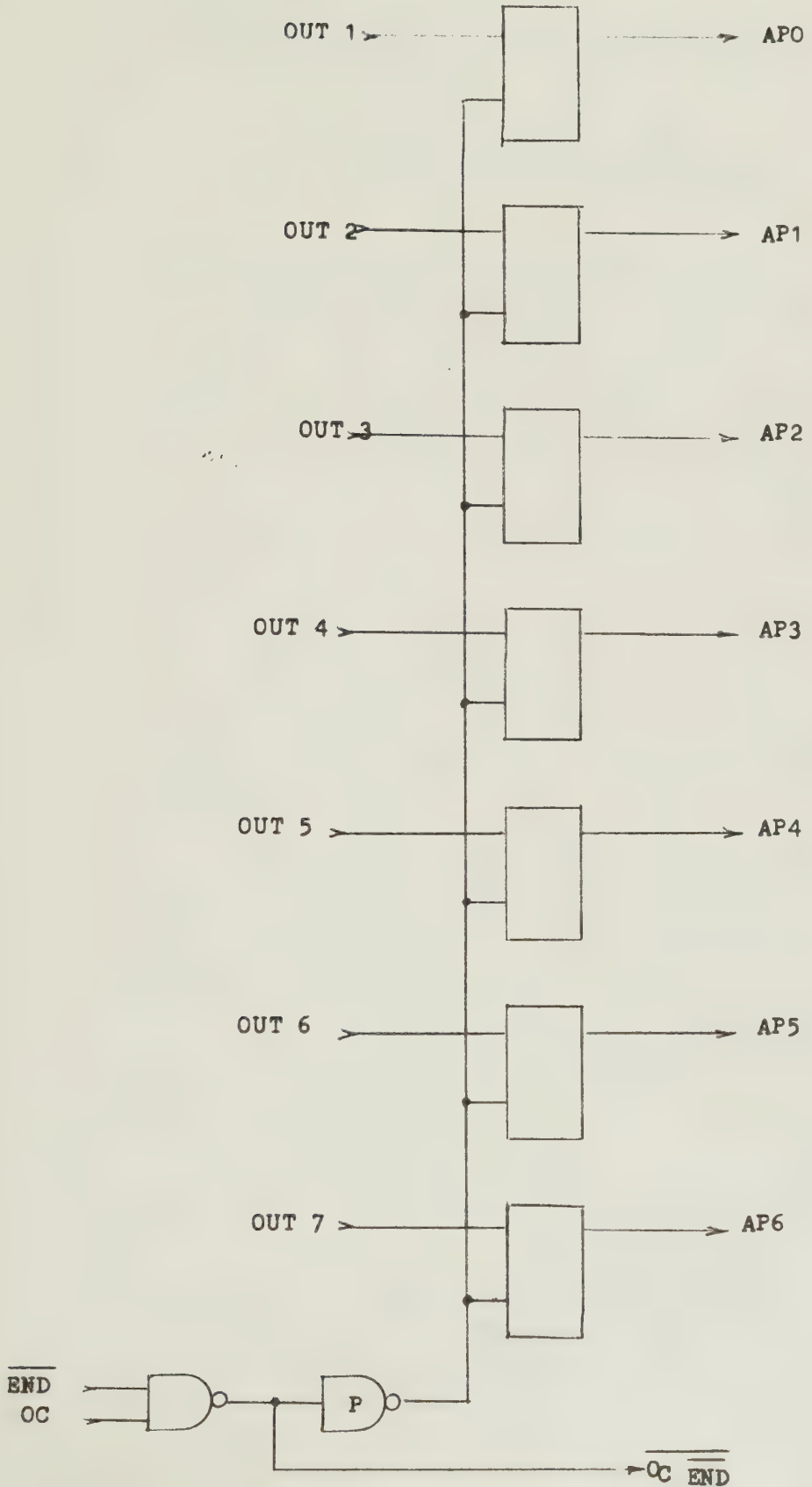
COMPTEUR DE TOURS



MODE : ECRITURE OU LECTURE (fig 7)



ADRESSAGE : NUMERO DE PISTE (fig. 8)



2.4. Circuits d'adressage

Pour tout transfert, il faut définir

- l'adresse-piste
- le numéro de secteur de départ
- le nombre de secteurs à transférer.

2.4.1. Registre-adresse de piste (fig 8)

Non seulement, l'information "adresse" doit être stable durant tout le transfert, mais aussi 30μS au moins, avant le transfert. Il est donc nécessaire de mémoriser cette information. Il s'agit d'une mémorisation simple que nous pouvons réaliser à l'aide des bascules "quad latch". L'adresse est envoyé par le calculateur en binaire sur les lignes OUT 1 à OUT 6 et pris en compte par la commande OC. $\overline{END}$ qui est générée par INTERFACE-ORDINATEUR.

2.4.2. Registre-Secteur

L'ordinateur présente le numéro du secteur de départ à travers INTERFACE-ORDINATEUR, c'est-à-dire que l'information N° Secteur est sur les lignes OUT7 et OUT8 et que la commande OC.END vient valider cette information.

Or comme le transfert ne démarre pas instantanément, il y a attente du n° de secteur départ correspondant. Là aussi il est nécessaire de mémoriser dans un registre appelé Registre-Secteur l'information représentant le numéro du secteur de départ.

Après chaque incrémentation du compteur-secteur, les états de ce dernier sont comparés avec le Registre-Secteur. S'il y a coincidence, on a alors

$$\overline{Q}_1 \oplus CB1 = 1$$

$$\overline{Q}_2 \oplus CB2 = 1$$

et le démarrage du transfert pourrait être permis, se traduisant par la mise à "1" de la bascule AT^*. Nous insistons bien sur le conditionnel. En effet, d'autres contraintes sont à examiner, telles que :

- L'information-adresse est-elle stable depuis au moins trente μsecondes ?

Un monostable commandé par OC.$\overline{END}$, délivre un crénau de 30μS durant lequel la commande de la bascule AT^* est interdite. Ce crénau sert de protection.

- Le signal "BUSY" est-il à "1"? Ce signal est mis à "1" par la commande OC.END et mis à "0" au moment de la fin d'un transfert. Son rôle ici, est d'empêcher le redémarrage intempestif du transfert, chaque fois qu'il y a coincidence de n° secteur.

Ce circuit donnant autorisation de transfert, étant commun pour la lecture et écriture, il faut examiner les contraintes spécifiques à chaque mode:

a) En cas d'écriture:

Le transfert ne peut être commencé tant que le Registre-Tampon n'a pas reçu le premier caractère. Dès qu'un caractère est parvenu à ce registre, on met un signal t à "1" qui veut dire TAMPON plein . En ce moment-là, le démarrage du transfert serait possible.

b) En cas de lecture:

On ne s'occupe plus du signal t qui est d'ailleurs initialisé à "1" qui veut dire dans ce mode-ci "Tampon vide". Mais le démarrage du transfert ne peut pas avoir lieu tant que le canal du 4130 n'a pas formulée sa requête d'entrée de donnée DATA IN. Si aucune précaution n'était prise on risquerait de perdre les premièrs caractères lus.

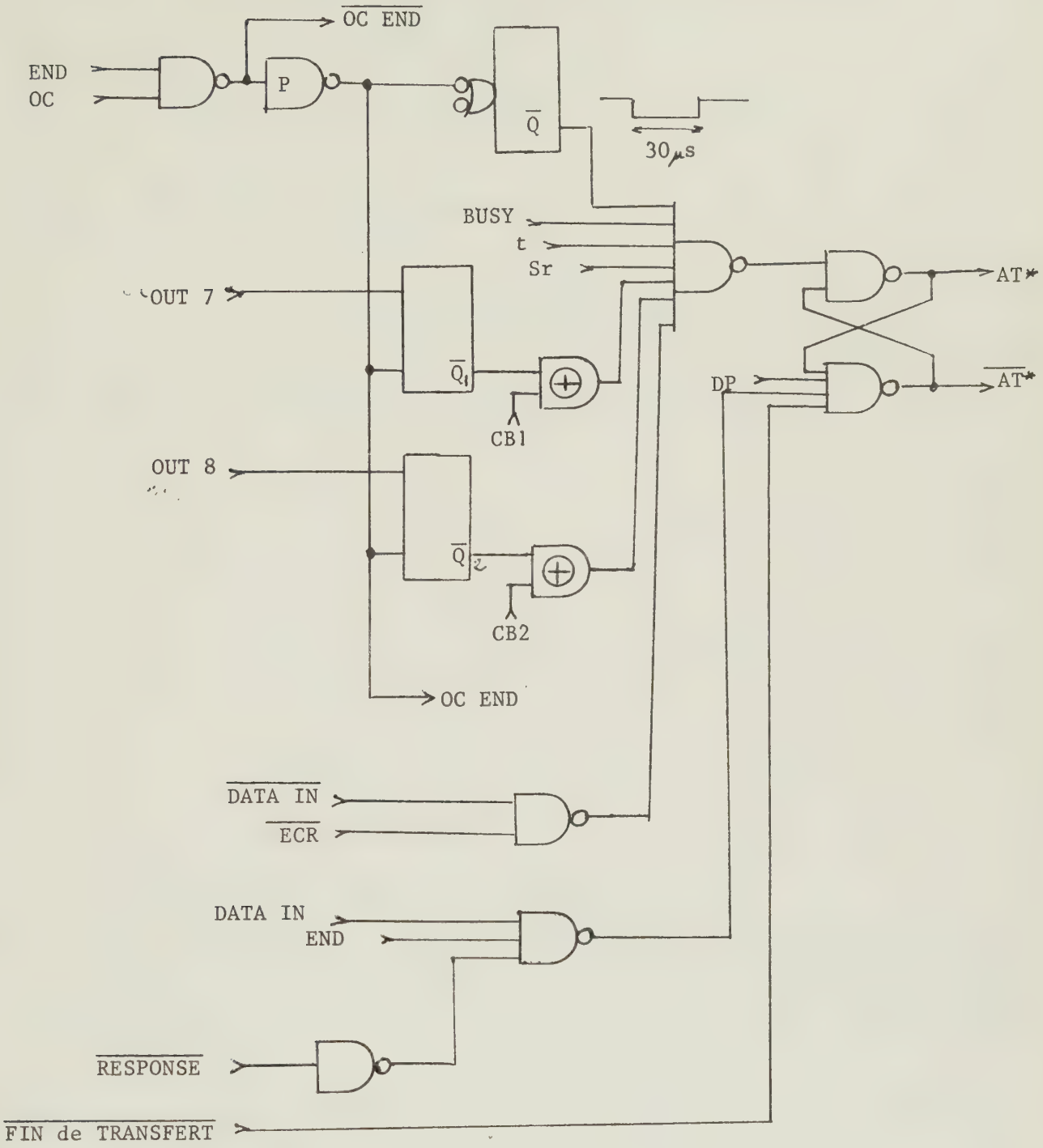
Le signal S_r généré au début de chaque top secteur (fig 9) vient interroger toutes les conditions. Si ces dernières sont remplies alors il positionne la bascule AT^* à "1".

En résumé:

AT^* = 1 si

- Protection = 1
- Busy = 1
- $\underline{t}$ = 1
- $\overline{Q_4} \oplus CB_4$ = 1

ADRESSAGE : DEBUT DU SECTEUR DE TRANSFERT (fig. 9)



- $\overline{Q}_2 \oplus CB_2 = 1$
- DATA IN + ECR = 1

et - $S_r = 1$

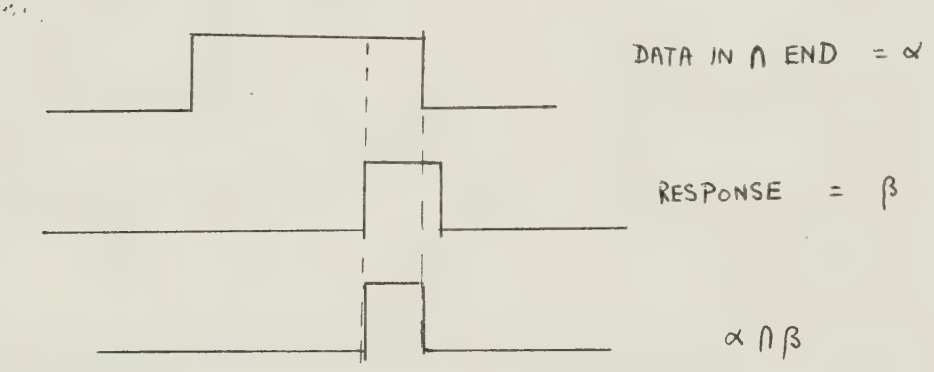
La remise à "0" de cette bascule est faite par:

. $\overline{DP} = 1$

. FIN DE TRANSFERT = 1

. DATA IN . END $\cap$ RESPONSE = 1 en cas de lecture.

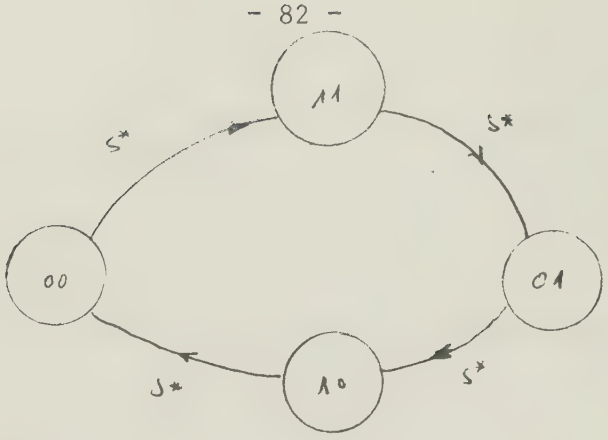
Cette équation logique signifie en clair : il y a dernière requête d'entrée de donnée et il y a "response" à cette requête.



2.4.3. Nombre de secteurs à transférer (fig 10)

Le nombre de secteurs est défini par l'état des lignes OUT 5 et OUT 6 au moment de la commande OC END. Avec cette information, on affiche l'état initial d'un décompteur de secteur. Le décomptage aurait commencé si AT^* sera vrai.

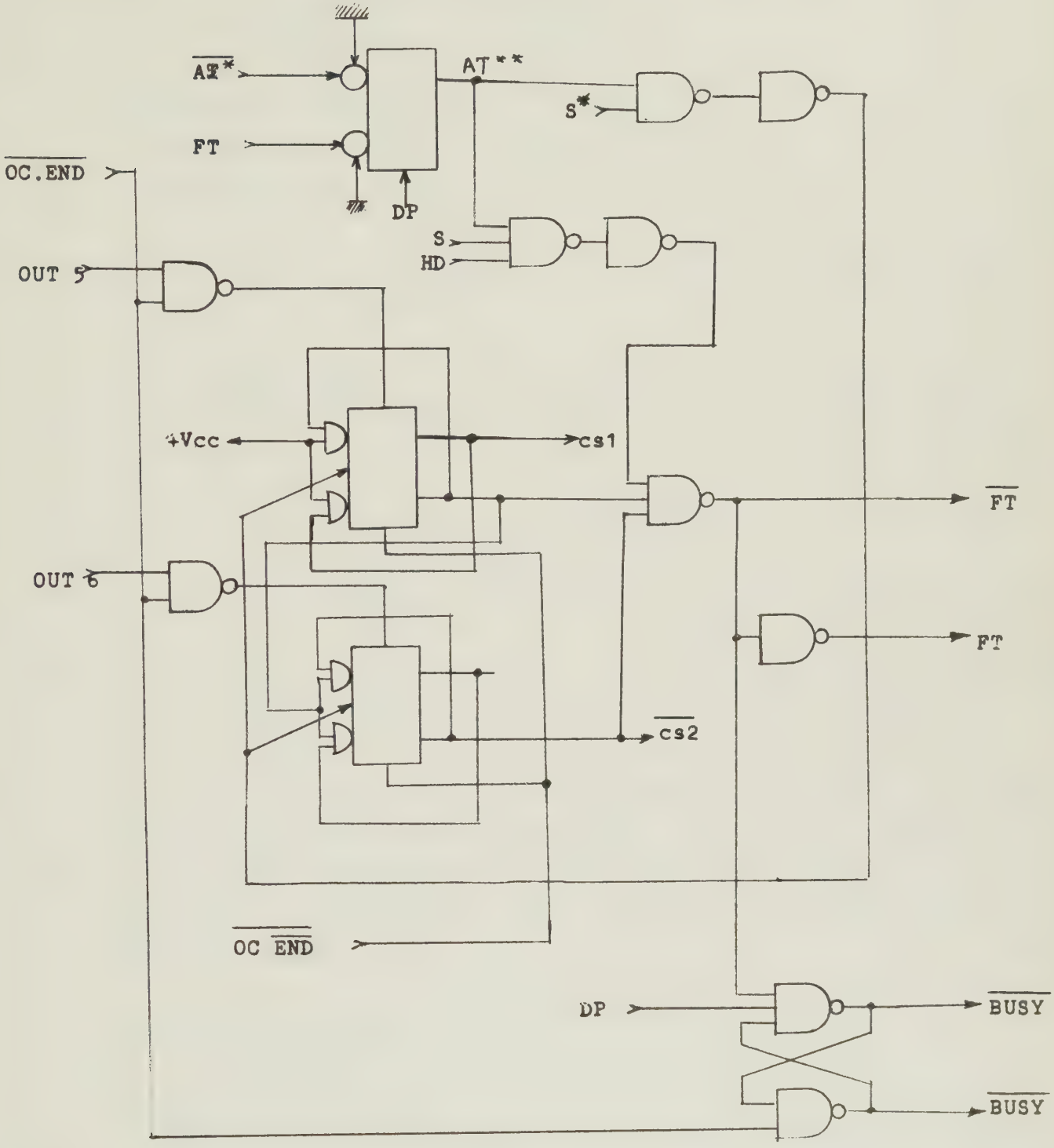
Dès que le décompteur est zéro, on sait que le transfert est terminé. La séquence du décomptage est la suivante:



Nombre de Secteurs	CS1	CS2
4	0	0
1	1	0
2	0	1
3	1	1

Ce décompteur réalisé avec deux bascules J-K ne possède pas d'état neutre. La méthode appliquée au compteur "six bits" qui consiste à se servir du niveau haut de l'impulsion de comptage pour échantillonner la sortie décodée et de son front de chute pour le comptage, n'est pas utilisable dans ce cas présent. Plusieurs considérations sont à prendre, notamment que le décomptage doit s'effectuer par chaque top secteur S et pendant que AT^* est à 1. Or le signal AT^* ne passe qu'à "1" après la chute de S (avec certaines conditions réunies bien entendu). Donc le premier décomptage n'aura lieu qu'après le transfert d'un secteur. En conséquence, la détection de fin de transfert doit avoir lieu aussitôt après le décomptage et avant le début du secteur suivant. La difficulté est qu'il faut faire la séquence de comptage et l'interrogation pendant le top S.Ceci est possible grâce à la technique de découpage de l'impulsion. (fig 5)

ADRESSAGE : NOMBRE DE SECTEURS (fig. 10)



Nous avons pour équations:

- Impulsions de décomptage ID = $S^{*} \cap AT^{**}$
- Impulsion d'onterrogation II = $HD \cap S \cap AT^{**}$
- Impulsion de fin de transfert FT = $CS_1 \cap CS_2 \cap II$

AT^{**} étant un signal dérivé de AT^{*} mais durant 100ms de plus ce dernier grâce à une bascule dynamique.

2.5. REGISTRE- TAMPON (fig11)

Ce registre est commun à deux modes de transfert, et sert de tampon de l'information qui peut être:

- une donnée lue
- une donnée destinée à écriture sur Disque.
- le caractère de parité lue ou à écrire

Le type de l'information à stocker est défini par un multiplexeur que nous verrons plus loin.

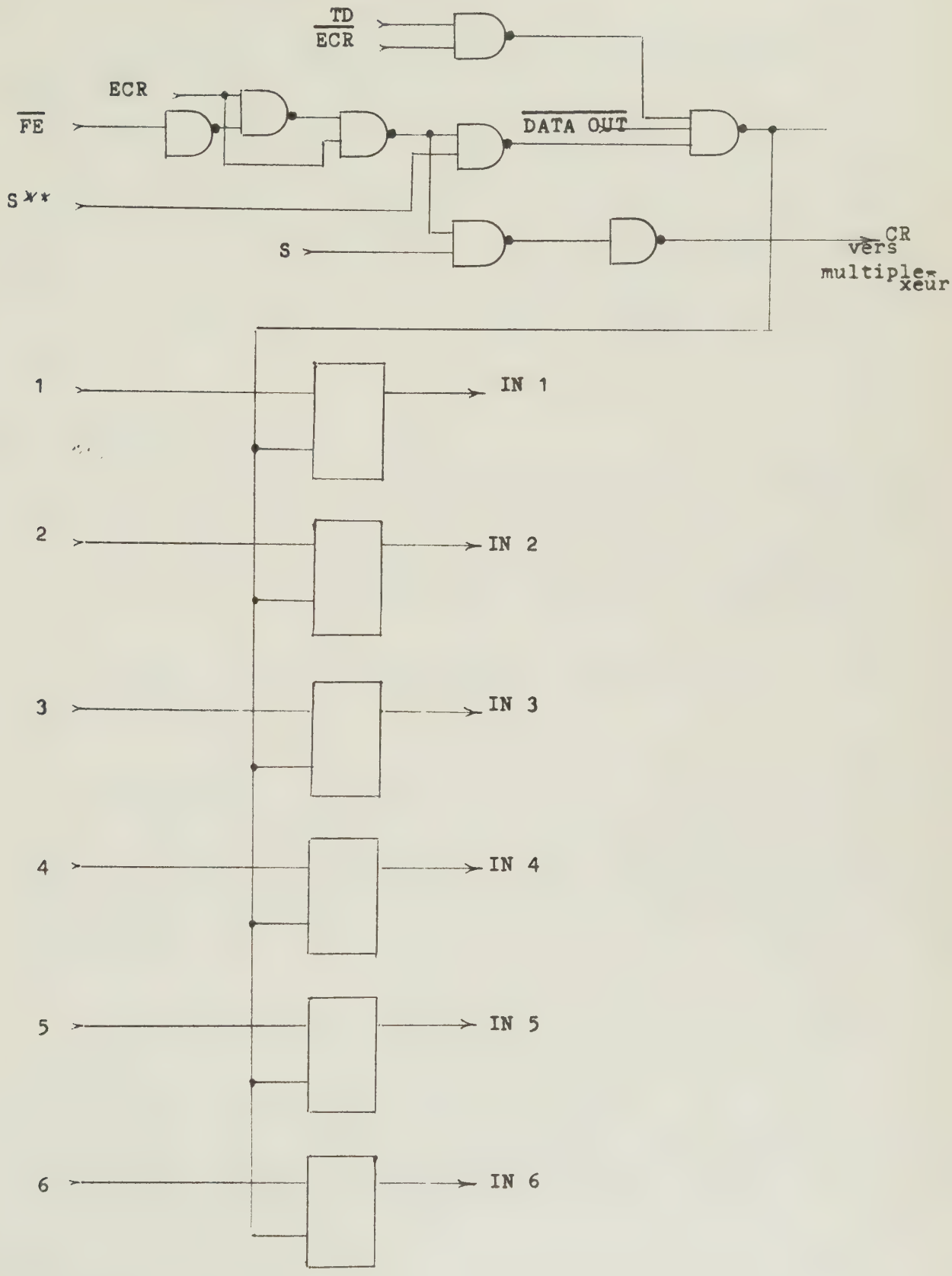
Le circuit de commande comporte, outre que le générateur d'impulsions de prise en compte de l'information présentée aux entrées de ce registre, comporte un dispositif d'effacement du registre, qui est actif après le dernier caractère à écrire et seulement pendant le top secteur S. Il s'agit d'une protection des secteurs suivants dans un cas d'erreur de programmation précis: demande d-écriture sur un certain nombre de secteurs mais le transfert se fait en réalité sur un nombre inférieur avec le dernier secteur complètement rempli ou non.

L'impulsion de commande s'écrit au point de vue logique:

$$(TD \cap \overline{ECR}) \cup DATA\ .\ OUT \cup \text{Impulsion d'effacement.}$$

TD indique qu'il y a transfert entre le registre Tampon T et le registre à Décalage D, le sens de transfert étant précisé par l'état de la bascule ECR. Il est généré par la fin de décalage d'un caractère, c'est à dire par la chute du signal C_6 (fig 15).

REGISTRE TAMPON (fig. 11)



Le signal CR provoque une mise à zéro momentanée des sorties du multiplexeur, permettant au signal S^{**} de nettoyer le registre T quand le signal fin d'écriture FE est vrai, ainsi que ECR.

Ce registre donne plus de souplesse aux opérations de transfert, en diminuant les contraintes temporelles pour l'ordinateur. Sans ce registre, le transfert est d'ailleurs impossible, vue la rapidité du Disque. Mais sa présence introduit d'autres contraintes telles que, par exemple en écriture l'on doit prévenir l'ordinateur par le signal "COMPLETE", un caractère plus tôt, avant la fin du dernier secteur, du fait du déphage d'un caractère dû à ce registre.

2.6. REGISTRE A DECALAGE D. (fig 12)

Ce registre est réalisé à l'aide de six bascules J-K. Les entrées J-K de la nième bascule sont réliées aux sorties Q et $\overline{Q}$ de la $(n-1)^{ième}$ bascule. A chaque impulsion de commande qui est HT, la nième bascule copie l'état de la $(n-1)^{ième}$. On réalise ainsi un décalage de l'information.

Le registre D sert de transformations d'information à la fois en écriture et en lecture.

2.6.1. En écriture.

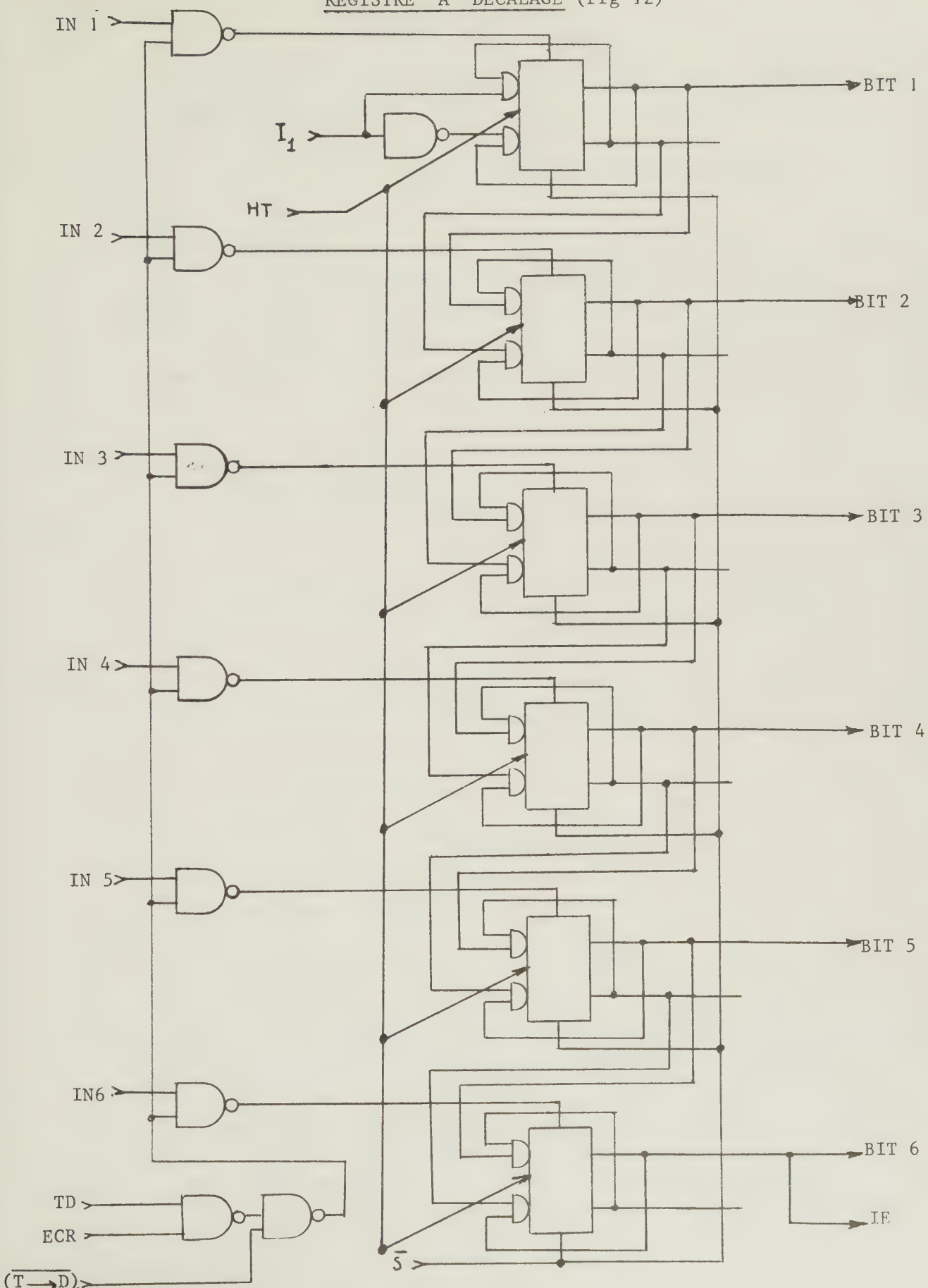
L'information à écrire sur disque étant l'information-série, le registre D réalise sa transformation parallèle-série: chaque caractère venant du calculateur transite d'abord à travers l'INTERFACE-ORDINATEUR pour se ranger dans le registre T. De là, on transfère dans le registre D au moment optimal.

L'impulsion de chargement du contenu de T dans D: $(T) \rightarrow D$ est:

$$(T) \rightarrow D = (T \rightarrow D)_{\downarrow} \cup (TD \cap ECR)$$

- $(T \rightarrow D)_{\downarrow}$ est une impulsion isolée générée au début d'un AT^{*} d'écriture, et avant l'apparition de l'horloge de transfert.

REGISTRE A DECALAGE (fig 12)



Les autres impulsions de chargement TD ∩ ECR sont générées à partir du compteur "six bits".

. I_E étant l'information à écrire, présentée au Disque.

2.6.2. En lecture

C'est le phénomène inverse, l'information lue I_l étant l'information série, le registre D sert d'assemblage des bits pour former le caractère. A la fin de chaque assemblage, le caractère est disponible sur les sorties notées de BIT 1 à BIT 6. Le problème se pose de venir le chercher à temps, pour le ranger dans T.

2.7. REGISTRE DE PARITE P (fig 13)

Ce registre réalise l'addition modulo deux, bit à bit des caractères.

2.7.1. En écriture c'est un générateur de caractère de parité qui est destiné à être écrit sur disque, dans la position du 1025ème caractère de chaque secteur.

A chaque top S, le registre P est remis à zéro. A chaque transfert de T dans D, correspondant un transfert de T dans P:

$$P_i = IN_i \oplus P_i$$

P_i étant i ième bascule J.K du registre P
IN_i étant i ième sortie du registre T
On réalise ici une fonction :

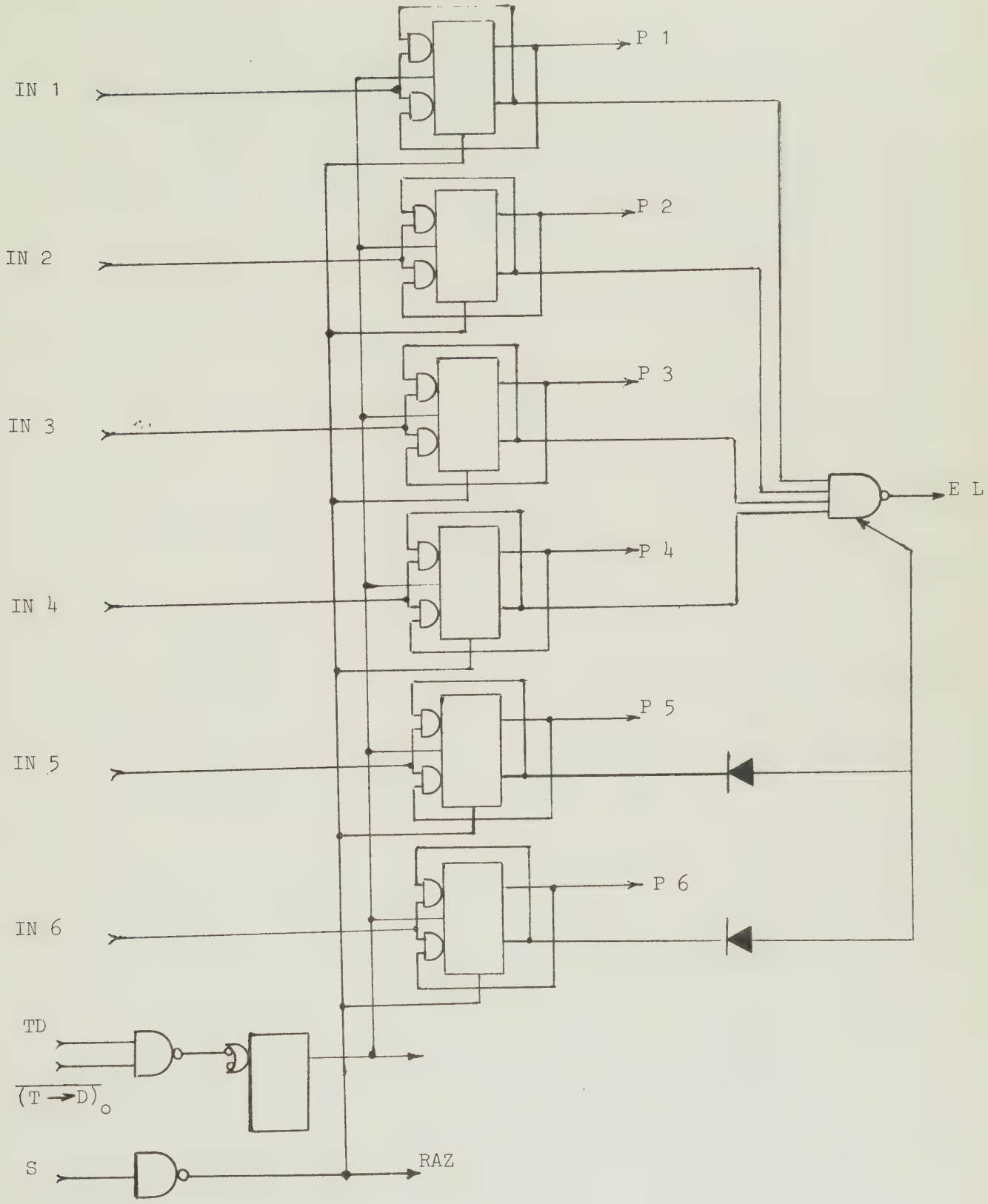
$$f(P,T) \rightarrow P$$

Après 1024 ième transfert de T dans D, nous obtenons le caractère de parité , qui doit être transféré vers T en attendant que D soit vide pour effectuer $(T) \rightarrow D$.

L'équation de l'impulsion de commande devrait être:

$$(TD \cap ECR) \cup (T \rightarrow D)_0$$

REGISTRE DE PARITE (fig. 13)



2.7.2. En lecture

Le registre P permet de générer le signal erreur de lecture EL, qui sera échantillonné au moment optimal.

A chaque transfert de (D)→T, correspond un transfert de (D)→P. Après la lecture du 1024ème caractère, nous reconstituons dans le registre P le caractère de parité qui sera comparé avec celui venant du Disque. Si deux caractères sont identiques alors EL est faux sinon EL est vrai.

L'impulsion de commande (D)→P aurait pour équation:

$$TD \cap \overline{ECR}$$

Dans les deux cas (lecture et écriture) l'équation résultant sera:

$$(TD \cap \overline{ECR}) \cup (TD \cap ECR) \cup (T \rightarrow D)_0$$

Après simplification, nous obtenons:

$$TD \cup (T \rightarrow D)_0$$

2.8. MULTIPLEXEUR (fig 14)

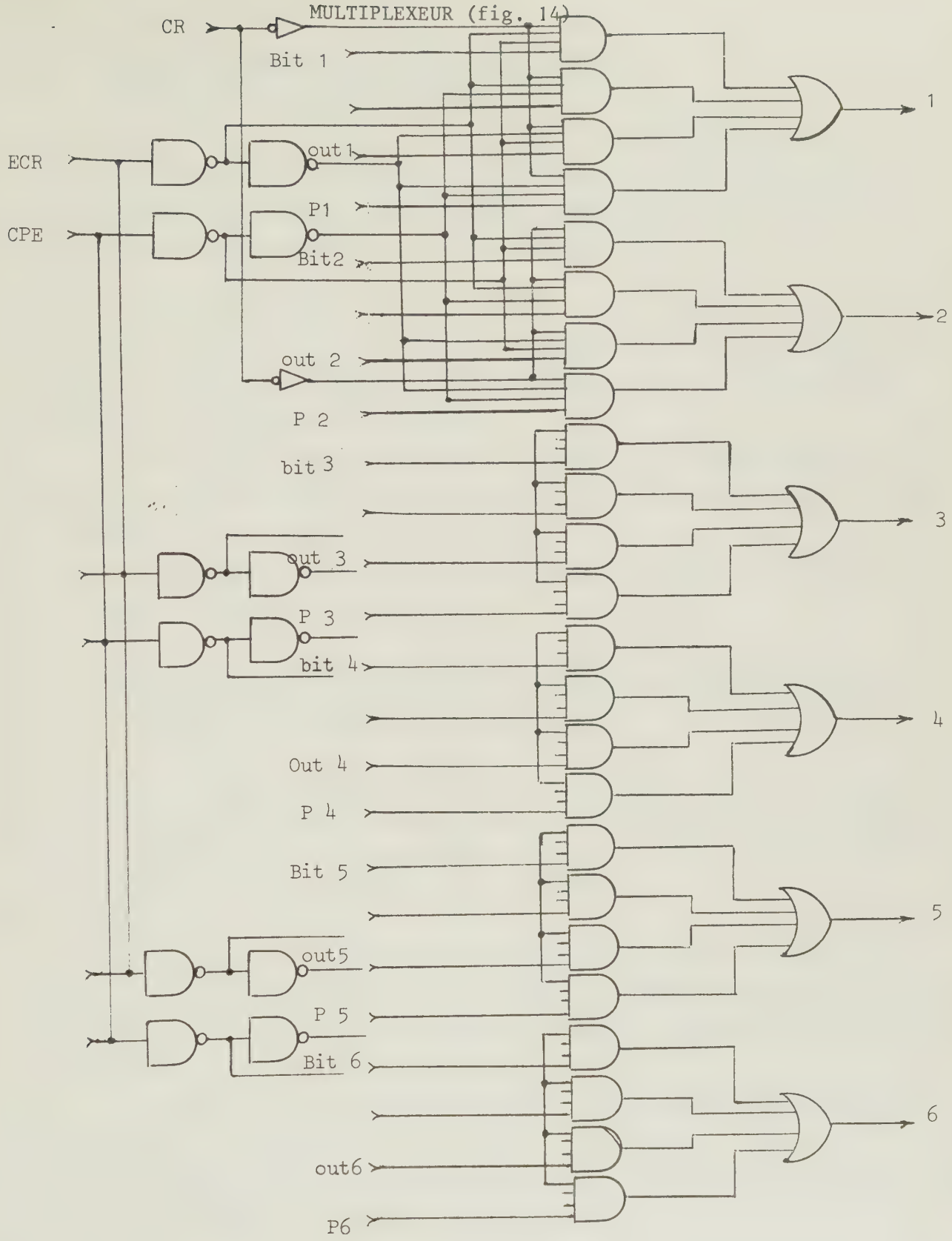
Nous avons vu que le registre T reçoit de l'information venant de diverses origines.

Le multiplexeur a pour rôle de sélectionner une des informations. Il est commandé par une combinaison de ECR et CPE.

ECR	CPE	FONCTION
0	0	relier le registre D vers le registre T
0	1	non utilisé.
1	0	relier les lignes OUT au registre T
1	1	relier le registre P vers le registre T

2.8.1. En écriture, le registre T reçoit des données venant de l'ordinateur puis à des moments donnés reçoit le caractère de parité provenant du registre P. Nous nous limitons à la description de la fonction du multiplexeur, quant aux commandes, elles seront crées ultérieurement.

2.8.2 En lecture le registre T reçoit uniquement de l'information venant du registre D, à travers le multiplexeur. Nous sommes dans le cas où ECR = 1 et CPE = 0


MULTIPLEXEUR (fig. 14)
CR
Bit 1
ECR
CPE
out 1
P1
Bit2
out 2
P 2
bit 3
out 3
P 3
bit 4
Out 4
P 4
Bit 5
out5
P 5
Bit 6
out6
P6
1
2
3
4
5
6

2.9. Ensemble logique de gestion de transfert.

(chaînes des temps fig 15 - 16)

Les registres que nous venons de voir remplissent certaines fonctions, à condition qu'ils soient commandés par des impulsions, apparaissant à des instants déterminés et ayant des durées déterminées.

Cet ensemble logique a pour rôle, à partir de certains nombres de renseignements fournis essentiellement par le séquenceur et l'ordinateur, de générer les signaux nécessaires pour la bonne marche d'une opération de transfert. Ces signaux sont destinés:

- d'une part à l'ordinateur par l'intermédiaire d'INTERFACE-ORDINATEUR, pour cadencer le transfert, lui prévenir la fin d'un transfert par le signal "COMPLETE" et lui signaler toute erreur.
- d'autre part à la gestion du fonctionnement "INTERFACE-DISQUE" dont cet ensemble logique fait partie.

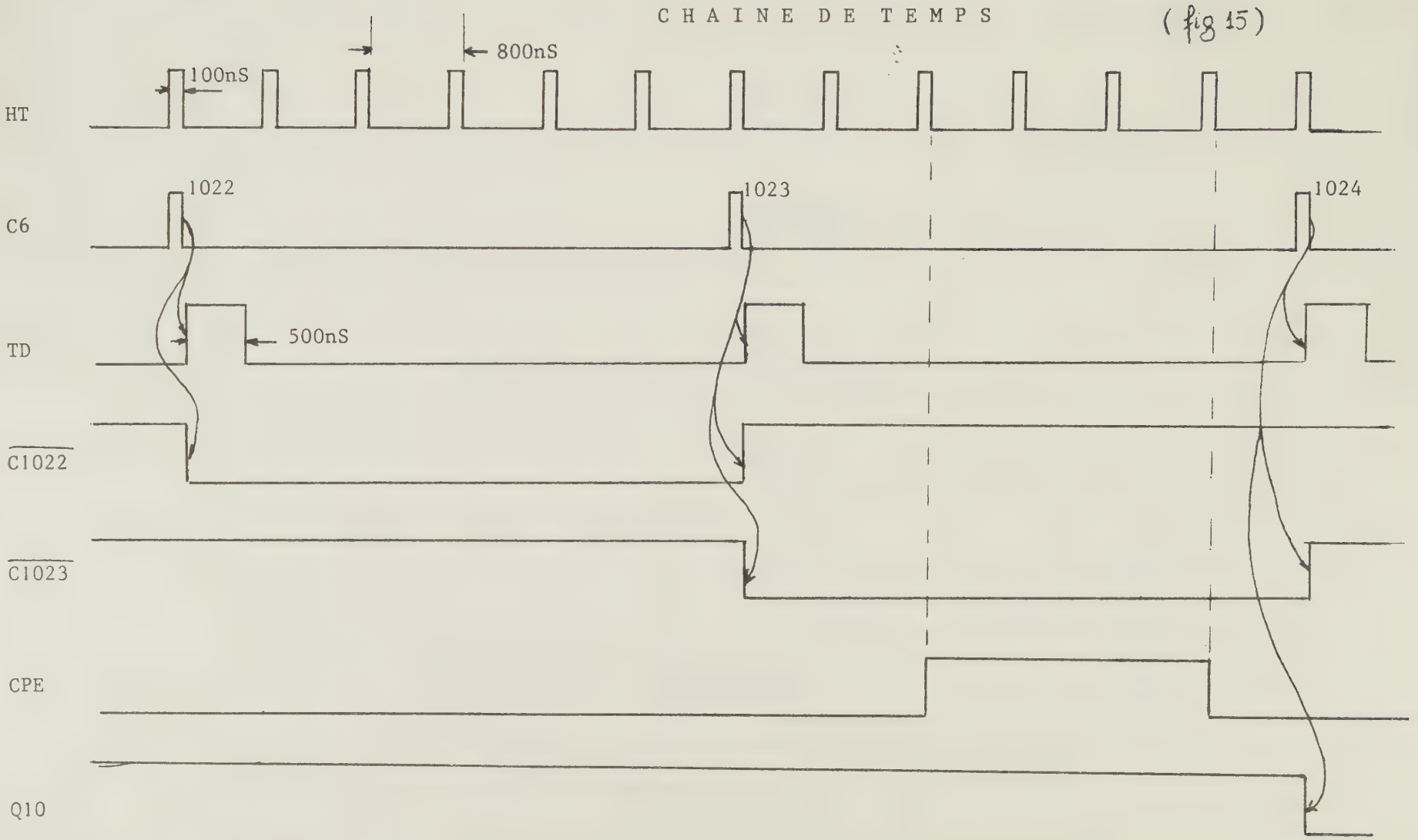
2.9.1. Décodage des positions particulières dans un secteur à partir du compteur de caractères (fig 17)

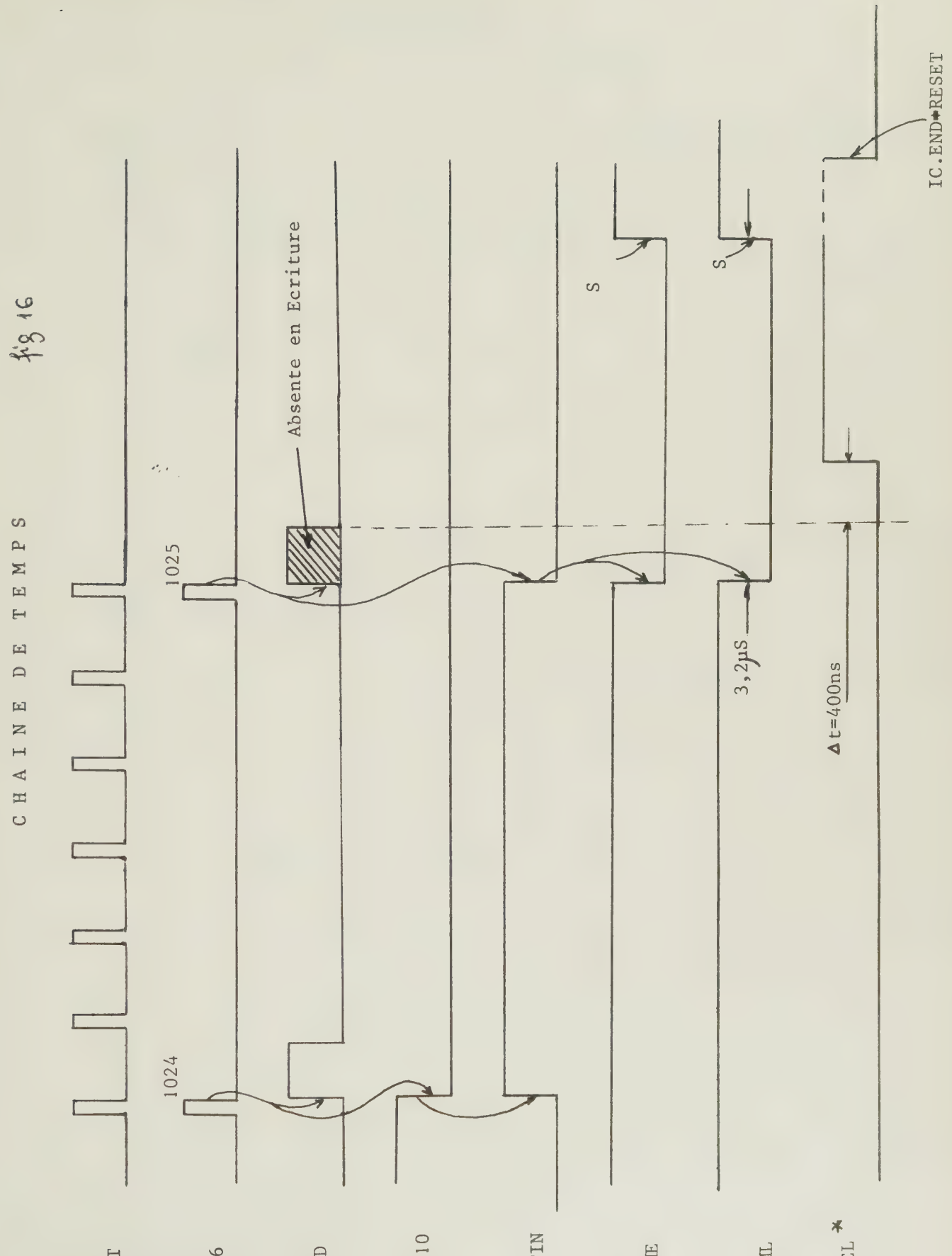
Le décodage peut être réalisé de deux manières, soit sur un certain état du compteur de caractères, soit sur un transistor d'état de ce compteur. (On ne devrait pas perdre de vue qu'un signal peut porter de l'information au moment de sa transition ou/ et sur son niveau).

Dans la mesure du possible, nous utilisons le 2ème mode de décodage qui semble plus simple à réaliser grâce à la bascule dynamique. Le signal FIN est ainsi réalisé. Il sert à générer le signal COMPLETE en mode de lecture.

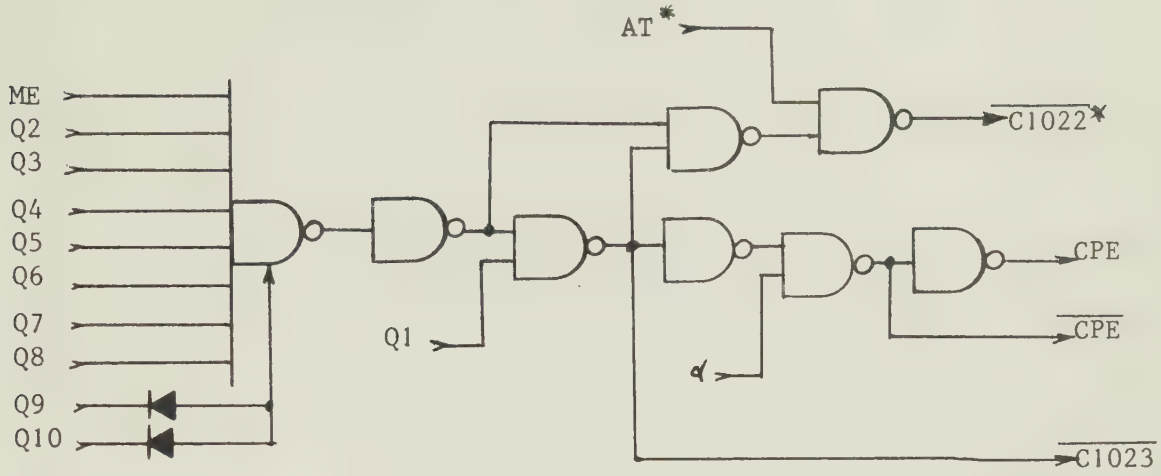
Les positions particulières sont C1022, C1023. L'apparition de Cn avec n= 1 à 1025, signifie que:

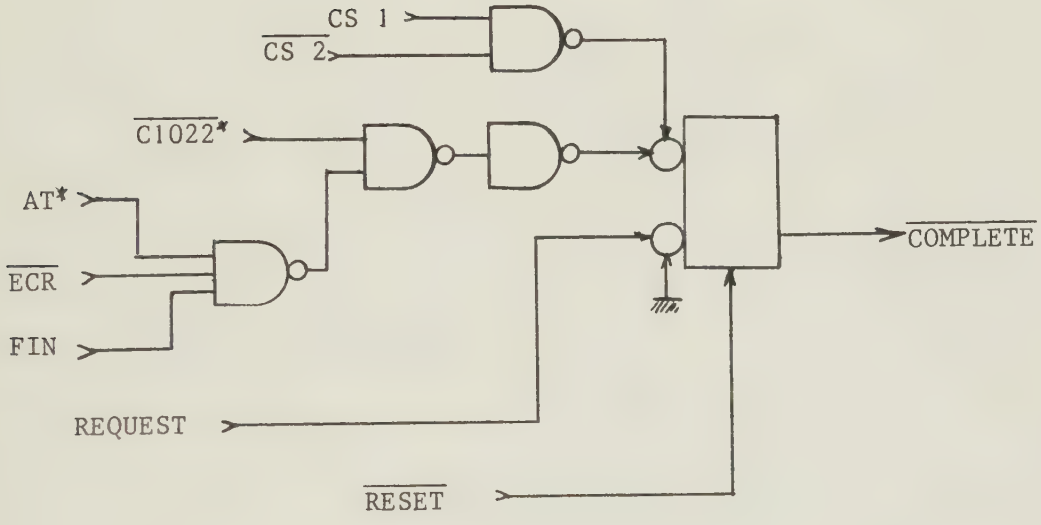
a) En écriture,le ni-me caractère vient être enregistré sur Disque dans le secteur courant.


CHAINE DE TEMPS
(fig 15)
800nS
100nS
HT
1022
1023
1024
C6
500nS
TD
C1022
C1023
CPE
Q10

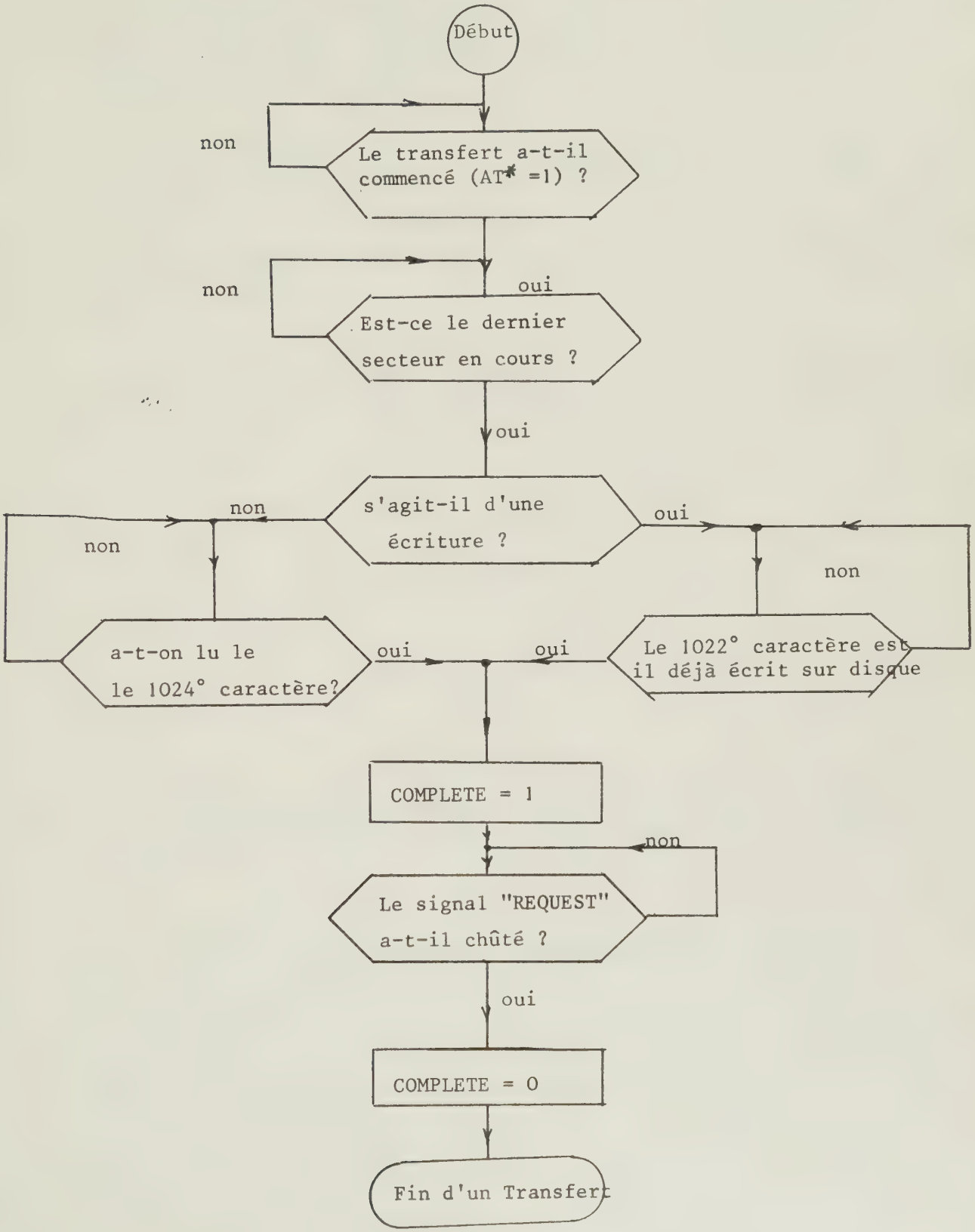

CHAINE DE TEMPS
Fig 16
HT
C6
FD
Q10
FIN
ME
ML
EL *
1024
1025
Absente en Ecriture
S
S
3,2µS
Δt=400ns
IC.END*RESET

CHAINE DE TEMPS (fig. 17)





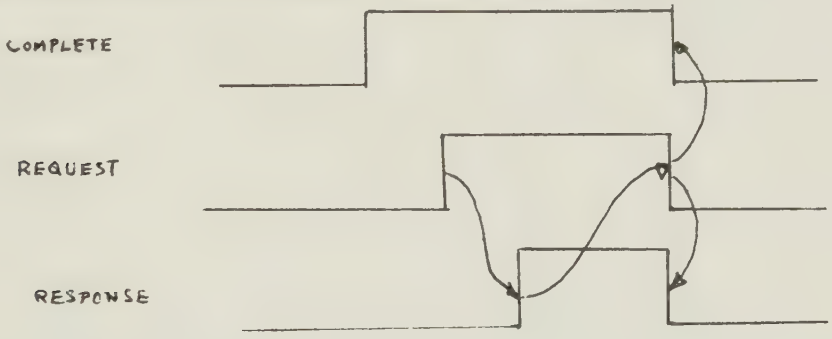
ORGANIGRAMME DU SIGNAL "COMPLETE" (fig. 18)



b) En lecture, le nième caractère vient être lu et disponible dans le registre à décalage D. Il doit être prélevé avant l'impulsion d'horloge suivant, si non ce caractère serait perdu.

C1022 combiné avec AT donnant C1022*, génèrerait le signal "COMPLETE" sur son front de montée si le dernier secteur était en cours c'est-à-dire CS1 et $\overline{CS2}$ à 1. C1022ème caractère est déjà sur disque, donc on suppose que le 1023 est dans le registre D et le 1024 va venir du canal PTU pour ranger dans le registre T.

A la prise en compte du 1024ème caractère venant du PTU il faut en même temps envoyer le signal "COMPLETE" pour arrêter le transfert canal.



Le C1023 dont l'on retarde le front de montée et que l'on anticipe le front de chute va donner CPE qui autorise le transfert (P) ⟶ T .

2.9.2. Transfert entre les registres T et D (fig 19)

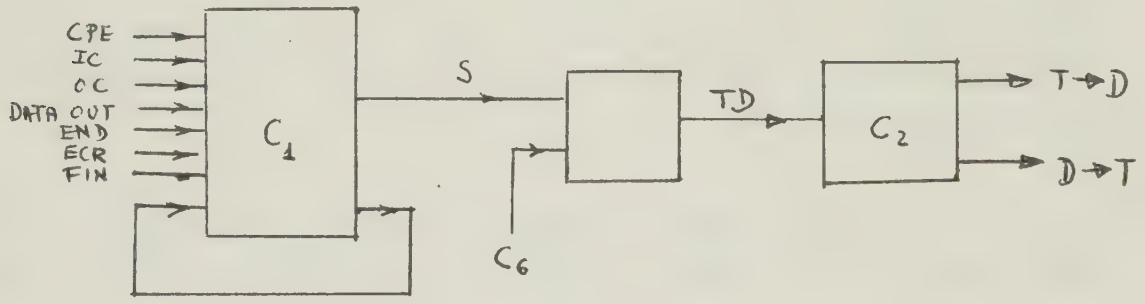
On se rappelle que le signal TD indique qu'il y a transfert entre les registres T er D, le sens du transfert étant précisé par l'état de la bascule ECR. Nous voyons que TD est l'union de T→D et de D→T

$$TD = (T \rightarrow D) \cup (D \rightarrow T)$$

T → D étant le transfert du contenu du ragistre T dans le registre D.

D → T étant le transfert dans le sens inverse.

Un ensemble supplémentaire C permet de choisir T → D ou D → T. Il est constitué d'un circuit séquentiel de la forme suivante.



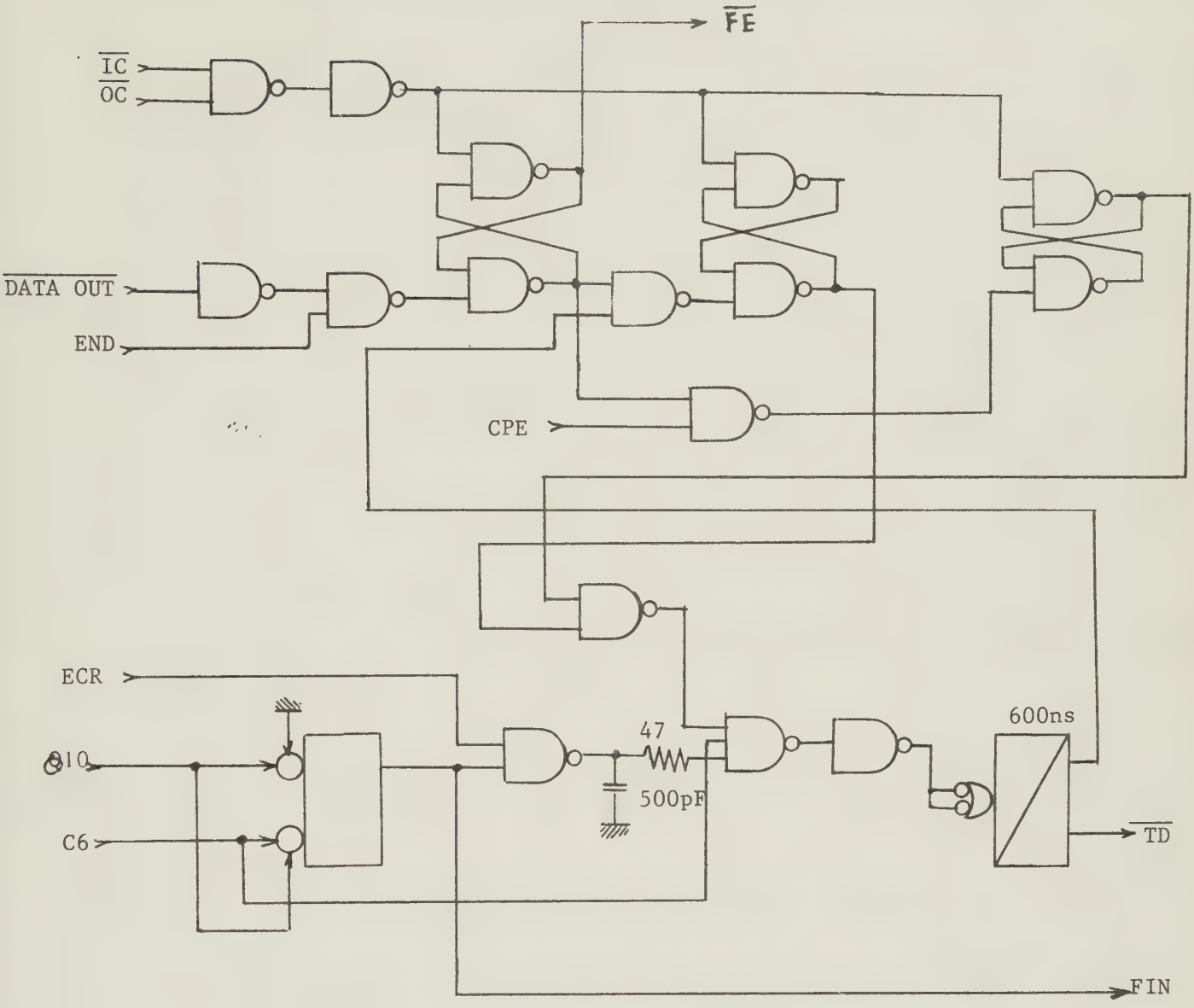
avec $C = C_1 \vee C_2$

La sortie S interdit ou autorise, suivant son état la génération du TD par la chute de C_6 .

a) En écriture, le transfert T → D n'a pas systématiquement lieu à la fin de chaque sérialisation d'un caractère, notamment en cas de transfert partiel d'un secteur; quand l'ensemble logique C1 détecte le dernier caractère envoyé par le canal PTU (DATA OUT ∩ END) et que ce dernier caractère se trouve transféré de T dans D, la sortie S passe alors en état d'interdire la génération de TD. Mais il faut lever cette interdiction par CPE au moment de transfert du caractère de parité de T → D. En cas de transfert complet d'un secteur, l'impulsion C_6 de rang 1025 ne doit plus provoquer le transfert T → D, ce qui n'est pas le cas en lecture.

b) En lecture, D → T est généré systématiquement à la fin de chaque assemblage d'un caractère, même sans avoir à transférer vers l'ordinateur, ceci ayant pour but de pouvoir s'assurer la supervision des secteurs adressés.

CHAINE DE TEMPS (fig. 19)



2.9.3. Cadencement du Transfert entre le registre T et l'ordinateur 4130(fig.20)

Le cadencement est obtenu grâce au signal t, délivré par une bascule dynamique. Ce signal permet, suivant son niveau, de bloquer le démarrage de la chaîne de temps de l'INTERFACE-ORDINATEUR, donc bloquer un REQUEST correspondant, ou de lancer cette chaîne de temps, en présence d'un REQUEST, en vue de répondre au 4130.

Par souci de simplification de la logique, nous adoptons la convention suivante:

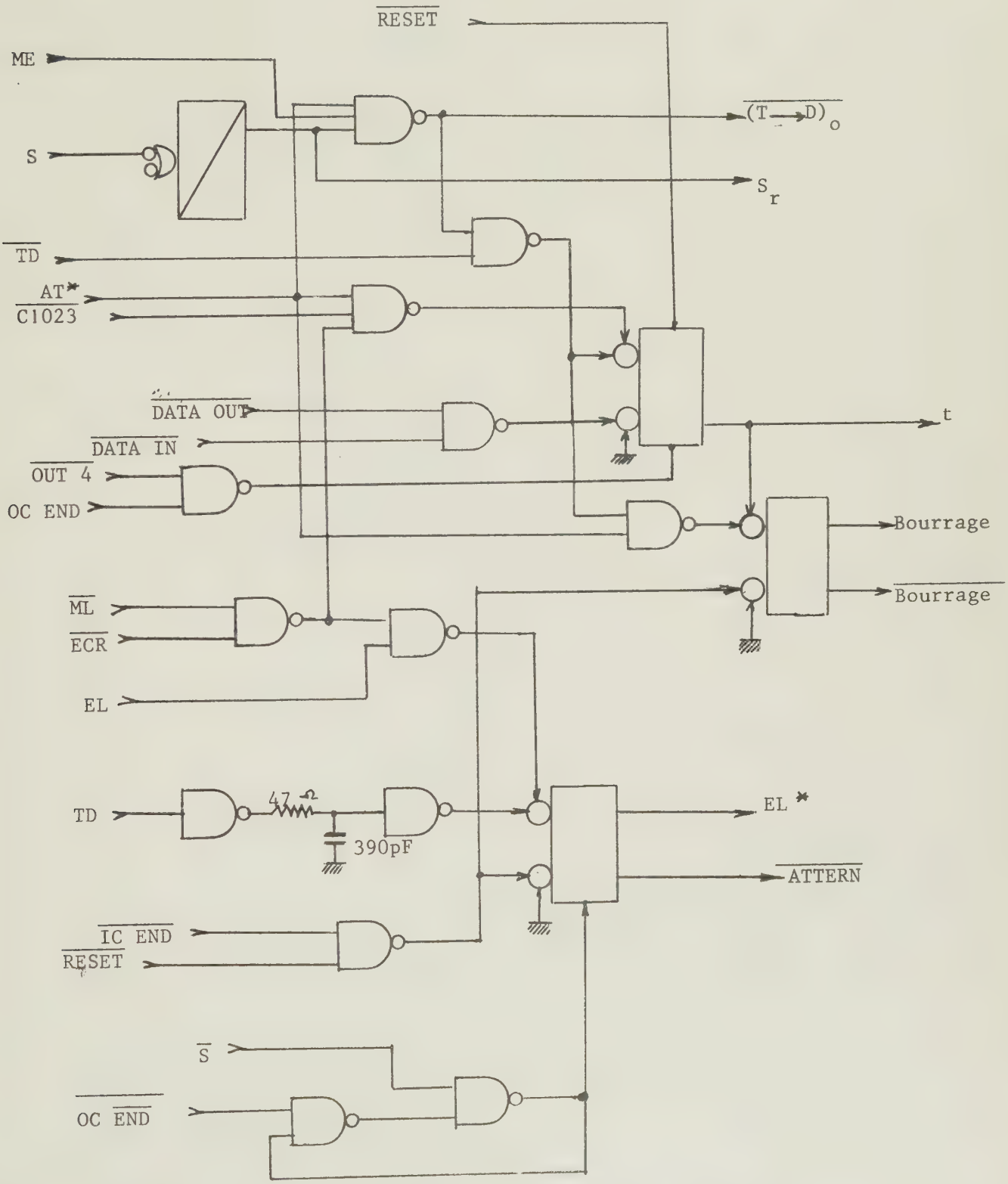
- En écriture
  - t=1 : Le registre T a un caractère donc occupé
  - t=0 : le registre T est vide donc prêt à recevoir un caractère venant du 4130.

- En lecture
  - t=1: le registre T est vide
  - t=0: le registre T est plein donc un caractère est disponible pour le canal.

Il se pose un problème d'initialisation de cette bascule: en cas d'écriture, son état initial doit être à 0 et à 1 dans l'autre cas.

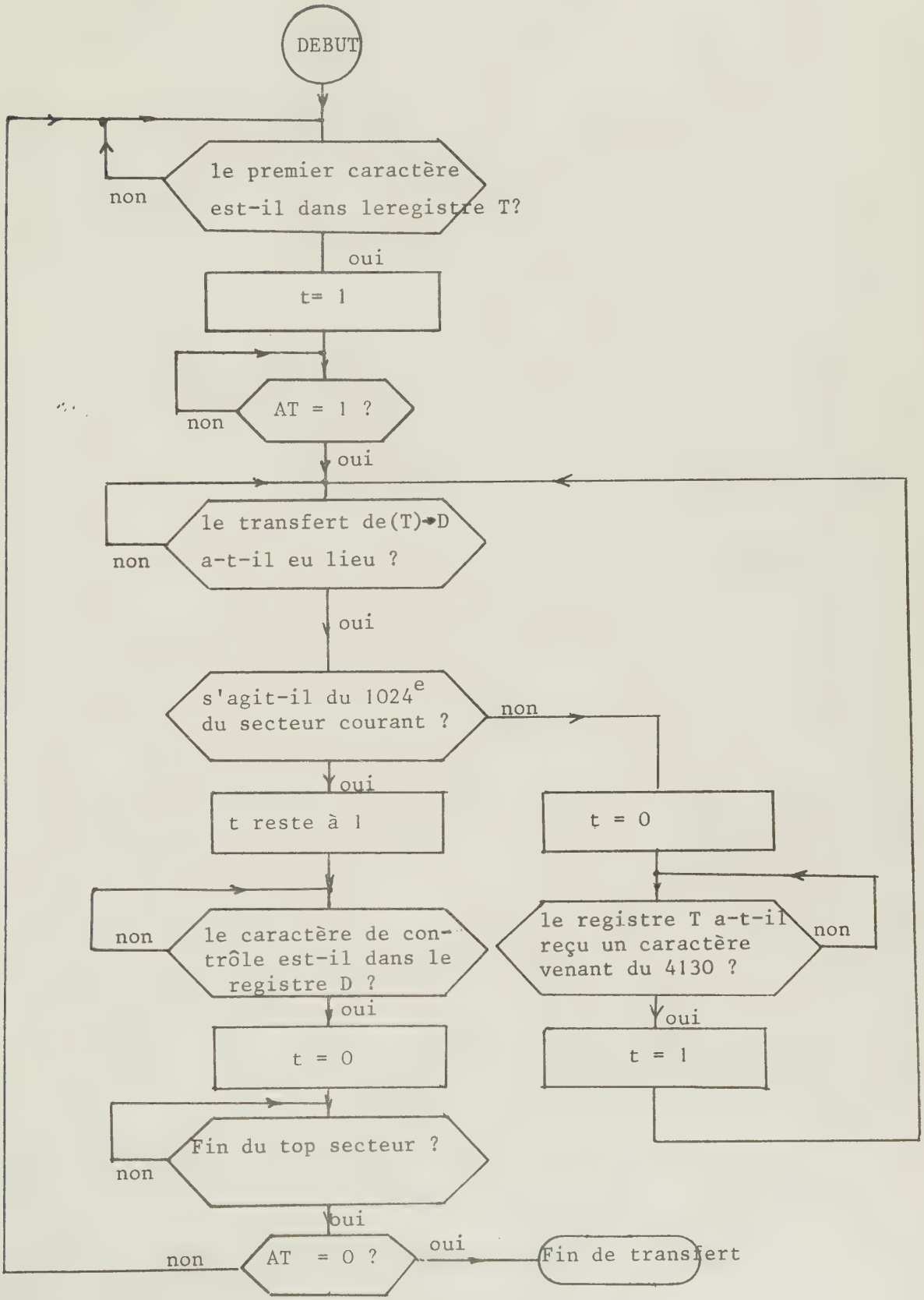
Après chaque chargement ou prélèvement dans le registre T par le canal, t passe à 1. Il repasse à 0 après chaque transfert entre registre T et D. Il existe cependant un cas particulier qui est le transfert du 1024ième caractère par lequel t est maintenu à 1, bloquant momentanément le canal pour permettre le transfert du caractère de parité de T dans D.
Les organigrammes suivants contribueront à l'éclaircissement du fonctionnement de la bascule t.

CHAINE DE TEMPS (fig. 20)



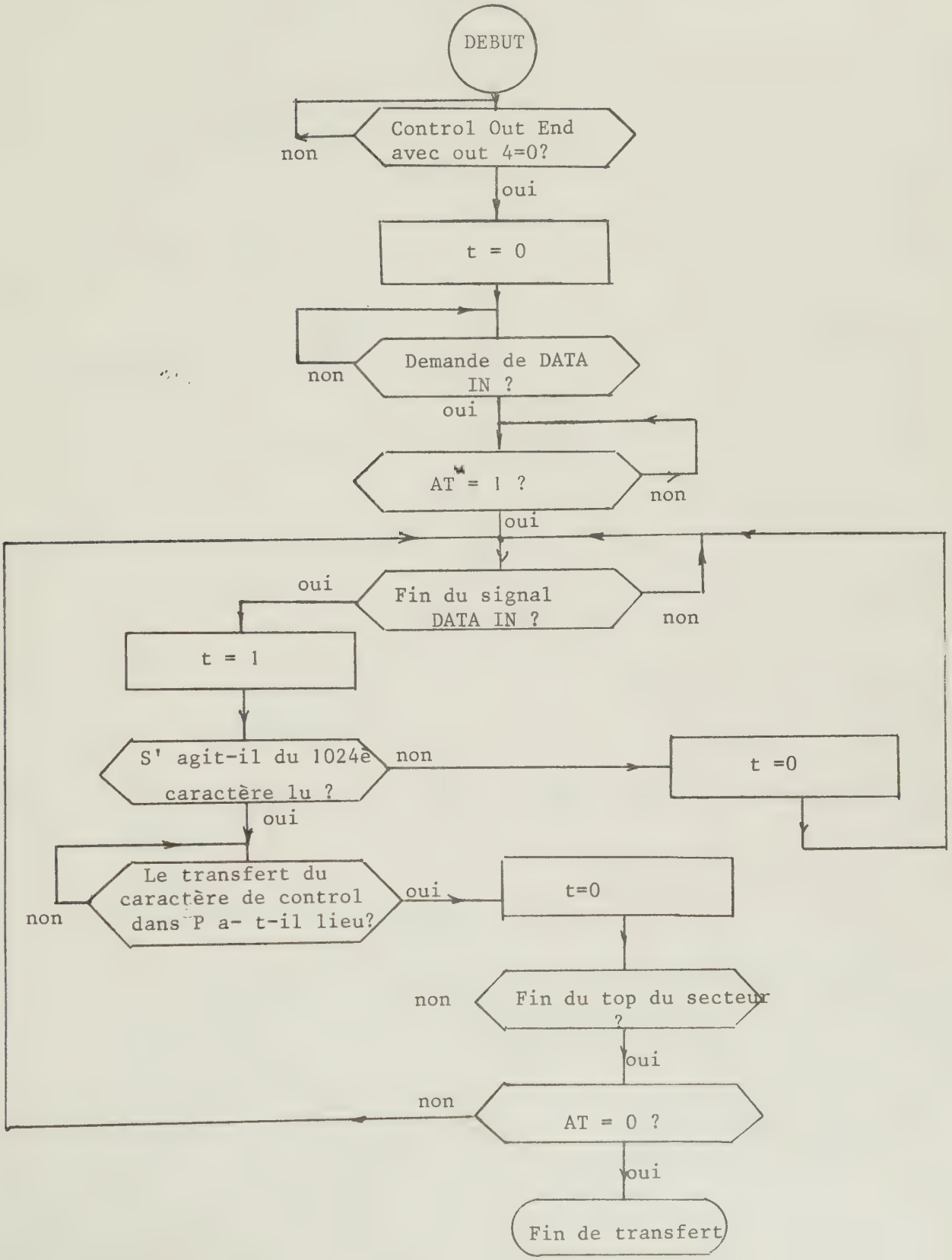
CADENCEMENT DU TRANSFERT PAR LE SIGNAL t (fig. 21)

ORGANIGRAMME EN ECRITURE (t=à0 permet de repondre l'ordinateur
que le registre T est prêt à recevoir un caractère)



CADENCEMENT DU TRANSFERT PAR LE SIGNAL t (fig. 22)

Organigramme en Lecture (t=1:Le registre T est vide
t=0: Le registre T est plein



2.9.4. Bourrage dans le transfert (fig20)

Le transfert avec le Disque peut s'effectuer en simultanéité avec le déroulement d'un programme. Dans ce cas, il peut y avoir risque de blocquage momentané de l'accès mémoire qui est en train d'être utilisée par l'unité centrale pour un traitement ininterruptible, sortie sur imprimante par exemple. Ce bloquage va provoquer un bourrage dans le transfert avec le Disque, c'est-à-dire qu'il n'y a plus de synchronisme dans le transfert:

a) En écriture, transfert de (T)→D alors que le registre T n'a pas été rechargé à temps par le canal.

B) En lecture, transfert de (D)→T alors que le registre T est encore plein.

La synthèse des deux cas donne quelque chose de simple:

"Bourrage, s'il y a transfert entre T et D alors que t=0".

Cette simplification est possible grâce à la convention adoptée pour la signification de t.

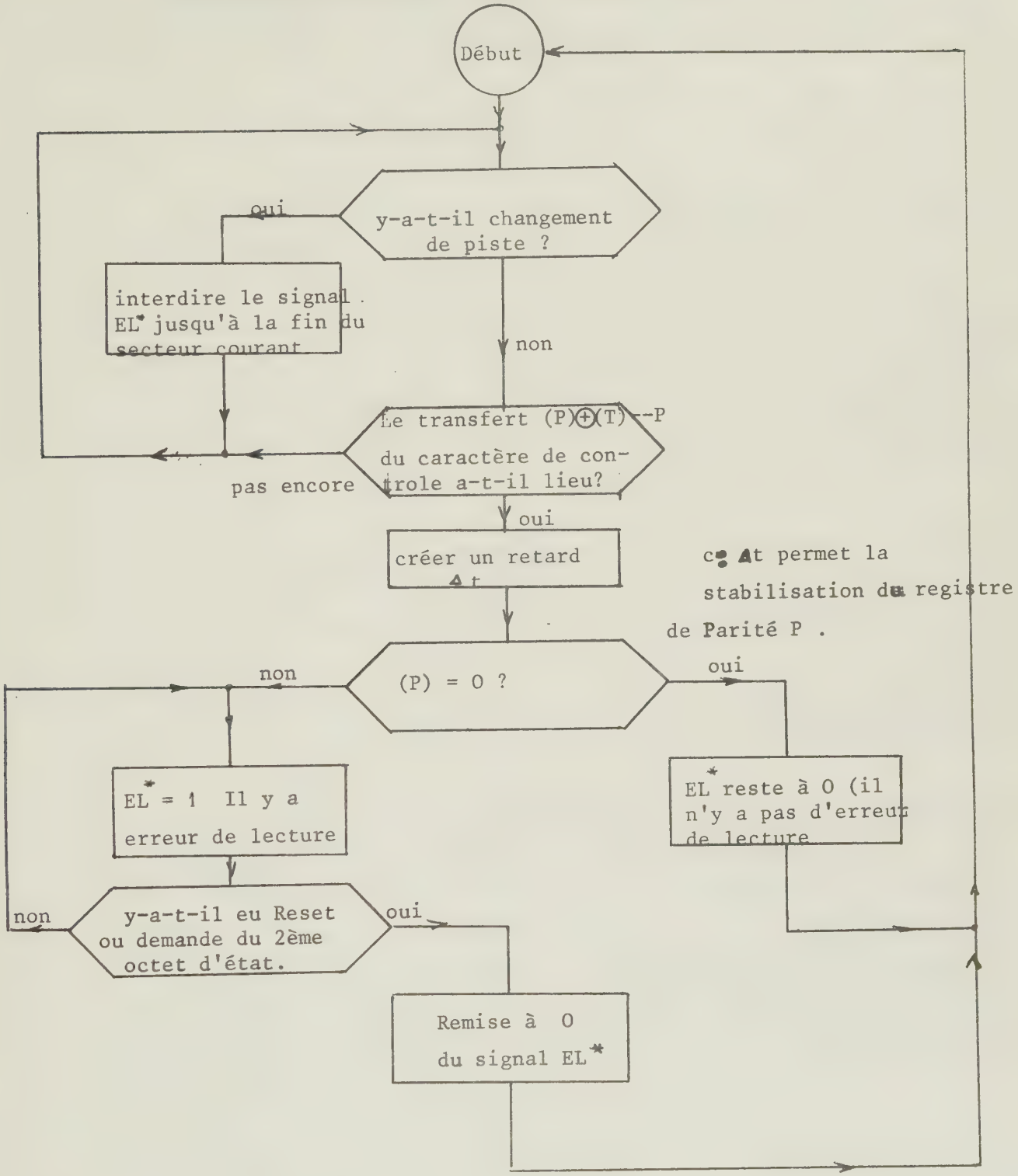
Lorsqu'il y a bourrage, le moyen d'alarme consiste à provoquer une invalité.

2.9.5. Erreur de lecture EL *

Cette appellation n'est pas tout à fait correcte. Car, il s'agit en réalité, une erreur commise aussi bien à l'écriture qu'à la lecture, mais l'erreur ne peut être détectée qu'à la lecture.

Le circuit de détection d'erreur est réalisé à l'aide d'une bascule dynamique, commandée par TD retardé et conditionnée par EL au moment où EL

ORGANIGRAMME DU SIGNAL D'ERREUR DE LECTURE EL* (fig. 23)



est significatif c'est-à-dire vers le fin d'un secteur quand $\overline{ML}$ et $\overline{ECR}$ sont vrais.

$$EL = P_1 + P_2 \ldots\ldots + P_6$$

A la fin de lecture d'un secteur, si EL est vrai, alors il y a erreur de lecture.

Une précaution à prendre cepandant, au moment du changement de piste au milieu d'un secteur, la vérification de parité n'a plus de sens, donc nous forçons l'état de EL à zéro jusqu'à la fin du secteur courant.
La vérification reprend au secteur suivant sur la piste nouvelle.Une erreur détectée provoque une invalidité et une "ATTENTION".

2.10. Générateur d'appel d'interruption (fig 24)

Un appel d'interruption est systématiquement généré à la fin de chaque transfert.

Cet appel peut ne pas parvenir au canal, se trouvant bloqué par la bascule IINH en état d'interdiction, au niveau de l'INTERFACE-ORDINATEUR.

Après chaque écriture, la vérification d'écriture par une relecture, est possible soit par le software, soit par le hardware.

Finalement cette tâche est confiée au hardware pour sa rapidité d'action sans risque de perdre le temps parcours d'un tour avant pouvoir commencer la lecture de vérification. En cas de demande de vérification, la ligne OUT 3 doit être positionnée à 1 au moment de la sorite de commande OC.END. Dans le cas, l'appel d'interruption est généré avec un retard de 4 secteurs, après l'écriture.

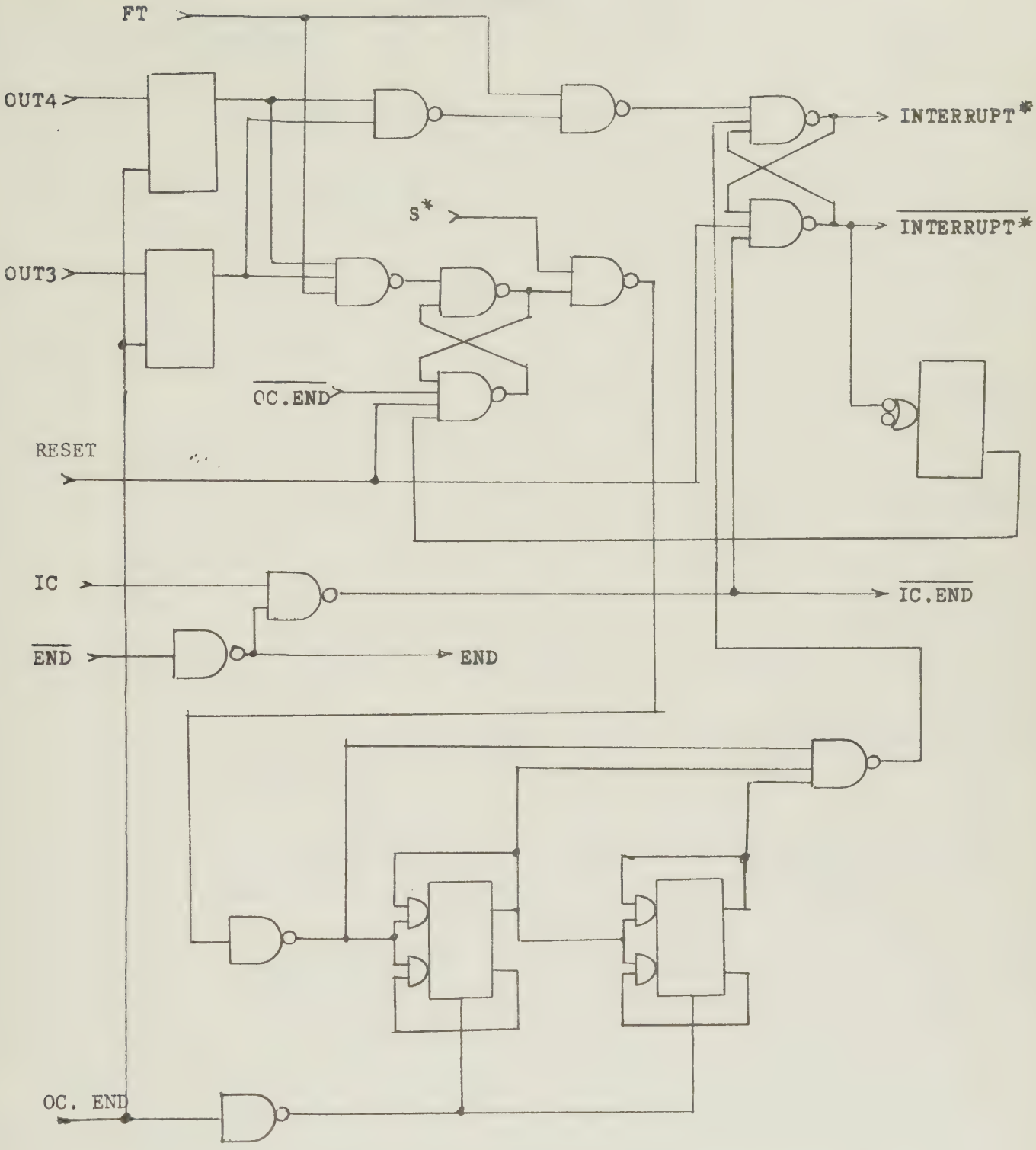
Cette possibilité complique énormément le circuit de génération d'appel d'interruption.

L'état de OUT 3 au moment de OC END est mémorisé dans un latch. A la fin d'écriture, on vient interroger l'état de ce latch, s'il est à 1, alors on fait la vérification qui prend un temps correspondant au parcours de quatre secteurs.

Le comptage de secteurs par S^* permet alors de générer $INTERRUPT^*$ au quatrième secteur.

En lecture, $INTERRUPT^*$ est généré à la fin de chaque transfert, sans tenir compte de l'état de OUT3 au moment de la commande.

INTERRUPTION (fig. 24)



2.11 Mot d'état

Ce mot d'état comporte deux octets:

2.11.1 La commande IC.$\overline{\text{END}}$ provoquera le transfert du premier octet vers l'unité centrale. Cet octet contient l'état dynamique du Disque:

- Position : Il s'agit de l'état poids fort du compteur de caractères Q_{10} Q_9 Q_8 Q_7

- Numéro du Secteur : Il s'agit de l'état du compteur de secteurs qui indique le Secteur courant.

- Nombre de tours: l'état poids faible du compteur tours est communiqué à l'ordinateur.

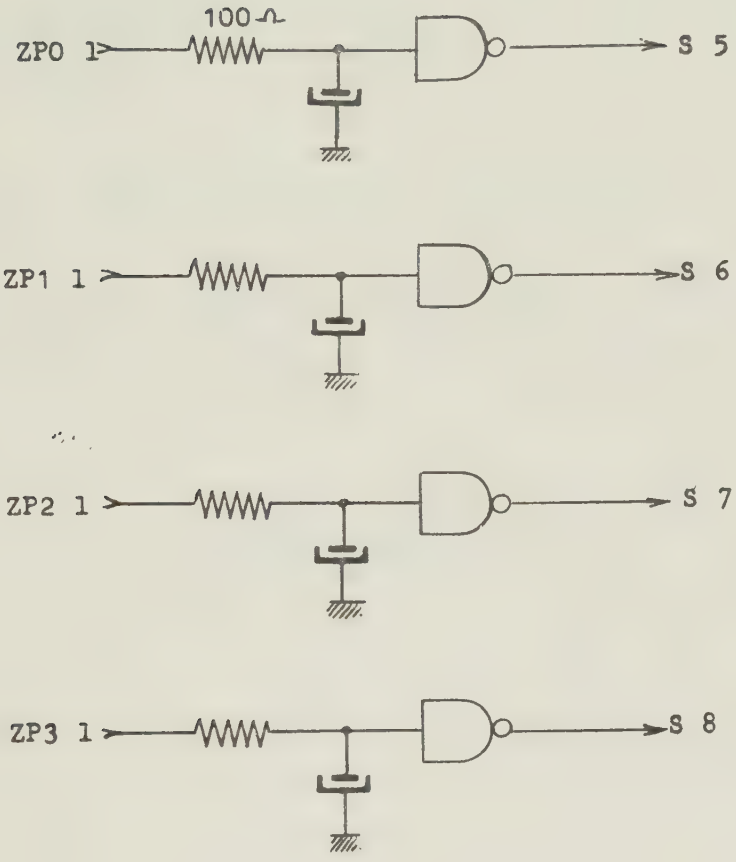
Cet octet permet, comme nous avons déjà vu dans la définition du système, l'étude des procédés de maximalisation du débit d'échange.

2.11.2 La commande IC.END provoquera le transfert du 2ème octet d'état. Cet octet contient:

- Pret qui signifie que le Disque est prêt au point de vue alimentation et d'autre part qu'aucun transfert n'est pas en cours ($\overline{\text{BUSY}}$ est vrai)

$$\text{Pret} = \text{DP} \wedge \overline{\text{BUSY}}$$

ZONES PROTEGEES (fig. 25)



- Erreur de lecture EL^*. Ce signal, après avoir provoqué une ATTENTION reste mémorisé pour permettre à l'unité de central de connaître l'origine d'ATTENTION.

- Bourrage qui provoque une invalidité. La consultation de ce bit d'état permet de savoir l'origine de l'invalidité.

- INT, l'état de la bascule IINH est relié au multiplexeur INTERFACE-ORDINATEUR, permettant de savoir si les appels d'interruption sont interdits ou non.

- Z_o, ZP_1, ZP_2, ZP_3 (voir fig 25)
définissent les zônes protégées.

V REALISATION D'UN SIMULATEUR "HARDWARE" DU CANAL 4130

A- BUT

Il permet l'étude et l'essai préliminaire des contrôleurs de périphériques (disque magnétique, écran de visualisation, ELBIT minicassette, etc....) pour l'ordinateur ELLIOT 4130.

Tout en nous évitant des pertes de temps machine inutiles et la mobilisation fréquente des spécialistes "Software" pour la mise au point des circuits logiques de l'interface, le simulateur offre une facilité et une commodité de manipulation pour effectuer des échanges programmables par boutons poussoirs et commutateurs.

B- UTILISATION

Par ce faux canal, on peut envoyer un ou plusieurs octets de commande accompagnés de l'ordre commande répétitif ou non (CONTROL OUT avec ou sans END), et effectuer les échanges d'information (DATA OUT ou DATA IN) caractère (6 bits) par caractère, ou d'une manière automatique (avec le nombre d'échanges fixé à l'avance). Les entrées (répétitives ou non) des mots d'état (CONTROL IN avec ou sans END) s'opèrent aussi manuellement.

Ce simulateur comporte 26 voyants, 14 commutateurs, 15 boutons poussoirs dont les significations sont les suivantes:

1° LE DECOMPTEUR

Les 12 voyants numérotés de 1 à 12 témoignent de l'état du décompteur de 12 bits qui décompte le nombre de "Request" envoyés au controleur.

La mise à 1 du décompteur est provoquée par l'appui du bouton poussoir RESET qui initialise le canal.

Les boutons poussoirs qui se trouvent en dessous de ces 12 voyants offrent la possibilité d'obtenir une configuration quelconque du compteur, dont le choix du nombre désiré d'échanges.

Les voyants IN numérotés de 1 à 8 visualisent le caractère d'information ou le mot d'état reçu suivant que l'on fait un DATA IN ou un CONTROL IN avec ou sans END.

Les voyants "INTERRUPT" et "ATTENTION" indiquent respectivement que le canal reçoit une interruption ou / et une attention venant du contrôleur.

Les voyants NOVALID et COMPLETE indiquent respectivement que l'on a reçu ou non valide ou un "complete". Ce dernier est rendu faux par le front de retombée de "REQUEST". Mais "complete" reste mémorisé donc allumé.

Les 8 commutateurs OUT notés de 1 à 8 permettent de composer le caractère ou l'octet de commande que l'on veut transférer.

Les deux commutateurs OUTPUT et CONTROL définiront les différents modes.

OUTPUT	CONTROL	MODE
0	0	DATA IN
0	1	INPUT CONTROL
1	0	DATA OUT
1	1	OUTPUT CONTROL

Le commutateur END MANUEL autorise l'envoi de CONTROL OUT avec ou sans END ou un DATA OUT END ou DATA IN END.

Le commutateur AUTO-END - NO END

1° - En position AUTO END, la ligne END sera vraie en même temps que le REQUEST quand le décompteur aura été à zéro et à condition que END MANUEL soit faux.

2°- En position NO-END, la ligne END ne sera jamais vraie, rendant alors certains transferts répétitifs illimités possibles.

Le bouton vert (System Reset) permet d'envoyer un signal RESET au contrôleur mais n'itialise pas le canal.

C- Principe de fonctionnement

Ce simulateur respecte les procédures d'échanges de l'ordinateur 4130. Il comporte:

1) une bascule dynamique générant le signal REQUEST (fig 1)

1,1 - En mode "pas à pas" (SINGLE REQUEST MODE), l'action du poussoir SINGLE REQUEST provoque la mise à 1 du REQUEST, qui sera remis à zéro au reçu d'une réponse "RESPONSE" venant de l'équipement extérieur.

1,2- En mode "Echanges automatiques" (Automatic), l'action du poussoir SINGLE REQUEST initialise le premier REQUEST, qui est remis à zéro par le début de la réponse "RESPONSE" et la chute de cette dernière provoquera la montée du deuxième REQUEST, et le cycle recommence.Le signal "COMPLETE" qui accompagne la dernière RESPONSE arrête la génération de REQUEST.

2- Un compteur d'échanges. (fig 2)

Il s'agit d'un compteur de nombre de "REQUEST", truqué en décompteur.

Le zéro du décompteur génère le signal END, plus exactement:

$$END = \overline{NO \cdot END} \cap (END\ MANUAL \cup ZERO\ DECOMPTEUR)$$

3- les commutateurs de fonctions et de données ou commandes.

3,1- fonctions: une fonction est définie par OUT PUT, CONTROL, MASK et END.

3,2- Données ou commandes

Elles sont définies par les commutateurs OUT 1 à OUT 8.

4- Un registre de données (fig 4)

Il est réalisé à l'aide des bascules LATCHES qui mémorisent une donnée ou un mot d'état.

Une autre bascule détecte un signal NON VALID.

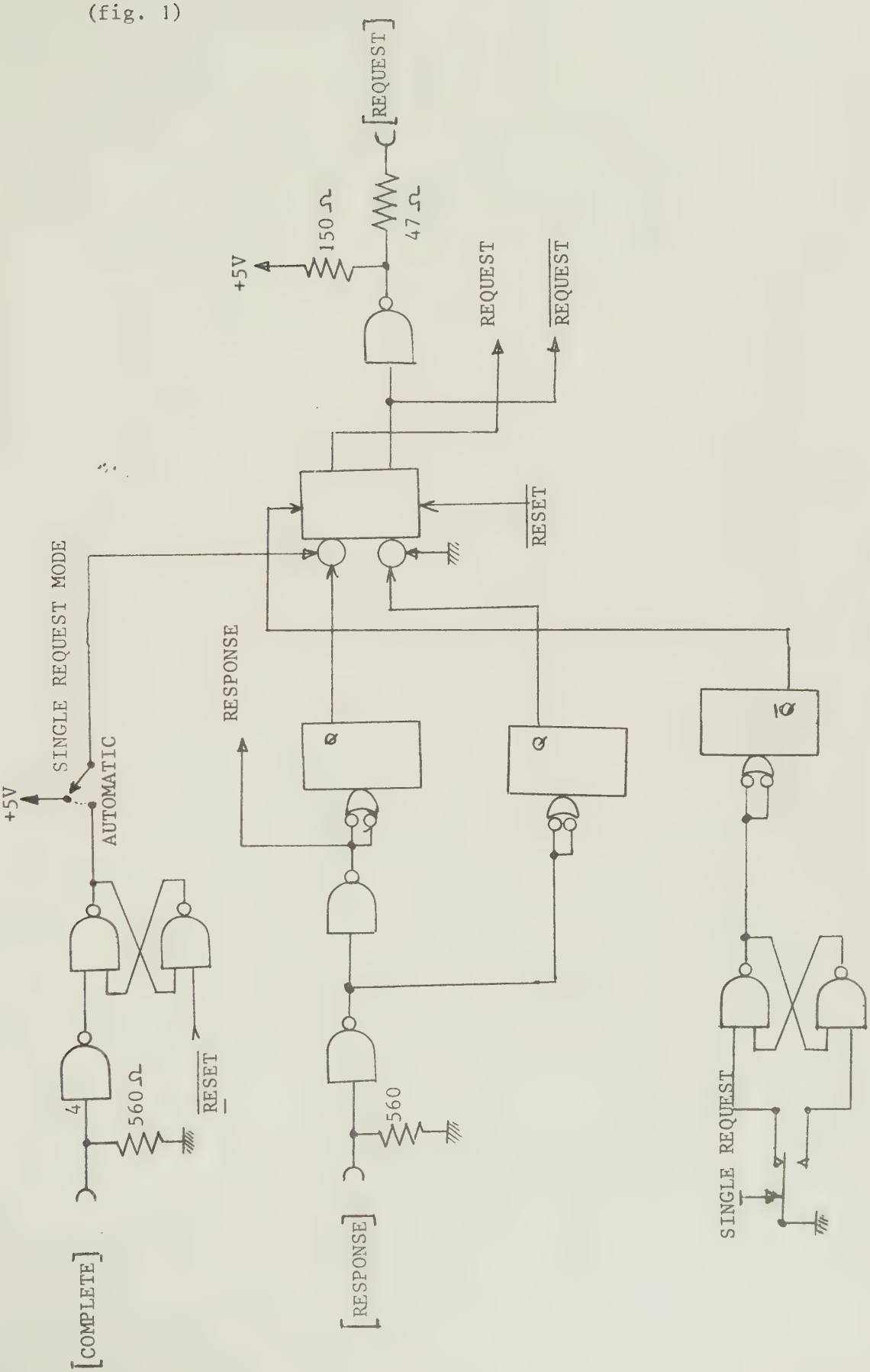
5- Un circuit de visualisation (fig 5)

Il permet de témoigner l'état des échanges:

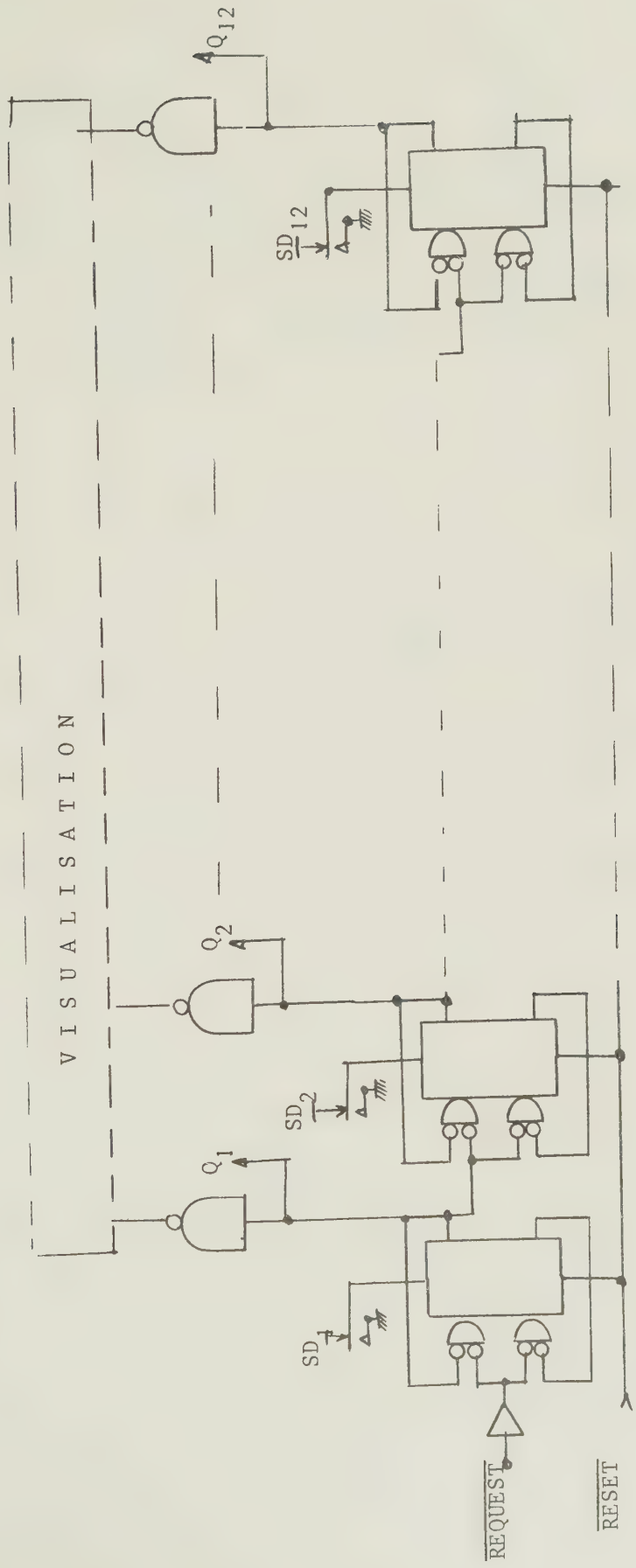
Il visualise:

- l'état du décompteur
- RESPONSE
- COMPLETE
- NO-VALID
- ATTENTION
- INTERRUPT

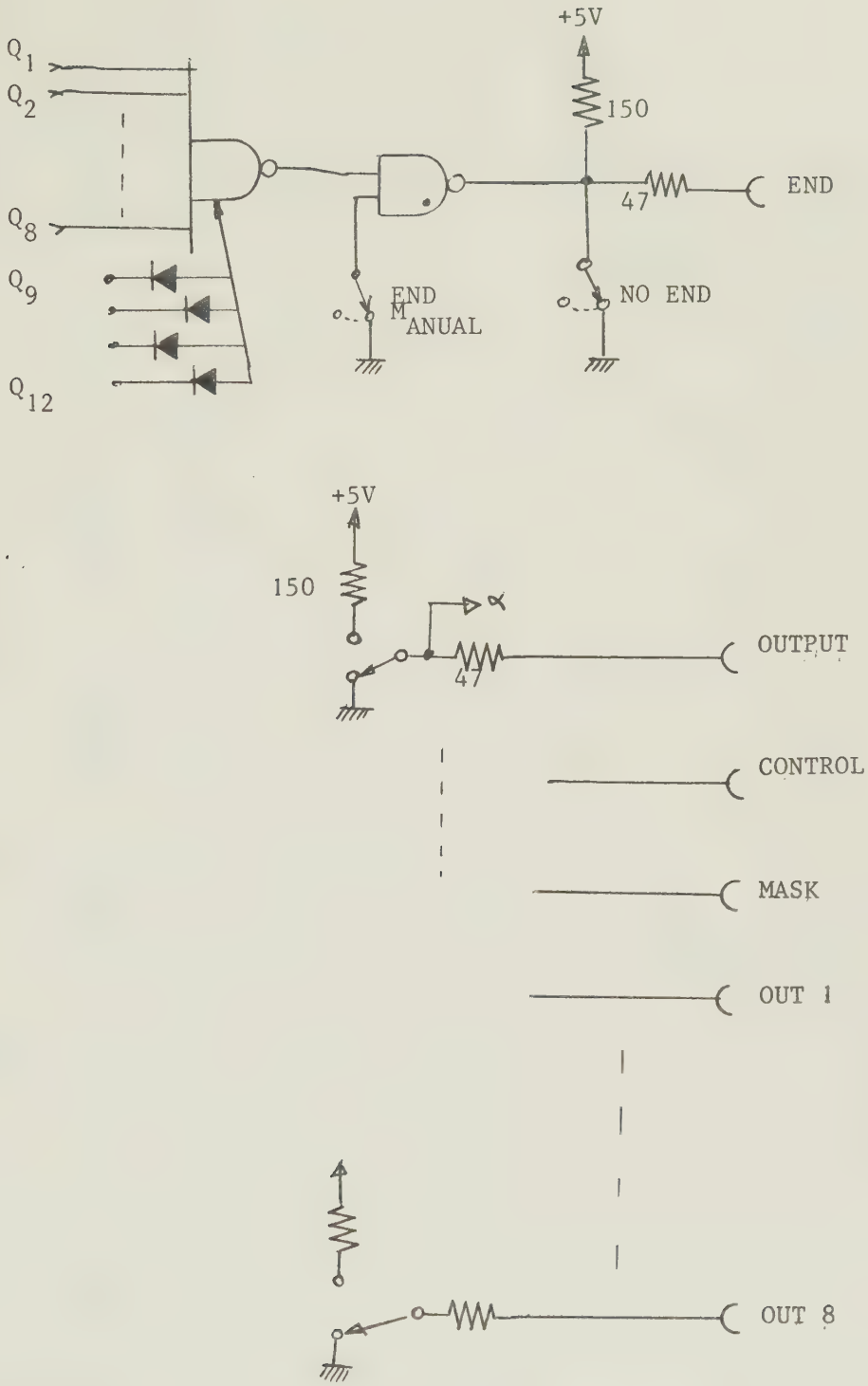
(fig. 1)


[REQUEST]
47 Ω
150 Ω
+5V
REQUEST
REQUEST
RESET
RESPONSE
SINGLE REQUEST MODE
+5V
AUTOMATIC
RESET
560 Ω
4
[COMPLETE]
560
[RESPONSE]
SINGLE REQUEST

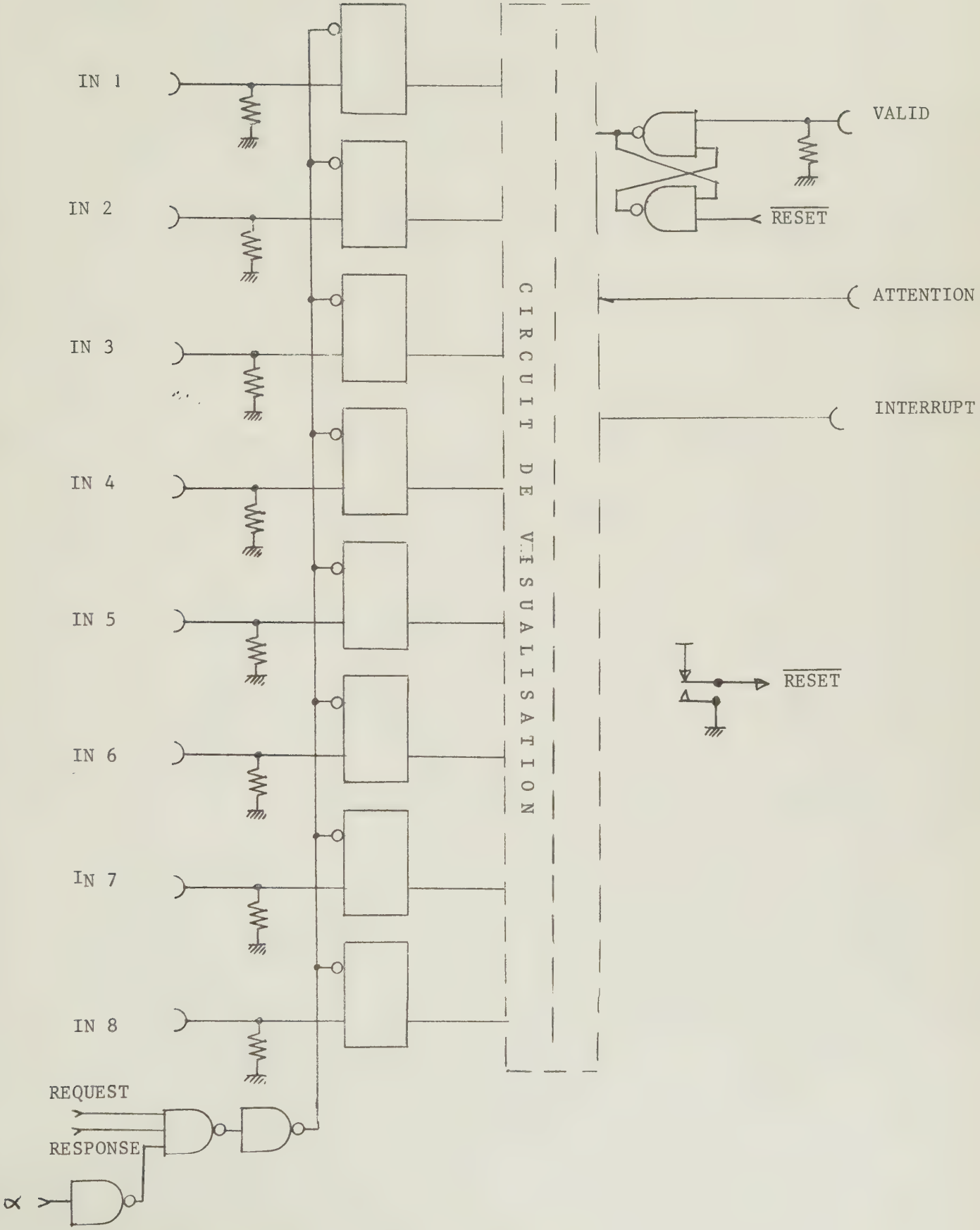
(fig. 2)


Q_{12}
$\overline{SD}_{12}$
VISUALISATION
Q_2
SD_2
Q_1
SD_1
REQUEST
RESET

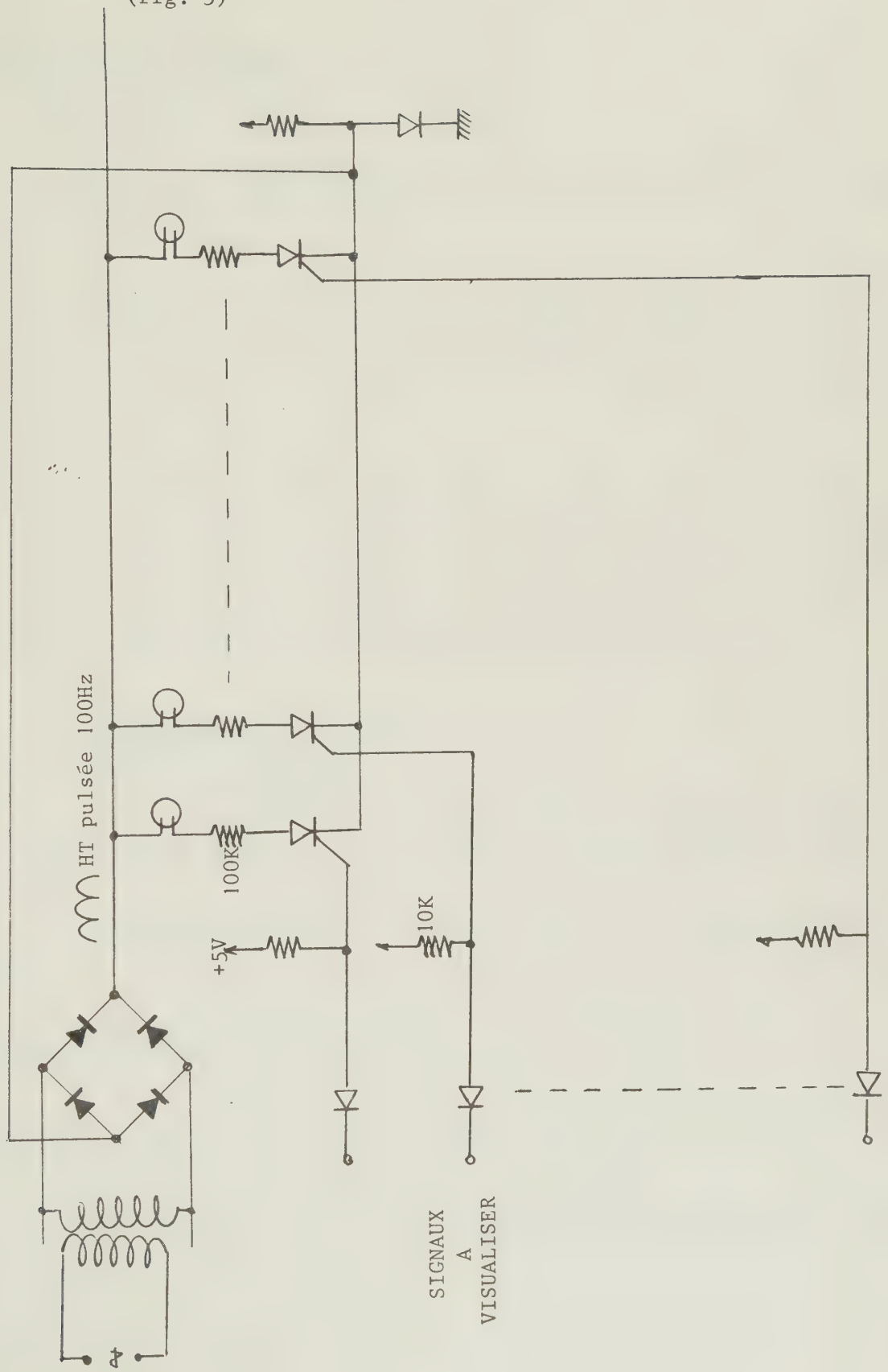
(fig. 3)


+5V
150
Q1
Q2
Q8
Q9
Q12
47
END
END
MANUAL
NO END
+5V
150
47
OUTPUT
CONTROL
MASK
OUT 1
OUT 8

(fig. 4)


IN 1
IN 2
IN 3
IN 4
IN 5
IN 6
IN 7
IN 8
CIRCUIT DE VISUALISATION
VALID
RESET
ATTENTION
INTERRUPT
RESET
REQUEST
RESPONSE
α

(fig. 5)


CIRCUIT DE VISUALISATION
HT pulsée 100Hz
100K
+5V
10K
SIGNAUX
A
VISUALISER

VI Exploitation du Disque

Il s'agit d'une récapitulation de cette réalisation, présentée sous forme exploitable par l'utilisateur.

A) Généralités: Le Disque est un périphérique à haute vitesse de transfert. (1,2 Méga bits:s). Le transfert doit donc s'effectuer par le canal rapide PTU du 4130 qui assure le transfert par bloc entre l'unité centrale et le Disque.

Ce disque comporte 128 pistes à quatre secteurs. Chaque secteur contient 1024 caractères de 6 bits + 1 caractère de contrôle, soit une information utile de 256 mots. La capacité totale est de 128K mots de 24 bits. Le temps d'accès moyen est de 10ms. Le temps de transfert est de 5ms par secteur. Le contrôle d'un enregistrement prend 20ms quelque soit sa longueur.

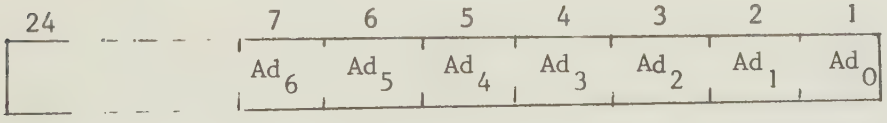
B) Communications avec le 4130.

1) Sortie de commandes

Pour écrire ou pour lire sur ce disque, il faut définir le numéro de la piste, le numéro du secteur de départ et le nombre de Secteurs.

1,1) Le numéro piste est codé sur 7 bits ce qui donne 128 combinaisons.

NUMERO DE PISTE ØU 1er MØT DE COMMANDE:



Les muméros sont divisées en 4 groupes, chaque groupe comporte 32 pistes.

Répartition de groupes

Groupe	G_r0	G_r1	G_r2	G_r3
Ad_5	0	1	0	1
Ad_6	0	0	1	1

Les Ad_0, Ad_1, Ad_3, Ad_4, définissent une des 32 pistes du groupe considéré.

1,2) Le deuxième mot de commande définit

- Interruption autorisée ou non.
- Vérification d'écriture ou non.
- Mode: Ecriture ou lecture.
- Nombre de secteurs à transférer.
- N° du secteur de départ.

BIT 8	BIT 7	BIT 6	BIT 5	BIT 4	BIT 3	BIT 2	BIT 1
numéro du secteur de départ		Nombre de secteurs		Ecriture	Vérif	IINH	

- Interprétation de cet octet de commande:

IINH

BIT 1	BIT 2	Fonction
0	0	sans effet
1	0	interruptions interdites
0	1	interruptions autorisées
1	1	effet indéterminé

BIT 3	BIT 4	Fonctions
0	0	Lecture } avec contrôle en fin de chaque secteur.
1	0	Lecture }
0	1	Ecriture sans vérification d'écriture.
1	1	Ecriture avec vérification d'écriture.

BIT 5	BIT 6	Nombre de Secteurs
0	0	4
1	0	1
0	1	2
1	1	3

BIT 7	BIT 8	N° du Secteur de départ
0	0	4
1	0	1
0	1	2
1	1	3

1,3 Exemples d'utilisation

1er cas: Transfert sur une piste quelconque.

IDENTIFICATEUR	INSTRUCTION	PARTIE ADRESSE	COMMENTAIRES
	DATA		
PISTE			1er mot de commande
CØMMANDE			2ème mot de commande
BUFFER (1024)			
	CØNST		
SORTIE		B:24	
ENTREE		0	
INTCANAL		B:23	
	CØDE		
	LD:L	BUFFER	adresse du 1er mot à transférer
	ADD	SORTIE ou ENTREE	sens de l'échange
	ADD	INTCANAL	pour avoir le signal de fin d'échange-canal.
	ST	153	
	LD:L	nombre de caractères	
	ST	152	
	LDR:L	PISTE	on envoie les 2 mots
	LDK:L	2	de commande au disque
	ØCUR	2065	
	JF	traitement d'invalidité	

2ème cas: Transfert sur une piste déjà utilisée:

IDENTIFICATEUR	INSTRUCTIØN	PARTIE ADRESSE	CØMMENTAIRES
	DATA		
PISTE			1er mot de commande
COMMANDE			2ème mot de commande
BUFFER (2024)			
	CØNST		
SØRTIE		B:24	
ENTREE		0	
INTCANAL		B:23	
	CØDE		
	LD:L	BUFFER	adresse du 1er mot à transférer
	ADD	SORTIE OU ENTREE	sens de l'échange
	ADD	INTCANAL	Pour avoir le signal de fin d'échange-canal
	ST	153	
	LD:L	nombre de caractères	
	ST	152	
	LD	CØMMANDE	M:=2ème mot de commande
	ØCUM	2065	
	JF	Traitement d'invalidité	

2- Interprétation de certains signaux.

VALID. Il est vrai quand le transfert s'effectue correctement. Il est faux (NO VALID) quand il y a BOURRAGE, c'est à dire que le canal ne suit pas le rythme du Disque.

D'autres cas d'invalidité:

- Il est toujours faux quand le disque n'est pas alimenté en courant.
- Il est faux en réponse à un OCUR quand le transfert en cours n'est pas terminé.(voir mots d'états) ou quand il y a ATTENTION
- Tentative d'écriture (ou de lecture) alors que le disque est positionné par erreur de programmation en mode inversé.

INTERRUPT: 17 est un signal venant du contrôleur disque émis vers l'unité centrale pour indiquer que le transfert demandé est terminé aussi bien en écriture qu'en lecture. "Interrupt" est rendu faux par une demande du dernier mot d'état, ou par "GENERAL RESET". Il peut être masqué par la commande "Interruption interdite". Il n'aura jamais lieu en cas d'"ATTENTION". En cas de contrôle d'écriture l'interruption de fin de transfert est retardée de 20ms. L'interruption PTU se produit avant l'interruption 17 notamment en cas de transfert partiel d'un secteur.

ATTENTION: 17 indique qu'il y a erreur de lecture ou d'écriture. En écriture, ce signal n'aurait lieu qu'en cas de demande de vérification d'écriture et qu'il y avait erreur d'écriture ou de relecture.

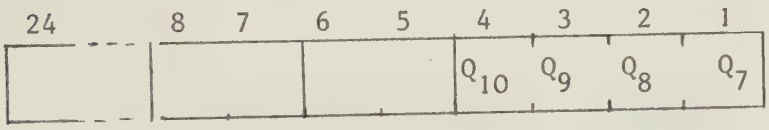
En lecture, le contrôle de parité est systématiquement à la fin de chaque secteur lu. On peut donc avoir une "ATTENTION" sans transfert.

La remise à zéro de ATTENTION s'obtient par la demende du deuxième mot d'état ou par un "GENERAL RESET".

REMARQUE IMPORTANTE: Ce signal ATTENTION réapparait quand on est sur une piste où l'information esr erronée. On peut changer de piste en envoyant un ISUM suivi d'un OCUR.
Ce signal peut être masqué par une commutation manuelle.

3- Mots d'états

3,1 Premier mot d'état obtenu par un ISUR (2)



nombre de Tours — N° de secteur — position

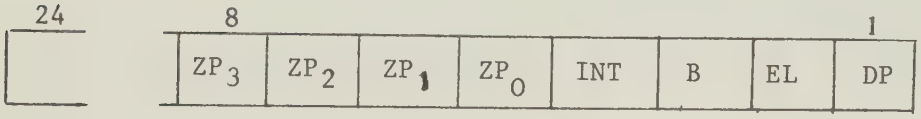
Position: elle est égale au nombre de caractères lus sur le secteur courant divisé par 64.

N° de Secteur: Il indique le secteur courant. Le numérotage de ces secteurs se résume dans le tableau suivant:

3	4	N° de secteur
1	0	1
0	1	2
1	1	3
0	0	4

Nombre de tours: C'est un compteur modulo 4 tours, non initialisable, et s'incrémentant toutes les 20ms.
Il donne une indication relative qui peut être comme horloge.

3,2 Mots d'état par un ISUM ou un ISUR (dernier mot)



DP = Disque Prêt pour le transfert.

EL = Erreur de lecture.

B = Bourrage.

INT { = 1 interruptions interdites.
INT { = 0 interruptions autorisées.

- Les Zi = Zônes protégées avec $0 \leq i \leq 3$

Zpi = 1 (La touche i est enfoncée et l'écriture est autorisée sur le groupe i considéré)

Zpi = 0 (La touche i n'est pas enfoncée et l'écriture est impossible sur le groupe i considéré.)

4 Ecriture sur le Disque

Le contrôleur disque étant préalablement positionné en écriture, le transfert de l'information dans le sens 4130 - Disque commencera dès que tout sera prêt, c'est à dire

- le disque est prêt,
- l'adresse est stable depuis au moins 30 μS.
- Le début du secteur désiré se présente.
- le premier caractère est déjà dans le registre Tampon.

Ceci est géré d'une manière automatique par le contrôleur disque. Pour l'utilisateur, il suffit de lui envoyer les 2 octets de commande par un OCUR. (2) 2065.

La fin de l'écriture est signalée avec le dernier caractère quand on ne remplit pas le dernier secteur, ou par la fin du dernier secteur dans le cas contraire.

4,1) Au cas où l'on ne remplit pas le dernier secteur:

Le disque continue à écrire des zéro jusqu'à la fin du 1024ième caractère puis le caractère de contrôle. Au secteur suivant, le disque passe en lecture.

4,2) On remplit le dernier secteur:

Le disque passe en lecture au début du Secteur suivant.

Dans les 2 cas, la lecture est une lecture sans transfert vers la 4130. En cas d'erreur de lecture, le contrôleur émet un signal d'ATTENTION sur sa propre adresse. (17)

5) Lecture

Le disque est normalement en état de lecture permanente. Une commande OCUR avec le bit Ecriture à zéro provoquera le transfert en mémoire par l'intermédiaire du PTU des secteurs adressés. Le contrôle de la lecture continue à être fait à chaque secteur. En cas de transfert incomplet (nombre de caractère inférieur au contenu des secteurs adressés) le transfert s'arrête, la lecture continuant sans transfert. Dans le cas opposé, le signal COMPLETE prévient le PTU que le transfert est terminé.

VII - CONCLUSION

Cette étude a permis de mettre en évidence l'existence de nombreuses difficultés, d'ordre théorique et pratique.

Sur le plan théorique, la définition du coupleur peut poser certains problèmes d'optimisation d'exploitation du périphérique. La séparation des tâches "hardware" et "software" est souvent délicate, surtout en présence d'un périphérique complexe. Un coupleur ayant un maximum de fonctions câblées, diminue, la charge de l'unité centrale mais risque aussi de diminuer la souplesse d'utilisation et d'accroître son coût de réalisation.

En ce qui concerne la synthèse et la minimisation des circuits, elles ne sont pas toujours systématiquement envisageables, du fait que, d'une part, un banal signal "tout ou rien" peut être porteur de différentes informations (il peut être significatif aux moments des transitions d'état ou / et pendant son état stable), d'autre part, le résultat de la synthèse si elle est possible demande un effort d'interprétation pour ce choix des éléments logiques adaptables. Vu la variété des éléments intégrés, l'optimisation peut ne pas être obtenu à ce niveau-là.

Sur le plan pratique, nous avons vu qu'il existe des problèmes d'aberrations. La solution généralement adoptée consiste à échantillonner un signal au moment où il est significatif. La contrainte temporelle exige l'utilisation des circuits à temps de commutation rapide. Mais l'utilisation des éléments à logique DTL permet de mettre en évidence cette contrainte. En dehors des retards dus au temps de traversée des éléments, une impulsion de faible durée délivrée par un élément DTL est altérée par des capacités réparties des fils de liaison interne. Il est possible de remédier à ce défaut en simulant une sortance plus élevée de l'élément logique en question, par adjonction une charge résistive supplémentaire, tout en restant dans une marge de bruit correcte. La logique moins rapide a tout de même un avantage: moins de

problème d'induction mutuelle entre les fils ou les éléments.

La mise au point de cette réalisation a constitué, à mon avis, une étape difficile, car finalement elle doit être faite d'une manière dynamique, en liaison avec ordinateur. Or il est difficile de tester par programme le fonctionnement du coupleur tant que celui-ci ne génère pas de réponses ou force les lignes Entrée - sortie dans un état physique anormal. Ce qui nous conduit à réaliser un outil de mise au point qui est le simulateur hardware des échanges de l'ordinateur.Il permet de répéter d'un certain nombre de fois ou indéfiniment une requête particulière, facilitant ainsi les problèmes de test.

Cette étude semble avoir quelques points particuliers notamment la surveillance permanente de toute erreur fugitive ou non sur toute piste utilisée. La réalisation de cette unité d'échange bien qu'il s'agit d'un cas particulier de liaison, montre les principes de dialogue entre un périphérique et un ordinateur; il y a des problèmes de décodage des commandes, des transferts des informations, de mémorisation temporaire des informations, de transformations des informations, des contraintes temporelles. Ces problèmes se retrouvent dans tout système de transfert d'information.

BIBLIOGRAPHIE

- Lignes de transmission de Filéca S.A.

- Electronique des Impulsions de Georges METZER et de Jean Paul VABRE.

- Rapport de D.E.A. de M. CROLTIER.

- CIRCUITS SEQENTIELS de M. NARCONTI.

- Différents manuels sur 1'ordinateur ELLIOTT 4130.

- MANUELS sur 1e Disque MS 300.

- D.E.S. de M. UNG.

Académie de Paris

UNIVERSITE de PARIS VI
11, Quai Saint Bernard - Paris 5

SERVICE DE LA SCOLARITE
Bureau des Enseignements du 3e Cycle

tél. 336.25.25 et 325.12.21

PERMIS D'IMPRIMER

DOCTORAT : DOCTORAT D'UNIVERSITE

THESE DE :

NOM : Monsieur UNG

Prénoms : Vincent

né le 15 avril 1938 à CAMBODGE Dépt : PNOM PENH

1ère THESE : "Echanges d'informations dans un système. - Commande et liaison d'un disque magnétique.

2e THESE (Propositions faites par l'Université) :

PRESIDENT : M. UEBERSFELD

EXAMINATEUR : M. MADAULE

M. HEBENSTREIT

MEMBRE INVITE : M. SUCHARD

Vu et Approuvé

PARIS, le 8 juin 1972

Le Président

de l'Université de PARIS VI